

Вінницький національний технічний університет
Факультет інформаційних технологій та комп'ютерної інженерії
Кафедра обчислювальної техніки

МАГІСТЕРСЬКА КВАЛІФІКАЦІЙНА РОБОТА

на тему:

**Багатоканальний, високопродуктивний, надлишковий аналого-цифровий
перетворювачкомбінованого врівноваження на базі перетворювачів
струму**

ПОЯСНЮВАЛЬНА ЗАПИСКА

Виконав: студент 2 курсу, групи 2КІ-21м
напряму підготовки (спеціальності)

123 – «Комп'ютерна інженерія»

(шифр і назва напряму підготовки, спеціальності)

Лукашук О.О.

(прізвище та ініціали)

Керівник роботи: д.т.н., проф., зав. каф. ОТ

Азаров О.Д.

(прізвище та ініціали)

Рецензент: доц., к.т.н., зав. каф. МБІС

Карпинець В.В.

(прізвище та ініціали)

Допущено до захисту

д.т.н., проф. Азаров О.Д.

" 19 " 12 2022 р.

Вінниця — 2022 року

Факультет: Інформаційних технологій та комп'ютерної інженерії

Кафедра: обчислювальної техніки

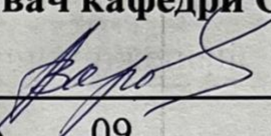
Освітньо – кваліфікаційний рівень: магістр

Спеціальність: 123 – комп'ютерна інженерія

(шифр і назва)

ЗАТВЕРДЖУЮ

Завідувач кафедри ОТ, д.т.н., проф.

 Азаров О.Д.

« 15 » 09 2022 року

ЗАВДАННЯ

на магістерську кваліфікаційну роботу

Лукашуку Олександр Олександровичу

(прізвище, ім'я, по — батькові)

1 Тема магістерської дипломної роботи: Багатоканальний, високопродуктивний, надлишковий аналого-цифровий перетворювачкомбінованого врівноваження на базі перетворювачів струму

Керівник магістерської кваліфікаційної роботи: Азаров Олексій Дмитрович

доктор технічних наук, професор, завідувач кафедри ОТ

(прізвище, ім'я, по батькові, науковий ступінь, вчене звання)

Затверджені наказом вищого навчального закладу від « 15 » 09 2022 року № 205-А

2 Строк подання студентом роботи « 19 » 12 2022 року

3 Вихідні дані – Багатоканальний, високопродуктивний, надлишковий аналого-цифровий перетворювач комбінованого врівноваження на базі перетворювачів струму

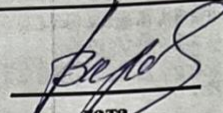

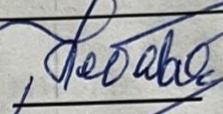
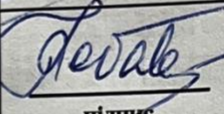
4 Зміст пояснювальної записки: Вступ. Аналіз існуючих високопродуктивних ацп, проектування багатоканального, високопродуктивного, надлишкового ацп комбінованого врівноваження на базі перетворювачів струму. Економічна частина. Висновки. Перелік джерел. Додатки.

5 Перелік графічного матеріалу (з точним зазначенням обов'язкових креслень).

Двотактний підсилювач постійного струму. Відбивач струму.

6 Консультанти розділів роботи

Таблиця 1 – Консультанти дипломної роботи

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата	
		завдання видав	завдання прийняв
Технічний розділ	Азаров Олексій Дмитрович, доктор технічних наук, професор, завідувач кафедри ОТ	 дата	 дата
		_____ підпис	_____ підпис
Економічний розділ	Небава Микола Іванович, к.е.н., професор кафедри ЕПВМ	 підпис	 підпис

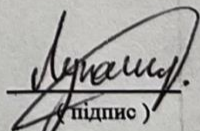
7 Дата видачі завдання: _____

8 Календарний план

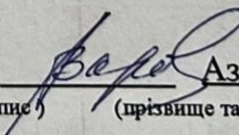
Таблиця 2 – Календарний план дипломної роботи

№ з/п	Назва етапів дипломної роботи	Строк виконання етапів роботи	Примітка
	Постановка задачі роботи	07.09 — 19.09	виконано
1.	Інформаційний пошук та огляд літературних джерел	20.09 — 19.10	виконано
2.	Аналіз існуючих висопродуктивних АЦП	20.10 — 02.11	виконано
3.	Економічна частина	03.11 — 06.11	виконано
4.	Підготовка матеріалів	07.11 — 14.11	виконано
5.	Перевірка якості оформлення БДР	15.11 — 22.11	виконано
6.	Оформлення пояснювальної записки і презентації	23.11 — 19.12	виконано
7.	Перевірка якості виконання роботи та усунення недоліків	19.12	виконано

Студент

 Лукашук О. О.
(підпис) (прізвище та ініціали)

Керівник магістерської кваліфікаційної роботи

 Азаров О. Д.
(підпис) (прізвище та ініціали)

АНОТАЦІЯ

УДК 621.316

Лукашук О.О. Багатоканальний, високопродуктивний, надлишковий АЦП комбінованого врівноваження на базі перетворювачів струму. Магістерська кваліфікаційна робота зі спеціальності 123 — Комп'ютерна Інженерія, Вінниця: ВНТУ, 2022.

У даній роботі розглянуто методи побудови багатоканальних, високопродуктивних, надлишкових АЦП комбінованого врівноваження на базі перетворювачів струму. Здійснено аналіз існуючих високопродуктивних АЦП. Запропоновано метод побудови широкосмугових двотактних підсилювачів постійного струму на відбивачах струму. Також запропоновано рекомендації з проектування систем цифрового оброблення аналогових сигналів на базі АЦП із ваговою надлишковістю. Спроектовано багатоканальний, високопродуктивний, надлишковий АЦП комбінованого врівноваження на базі перетворювачів струму.

Ключові слова: система, багатоканальний, швидкодіючий, високолінійний, високопродуктивний, перетворювач струм-струм, двотактний підсилювач постійного струму, відбивач струму.

ANNOTATION

УДК 621.316

Lukashuk Oleksandr. Multi-channel, high-performance, redundant ADC of combined balancing based on current converters. Master's thesis in the specialty 123 — Computer Engineering, Vinnytsia: VNTU, 2022.

This paper considers the methods of building multi — channel, high — performance, redundant ADCs of combined balancing based on current converters are considered. Analysis of existing high — performance ADCs was carried out. A method of constructing broadband two — stroke DC amplifiers based on noise reflectors is proposed. Recommendations for designing a system for digital processing of analog signals based on an ADC with weight redundancy are also proposed. A multi — channel, high — performance, redundant ADC of combined balancing based on current converters was designed.

Key words: system, multi-channel, high-speed, high-linearity, high-performance, current-to-current converter, two-cycle DC amplifier, current reflector.

ЗМІСТ

ВСТУП	8
1 АНАЛІЗ ІСНУЮЧИХ ВИСОПРОДУКТИВНИХ АЦП	11
1.1 Метод аналого — цифрового перетворення з безпосереднім зчитуванням	11
1.2 Метод аналого — цифрового перетворення з грубо — точним виконанням операцій.....	15
1.3 Метод аналого — цифрового перетворення з поєднання способів слідкувального перетворення і порозрядного кодування	18
1.4 Метод аналого — цифрового перетворення з паралельно — послідовним врівноваженням	23
1.5 Метод аналого — цифрового перетворення комбінуваного способу	26
2 ПРОЕКТУВАННЯ БАГАТОКАНАЛЬНОГО, ВИСОКОПРОДУКТИВНОГО, НАДЛИШКОВОГО АЦП КОМБІНОВАНОГО ВРІВНОВАЖЕННЯ НА БАЗІ ПЕРЕТВОРЮВАЧІВ СТРУМУ	29
2.1 Метод побудови ширококутних двотактних підсилювачів постійного струму на відбивачах струму	29
2.1.1 Вибір функціональної схеми двотактних підсилювачів постійного струму підвищеної лінійності	29
2.1.2 Статичні та динамічні характеристики ДППС	34
2.2 Рекомендації з проектування систем цифрового оброблення аналогових сигналів на базі АЦП із ваговою надлишковістю	34
2.2.1 Вибір оптимальної СЧВН під час проектування АЦП системного застосування з підвищеними точністю і швидкодією	34
2.2.2 Проектування високоточних швидкодійних цифрових систем реєстрування і оброблення аналогових сигналів	46

					<i>08–23.МКР.025.00.000 ПЗ</i>			
<i>Змн.</i>	<i>Лист</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>	<i>Багатоканальний, високопродуктивний, надлишковий аналого-цифровий перетворювачкомбінованого врівноваження на базі перетворювачів струму</i>	<i>Літ.</i>	<i>Арк.</i>	<i>Аркушів</i>
<i>Розробив</i>		<i>Лукашук О.О.</i>						
<i>Керівник</i>		<i>Азаров О.Д.</i>					6	
<i>Рецензент</i>		<i>Карпинець В. В.</i>				<i>ВНТУ, гр. 2КІ–21м</i>		
<i>Н. Контроль</i>		<i>Швець С. І.</i>						
<i>Затверджую</i>		<i>Азаров О. Д.</i>						

3 ЕКОНОМІЧНА ЧАСТИНА.....	59
3.1 Комерційний та технологічний аудит науково-технічної розробки.....	59
3.2 Прогнозування витрат на виконання науково-дослідної (дослідно-конструкторської) роботи.....	62
3.2.1 Основна заробітна плата розробників.....	62
3.2.2 Додаткова заробітна плата розробників, які приймали участь в розробці обладнання.	63
3.2.3 Нарахування на заробітну плату розробників.	63
3.2.4. Витрати на комплектуючі.....	63
3.2.5 Амортизація обладнання, яке використовувалось для проведення розробки.	64
3.2.7 Інші витрати та загальновиробничі витрати.....	66
3.2.8 Витрати на проведення науково-дослідної роботи.....	66
3.2.9 Розрахунок загальних витрат на науково-дослідну (науково-технічну) роботу та оформлення її результатів.	67
3.3 Розрахунок економічної ефективності науково-технічної розробки за її можливої комерціалізації потенційним інвестором	67
3.3.1 Розробка чи суттєве вдосконалення програмного засобу (програмного забезпечення, програмного продукту) для використання масовим споживачем.	69
3.3.2 Розрахунок ефективності вкладених інвестицій та періоду їх окупності.	70
ВИСНОВКИ.....	74
ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ	75
ДОДАТОК А Технічне завдання.....	80
ДОДАТОК Б Двотактний підсилювач постійного струму.....	83
ДОДАТОК В Амплітудно-частотна характеристика ДППС.....	84
ДОДАТОК Г Відбивач струму.....	85
ДОДАТОК Д СЧВН	86
ДОДАТОК Е Структурно — функціональні схеми.....	91
ДОДАТОК Ж Принципова схема ДППС для реалізації ПСС	92
ДОДАТОК З Протокол Перевірки кваліфікаційної роботи на наявність текстових запозичень.....	93

ВСТУП

АЦП широко використовуються в інформаційно — вимірвальних системах та системах збирання й обробки аналогових і цифрових сигналів. Найбільш відомими і розповсюдженими є АЦП порозрядного кодування, які побудовані з використанням традиційної двійкової системи числення [1]. Досягнення більш високої продуктивності таких АЦП потребує вирішення задачі компенсації динамічних похибок [2]. Одним з відомих підходів, запропонованих з цією метою, є використання системи числення з ваговою надлишковістю [1 — 5]. Серед вказаних похибок важливою складовою є динамічна похибка другого роду, яка з'являється при зміні вхідного аналогового сигналу під час АЦ — перетворення. Суть даної похибки полягає у тому, що для точного отримання одного цифрового значення необхідно, щоб за час його формування аналоговий сигнал змінювався менше ніж на вагу молодшого розряду. Відомо публікації, в яких пропонується ефективнекомпенсування динамічної похибки другого роду в порозрядних АЦП за рахунок використання вагової надлишковості [6]. Описаний підхід дозволяє практично на порядок підвищити швидкодію такого АЦП по відношенню до АЦП у двійковій системі числення. При порозрядному перетворенні отримання одного цифрового відліку у n — розрядному АЦП відбувається за n тактів врівноваження. Протягом даного часу аналоговий сигнал не повинен значно змінюватись. Це призводить до обмеження частотного діапазону вхідного сигналу. Використання слідкувального АЦП можливо лише у тому випадку, якщо вхідний сигнал протягом такту врівноваження змінюється не більше, ніж на величину, що відповідає одиниці молодшого розряду коду [1].

Це означає, що наступний код можна отримати відніманням або додаванням одиниці до попереднього коду. Відомо АЦП слідкувального типу, у яких використовують для перетворення не регістр послідовного наближення, а реверсивний лічильник. У таких АЦП врівноважування відбувається за один

такт лічби, який витрачається на віднімання чи додавання одиниці. Це дозволяє значно підвищити швидкодію аналого — цифрового перетворення для тих сигналів, що протягом часу Dt змінюються не більше ніж на одиницю молодшого розряду. Отже, перевага АЦП слідкувального типу полягає у більш високій швидкості перетворення за рахунок використання реверсивних лічильників, тобто у зменшенні часу перетворення Dt . За цей час аналоговий сигнал зазнає незначної зміни, тому час на його врівноважування буде значно меншим ніж той, що затрачено на зміну стану лічильника, оскільки у лічильнику при цьому відбувається розповсюдження перенесення. Таким чином, підвищення швидкодії реверсивного лічильника у складі слідкувального АЦП дозволить у цілому підвищити його швидкодію. Це обґрунтовує важливість підвищення швидкодії лічильників, що працюють у складі аналого — цифрових перетворювачів, оскільки дозволяє суттєво зменшити час Dt перетворення одного відліку, протягом якого повинно виконуватись обмеження на швидкість зміни аналогового сигналу (1). Зменшення часу перетворення одного відліку дозволяє здійснювати слідкувальне АЦ — перетворення для сигналів більш високої частоти і таким чином розширити галузі використання слідкувальних АЦП.

Виходячи із розглянутого, завдання подальшого вдосконалення методів побудови багатоканальних, високопродуктивних, надлишкових АЦП є **актуальною задачею**.

Метою дослідження магістерської роботи є вдосконалення методів побудови багатоканальних, високопродуктивних, надлишкових АЦП комбінованого врівноваження на базі перетворювачів струму.

Задачі дослідження магістерської роботи:

- здійснити аналіз існуючих висопроодуктивних АЦП;
- запропонувати рекомендації з проектування систем цифрового оброблення аналогових сигналів на базі АЦП із ваговою надлишковістю;
- спроектувати багатоканальний, високопродуктивний, надлишковий АЦП комбінованого врівноваження на базі перетворювачів струму.

Об'єкт дослідження магістерської роботи — проектування багатоканального, високопродуктивного, надлишкового АЦП комбінованого врівноваження на базі перетворювачів струму.

Предмет дослідження магістерської роботи — методи побудови багатоканальних, високопродуктивних, надлишкових АЦП комбінованого врівноваження на базі перетворювачів струму.

Методи дослідження магістерської роботи: аналіз існуючих високопродуктивних АЦП.

Наукова новизна отриманих результатів магістерської роботи полягає у тому, що:

— удосконалено метод побудови багатоканальних, високопродуктивних, надлишкових АЦП комбінованого врівноваження на базі перетворювачів струму.

Практичне значення одержаних результатів магістерської роботи:

— спроектовано багатоканальний, високопродуктивний, надлишковий АЦП комбінованого врівноваження на базі перетворювачів струму.

Апробація результатів магістерської роботи: отримано патент на корисну модель «Двотактний підсилювач постійного струму» пат. 140168, патент на винахід «Відбивач струм»: пат. 124781, диплом першого ступеня на конкурсі студентських наукових робіт з напрямку «Інформатика та кібернетика», подано патент на корисну модель «Двотактний підсилювач постійного струму», патент на корисну модель «Двотактний підсилювач постійного струму».

Результати роботи опубліковані у матеріалах І науково — технічної конференції факультету інформаційних технологій та комп'ютерної інженерії.

1 АНАЛІЗ ІСНУЮЧИХ ВИСОПРОДУКТИВНИХ АЦП

Комбінування різних методів перетворення проводиться з метою поліпшення основних характеристик процесу перетворення, спрощення електричної схеми та конструкції перетворювача. Розрізняють два види комбінованих методів:

- 1) методи, засновані на реалізації одного з відомих алгоритмів перетворення;
- 2) методи, засновані на реалізації двох відомих алгоритмів перетворення або більше.

1.1 Метод аналого — цифрового перетворення з безпосереднім зчитуванням

Розглянемо можливі методи перетворення першого виду. Метод аналого — цифрового перетворення з безпосереднім зчитуванням через складність конструкції перетворювача застосовується, як правило, при невеликому числі рівнів квантування, що не перевищує 16 — 64 (4 — 6 двійковий розрядів). Однак схема може бути виконана з використанням перетворювача з безпосереднім зчитуванням, в якій граничне число рівнів квантування істотно перевищує цю величину і обмежується тільки стабільністю елементів, що складають схему. В цьому випадку перетворення з безпосереднім зчитуванням використовується для знаходження чисел цілих груп двійкових розрядів або цифр розрядів з більшими основами системи числення, ніж два. Схема такого перетворювача показана на рисунку 1.1.

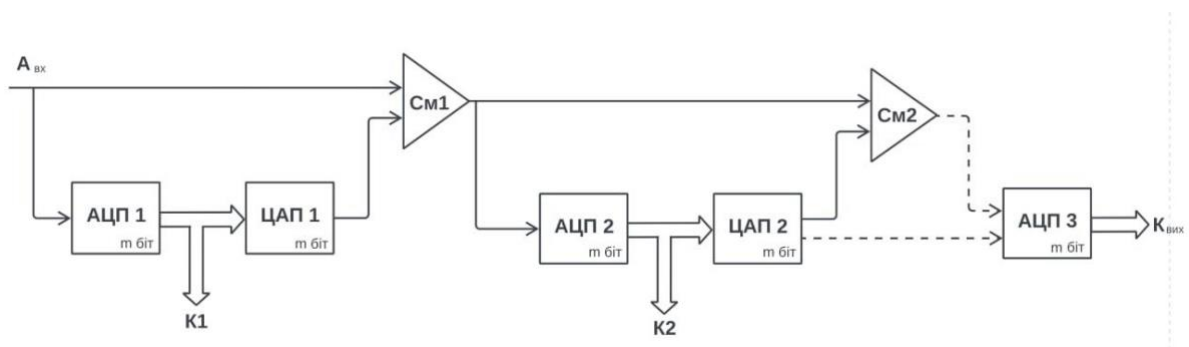


Рисунок 1.1 Комбінована схема перетворення з безпосереднім зчитуванням

Перетворювач містить кілька наборів компараторів і кілька цифро — аналогових перетворювачів. За допомогою першого набору, що складається з m компараторів, весь діапазон зміни вхідної величини ділиться на $m + 1$ піддіапазонів і визначається, в межах якого з піддіапазону знаходиться вхідна величина X . За допомогою другого набору компараторів знайдений піддіапазон розбивається на більш дрібні піддіапазони, серед яких знову визначається той, в межах якого знаходиться вхідна величина, і так далі. При цьому число спрацювання в кожній з груп компараторів, представлене одиничним кодом, визначає цифру одного або декількох розрядів вихідної величини. Найбільш просто результат перетворення може бути представлений в позиційній системі числення з основою, рівною $m+1$, коли число спрацювання в кожній з груп компараторів визначає цифру a_j відповідного розряду.

За допомогою декодуючого пристрою запис з основою системи числення $m+1$ може бути перетворена в запис з системи числення будь — якою основою. Якщо величина $m+1$ кратна цілим ступенями числа 2, то результат перетворення може бути легко представлений двійковим кодом, так як кожна з цифр a_j в цьому випадку відповідає цілому числу розрядів коду вихідної величини в двійковій системі числення.

Для знаходження кожного з піддіапазонів з вихідної величини віднімається величина, що формується за допомогою схем цифро — аналогового перетворення, в яких використовується джерело опорної напруги X_0 того ж знака, що і в ланцюгах зсуву на входах компараторів. Якщо операція віднімання виконується за допомогою пасивного суматора аналогових сигналів, то компаратори у всіх групах (наборах) мають одну і ту ж i , притому, максимальну роздільну здатність, яка визначається мінімальним рівнем квантування.

Можлива побудова перетворювача, коли послаблюються вимоги до компаратора, що входять до складу другого і всіх наступних наборів. Для цього замість пасивного суматора необхідно використовувати підсумовуючий підсилювач постійного струму (на рис. 1.1 показаний штриховою лінією), який

підсилює сигнали, що прогресивно зменшуються, на входах окремих груп компараторів до значень, близьких до верхньої межі діапазону зміни вхідної величини. За рахунок цього знижуються вимоги до точності рівнів спрацьовування і роздільної здатності компараторів у всіх групах, що слідують за першою, внаслідок чого ці елементи перетворювача можуть, будуватись по більш простим, економічним і в той же час більш швидкодіючих схемах.

У перетворювачі, схема якого наведена на рис. 1.1, зазвичай спостерігається такий недолік, як неоднозначність результату. Неоднозначність в цій схемі спостерігається під час перехідних процесів в компараторах, цифро — аналоговому перетворювачі і інших елементах і може призводити до неправильного визначенням всіх цифр вихідної величини за винятком цифри a_1 . З цієї причини схема може бути використана лише у випадках візуальної індикації результату, коли похибка неоднозначності практично не виявляється через інерційність самого пристрою індикації або сприйняття оператором показів пристрою. Однак при цьому не реалізується головна якість схеми — її висока швидкодія.

Визначення похибки неоднозначності можливо при послідовному визначенні значень цифр a_j , — через інтервали, рівні часу встановлення перехідних процесів у окремих вузлах схеми. Для цього перетворювач ЦАП повинен бути забезпечений схемою запам'ятовування, в яку результат заноситься по команді, що надходить з блока управління в момент завершення перехідних процесів на виході попереднього ЦАП. Такий порядок виконання операцій відкриває можливість використання тільки одного набору компараторів для знаходження всіх цифр числа, для чого цей набір включається на виході однієї загальної схеми підсумовування аналогових сигналів, як це показано на рис. 1.2.

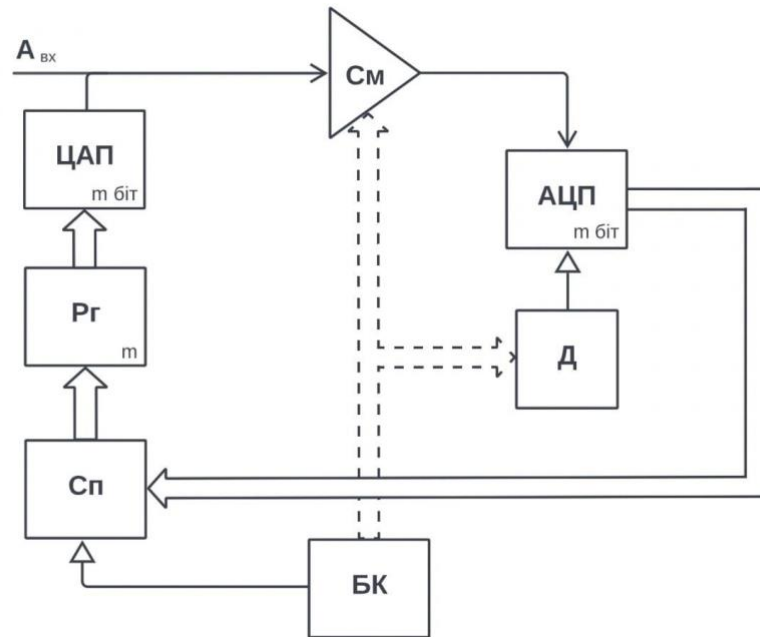


Рисунок 1.2 — Комбінована схема замкнутого типу, побудована па основі перетворювача з безпосереднім зчитуванням

При цьому, по суті, виходить один з варіантів поразрядного кодування, коли в кожному такті роботи визначається цифра одного розряду вихідної величини, представленої в системі числення з основою $m+1$. Віднімання аналогових сигналів при визначенні кожного нового піддіапазону здійснюється за допомогою одного загального суматора $СМ$, на який надходить вхідний сигнал X і сигнал з виходу цифро — аналогового перетворювача.

Зміна рівнів спрацьовування компараторів при розподілі кожного нового піддіапазону на $m+1$ відрізків виконується по сигналу, який формується в кожному такті роботи блоком управління БУ. Ці сигнали управляють дільником напруги $Д$, через який опорна напруга X_0 подається на вхідні подільники компараторів. Поділ на піддіапазони і вибір піддіапазону, відповідного за рівнем величини вхідного сигналу, можна здійснювати і не змінюючи рівня спрацьовування компараторів. Для цього, як і в схемі на рис. 1.1, застосовують підсилювач постійного струму $У$, коефіцієнт передачі якого змінюється в кожному такті так, що на перетворювач з безпосереднім зчитуванням в кожному такті роботи надходить сигнал максимальне значення

якого в точності відповідає шкалі перетворювача з безпосереднім зчитуванням. Коефіцієнт передачі підсилювача регулюється за допомогою сигналів, що надходять від блоку управління. Цими ж сигналами управляються схеми збігу на входах запам'ятовуючого регістра R_T , через який значення цифр a_j , в кожному такті роботи, передаються на відповідні елементи пам'яті цього регістра.

Розглянута схема на відміну від схеми, наведеної на рис. 1.1, є схемою замкнутого типу, в якій існує негативний зворотний зв'язок з виходу на вхід схеми. Корисною особливістю схем з негативним зворотним зв'язком є можливість використання грубо — точного способу виконання операцій, коли наближено певні значення цифр разрядів числа поступово уточнюються в наступних тактах кодування. При цьому, відкриваються подальші можливості спрощення окремих вузлів за рахунок зниження вимог до їх точності з одночасним поліпшенням, за рахунок цього, їх динамічних характеристик.

Перетворювач з грубо — точним виконанням операцій може бути побудований за схемою, показаною на рис. 1.2, з деякими доповненнями у частині компараторів. Проте, недоліком такої схеми перетворення є те, що в першому такті роботи, коли відсутній сигнал похибки, додаткові компаратори не використовуються.

Також практична реалізація схеми, для якої справедливий такий підхід, наштовхується на ряд труднощів, таких, наприклад, як відмінність основ систем числення, прийнятих для різних тактів перетворення, а також необхідність змінювати структурну схему приладу після закінчення першого такту роботи.

1.2 Метод аналого — цифрового перетворення з грубо — точним виконанням операцій

Розглянемо схему перетворювача, в якому є можливість виправлення результату, отриманого в попередньому такті, або, як його називають інакше, перетворювача з грубо — точним виконанням операцій. При розгляді схеми

виберемо найбільш економічний варіант, коли в першому такті ефективно використовуються всі m компараторів.

Функціональна схема перетворювача наведена на рис. 1.3.

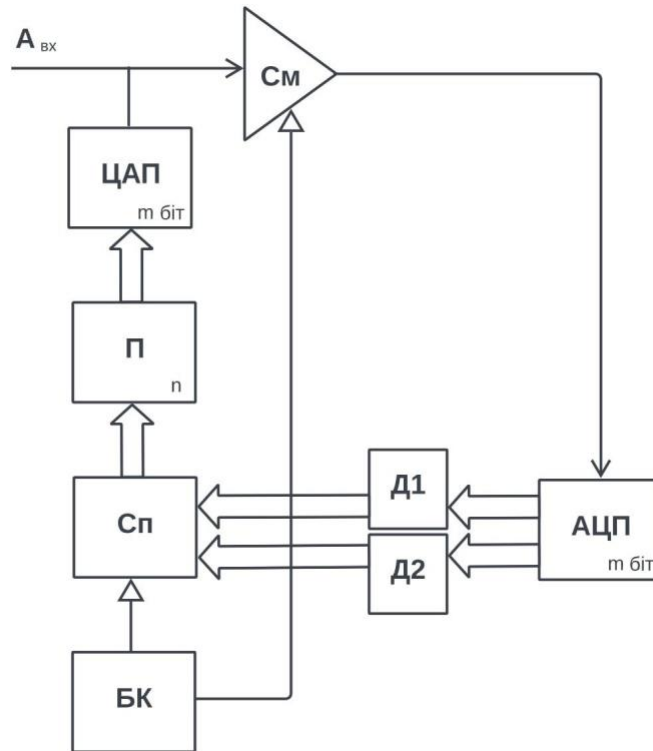


Рисунок 1.3 — Комбінована схема, побудована за способом послідовних наближень

Вона, як і схема на рис. 1.1, містить масштабуючий підсилювач $У$, перетворювач з безпосереднім зчитуванням, який складається з m компараторів, елементи пам'яті $П_1$, ЦАП і блок управління БУ.

У першому такті роботи визначається і запам'ятовується значення першої цифри a_j , для чого вихідні сигнали всіх компараторів надходять через схему збігу $Сп_2$ відкриту сигналом з першого виходу БУ, на елемент пам'яті $П_1$. Перед запам'ятовуванням, коду цього сигналу, перетворюють за допомогою дешифратора $Дш_2$, переходячи від одиничного коду до будь — якого іншого, більш економічного. У другому і всіх наступних тактах визначаються і запам'ятовуються значення цифр a_j , і похибки визначення цифр a_{j-1} , якщо вони перевищують поріг спрацьовування $(m - 1)$ — го компаратора.

Якщо похибка не перевищує цю величину, то результат a_j , зчитується з перших $m - \alpha$ компараторів і через схеми C_{n4} і C_{n2} надходить на відповідний елемент пам'яті. Якщо похибка перевищує це значення, то результат a_j зчитується з наступних $\alpha - 1$ компараторів і надходить на той же елемент пам'яті через схеми збігу C_{n3} . Схеми C_{n3} управляються по другим входах сигналом з виходу $(m+1 - \alpha)$ — го компаратора, а схеми C_{n4} — інвертованим вихідним сигналом цього ж компаратора. У разі одиничного сигналу на виході компаратора з номером $m+1 - \alpha$, вноситься також поправка в знайдене раніше значення цифри a_{j-1} , для чого до змісту схеми пам'яті Π_{j-1} додається одиниця сигналом, що надходять через одну зі схем збігу C_{n1} . Схеми пам'яті виконуються у вигляді регістра — лічильника. У кожному такті роботи сигналом з виходу блоку управління БУ відкриваються схеми C_{n1} і C_{n2} на лічильному і одиничних входах тільки одного елемента Π_i . Цим же сигналом з виходу блоку управління встановлюється необхідне значення коефіцієнта передачі підсилувача постійного струму U в кожному такті роботи, як в схемі рис. 1.2.

Комбінований перетворювач першого роду на основі перетворювача з безпосереднім зчитуванням забезпечує економну побудову схеми за рахунок деякого погіршення її швидкодії. Комбіновані перетворювачі першого роду, побудовані на основі використання інших методів, забезпечують, як правило, скорочення часу перетворення за рахунок деякого ускладнення схеми. При цьому найбільший ефект дає комбінована побудова при використанні методів порозрядного кодування або динамічної компенсації.

Комбінована схема на основі перетворювача з динамічною компенсацією будується за тією ж функціональною схемою, що і комбінований перетворювач з безпосереднім зчитуванням. Вона може бути виконана, наприклад, шляхом заміни набору компараторів в перетворювачі (див. рис. 1.2) малоразрядним перетворювачем з динамічної компенсацією.

Комбіновані методи першого роду, які використовуються в перетворювачах слідкувального типу, забезпечують не тільки скорочення часу перетворення повноразрядних сигналів, але і поліпшують динамічні характеристики в режимі стеження за рахунок збільшення методичної похибки дискретності (збільшується рівень квантування) або динамічної інструментальної похибки (збільшується частота генератора тактових імпульсів). Комбіновані методи перетворення другого роду ґрунтуються на використанні різних способів перетворення, таких як порозрядне кодування, метод безпосереднього зчитування, метод динамічної компенсації, метод слідкувального перетворення. В даний час ключові елементи для комутації аналогових сигналів, особливо діодні, мають час встановлення, порівняний з роздільною здатністю лічильників імпульсів і тим більше з часом спрацьовування компараторів, що становлять основу перетворювачів з динамічної компенсацією. Тому, якщо метою комбінування різних методів перетворення є підвищення пропускну здатності перетворювача, а не економічність його побудови, то спосіб порозрядного або слідкувального кодування і, природно, безпосереднього зчитування має безперечні переваги перед методом динамічної компенсації. Таким чином, з можливих варіантів побудови комбінованих схем доцільно обмежитися комбінаціями, що включають способи порозрядного кодування, слідкувального перетворення і безпосереднього зчитування.

1.3 Метод аналого — цифрового перетворення з поєднання способів слідкувального перетворення і порозрядного кодування

Хороші результати дає поєднання способів слідкувального перетворення і порозрядного кодування або безпосереднього зчитування. Спосіб слідкувального перетворення використовується тільки для визначення цифр старших розрядів, а для знаходження чисел молодших розрядів вихідної величини використовується спосіб безпосереднього зчитування або порозрядного кодування. Таке поєднання призводить до побудови так званої

схеми слідкувального перетворення з багаторозрядними прирощуваннями, яка має низку переваг у порівнянні з кожним з способів окремо, що використовуються при її побудові. Операції порозрядного перетворення або безпосереднього зчитування в цьому випадку проводяться не з повними значеннями вхідних величин, а з їх приростами, за рахунок чого знижуються вимоги до точності виконання цих операцій і скорочується час їх виконання. Час перетворення в таких схемах можна порівняти з часом перетворення в пристроях з безпосереднім зчитуванням. При слідкувальному перетворенні гранична швидкість зміни вхідної величини обмежена добутком максимальної частоти квантування на мінімальний рівень дискретизації. Причому спроби збільшити допустиму швидкість зміни вхідної величини за рахунок збільшення окремих співмножників цього добутку призводять до збільшення методичної похибки дискретності або динамічної похибки перетворення. Перетворення на основі способу багаторозрядних приростів дозволяє збільшити граничну швидкість зміни вхідної величини V за рахунок збільшення рівня квантування з подальшим перетворенням сигналу, що характеризує методичну похибку, наприклад, способом безпосереднього зчитування або будь — яким іншим. Схема комбінованого перетворювача показано на рис. 1.4.

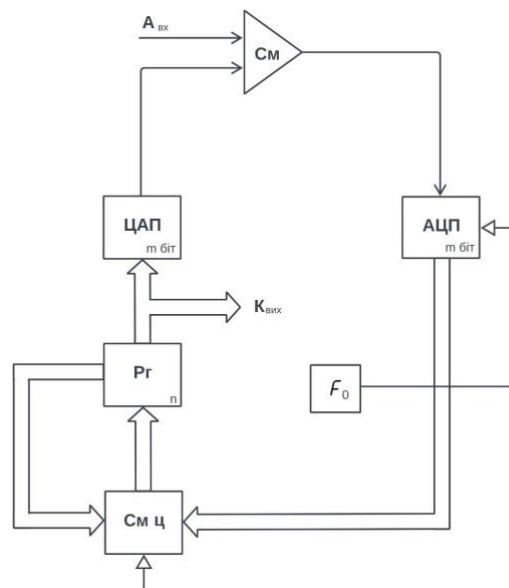


Рисунок 1.4 — Комбінована схема, побудована за способом слідкувального перетворення з багаторозрядними приростами

Перетворювач містить наступні вузли: регістр Rr , в якому зберігається попереднє значення вихідної величини Y_{i-1} ; цифро — аналоговий перетворювач; схему сумування C_{Σ} аналогових сигналів, на виході якої утворюється різниця $\Delta X = X - X_i$; аналого — цифровий перетворювач різниці АЦПР, який служить для перетворення величини різниці ΔX в цифровий код; суматор цифрових сигналів СМЦ, за допомогою, якого обчислюється нове значення вихідної величини Y_i ; тактовий генератор імпульсів, що слідує з частотою f_0 . Нове значення вихідної величини Y_i утворюється шляхом підсумовування вмісту регістра Rr з вихідною величиною перетворювача АЦПР ΔY_i , причому отриманий результат знову засилається в регістр Rr , в результаті чого встановлюється рівність значень X і X_i з точністю, яка визначається повною похибкою перетворення.

Таким чином, метод перетворення з використанням багаторозрядних збільшень має переваги перед іншими методами не тільки в режимі слідкувального перетворення, але і в режимі перетворення сигналів довільних значень. Водночас, розглянута схема досить складна, так як в ній використовується повнорозрядний суматор цифрових сигналів. Спрощений варіант схеми наведено на рис. 1.5.

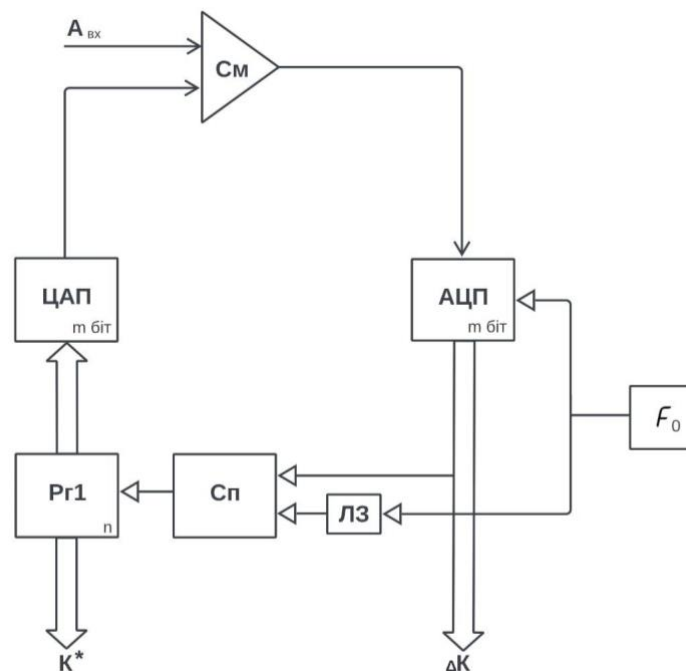


Рисунок 1.5 — Спрощений варіант схеми з багаторозрядними приростами

У схемі код старших розрядів Y^* зчитується з неповнорозрядного регістра $R_{Г1}$, а код молодших розрядів ΔY — з вихідних шин перетворювача різниці АЦПР. Таким чином, результат в цифровій формі визначається шляхом підсумовування цих двох складових: $Y = Y^* + \Delta Y$.

Наступна операція, яка повинна виконуватися в цій схемі після підсумовування кодів, — операція формування так званого сигналу стеження. Сигнал стеження формується у відповідності з наступним правилом: вміст регістра $R_{Г1}$ в будь — якому такті роботи повинен змінюватися на одиницю, якщо при цій зміні зменшується величина ΔX . Для наведеної схеми ця операція повинна виконуватися, якщо цифра старшого розряду вихідної величини перетворювача АЦПР дорівнює одиниці. Сигнал стеження формується за допомогою схеми збіги $C_{п1}$, на один вхід якої надходить сигнал з виходу старшого розряду перетворювача АЦПР, а на іншій — сигнал генератора тактової частоти f_0 , затриманий на час перетворення $T_{п}$ і на час зчитування результату. Таким чином, результат на виході схеми зберігається протягом дуже короткого проміжку часу, що визначається моментами закінчення перетворення в перетворювачі АЦПР і формування імпульсу стеження. Для виконання операції зміни вмісту регістра $R_{Г1}$ на одиницю останній побудований за схемою лічильника. Штриховий лінією на рис. 1.4 позначений повнорозрядний регістр $R_{Г1}$, що входить до складу перетворювача, схема якого дана на рис. 1.3.

До основних переваг комбінованого перетворювача з багаторозрядних приростами сожна віднести підвищення допустимої швидкості перетворення сигналу та скорочення часу перетворення довільних значень сигналів. Також слід додати економічність побудови на його основі багатоканальних пристроїв перетворення. При використанні методу слідкувального перетворення багатоканальні пристрої представляють собою системи, що складаються з паралельно діючих автономних перетворювачів. Метод з багаторозрядними приростами спрощує побудову таких систем, по — перше, за рахунок того, що замість реверсивних лічильників при виконанні системи за схемою рис. 1.4 в

окремих каналах застосовуються запам'ятовуючі регістри, які до того ж мають скорочене число розрядів. У такій схемі багатоканального перетворення потрібен тільки один реверсивний лічильник. Він використовується для підсумовування сигналів Y^* та ΔY . Малоразрядний перетворювач різницевих сигналів АЦПР при цьому може один обслуговувати всі канали, для чого необхідно, щоб сигнали ΔX окремих каналів по черзі підключалися до його входу. Комутатор цих сигналів, так само як і перетворювач приростів, має невисоку точність, за рахунок чого підвищується його швидкодію.

Слід зазначити, ще одну можливість використання перетворювача з багаторозрядними приростами. Його вихідний сигнал може бути представлений не тільки двома цифровими величинами — кодом старших і кодом молодших розрядів, але також і комбінованою величиною $Y = Y_{ц} + Y_{а}$, цифрова частина якої $Y_{ц}$ дорівнює коду старших розрядів, а аналогова частина $Y_{а}$ дорівнює значенню ΔX , який визначається з раніше наведеного рівняння $\Delta X = X - X_1$. Значення ΔX в розглянутих схемах формується на виході пристрою підсумовування аналогових сигналів СМа, яким зазвичай є широкосмуговий операційний підсилювач постійного струму.

У перетворювачах з багаторозрядних приростами точне цифрове значення величини приросту може бути отримано, якщо остання не виходить за межі робочого діапазону перетворювача приростів. В іншому випадку на виході цього перетворювача формується величина, рівна верхньому або нижньому значенню цього діапазону, яка і визначає граничну швидкість зміни вхідного сигналу в режимі стеження або час виходу в режим слідкувального перетворення при ступінчастій зміні вхідної величини.

Подальші можливості поліпшення характеристик перетворювача слідкувального типу реалізуються при зміні алгоритму роботи перетворювача в залежності від величини сигналу неузгодження.

1.4 Метод аналого — цифрового перетворення з паралельно — послідовним врівноваженням

Однією з таких можливостей є побудова, так званого перетворювача з паралельно — послідовним врівноваженням. У цьому перетворювачі, як і в перетворювачі одноктакної дії, є набір компараторів, за допомогою яких здійснюється приблизна оцінка величини неузгодженості між вхідною X і врівноважувальною X_1 величинами. Після проведеної оцінки сигнал X_1 змінюється на величину, близьку до значення $X - X_1$, після чого оцінюється нове, зменшене значення різниці $X - X_1$ і необхідна зміна сигналу X_1 і т. д. Схема перетворювача показана на рис. 1.6.

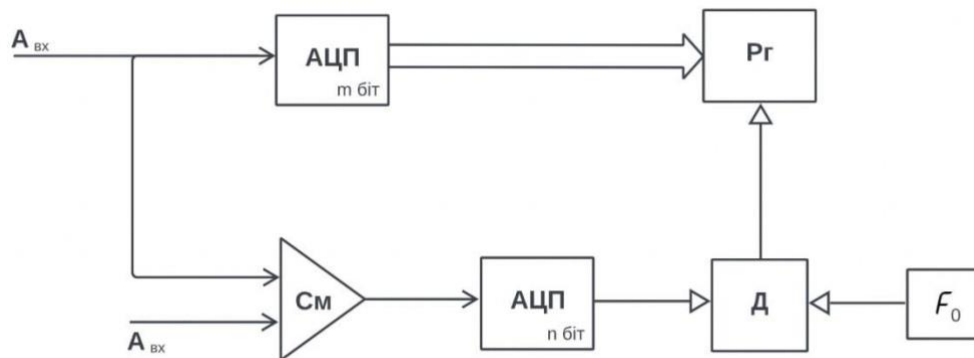


Рисунок 1.6 — Перетворювач з паралельно — послідовним врівноваженням

Крім набору компараторів, перетворювач містить цифро — аналоговий перетворювач, запам'ятовуючий регістр, що виконаний за схемою лічильника, і суматор аналогових сигналів СМа. Задовільний результат з точки зору підвищення динамічних характеристик забезпечується, якщо число компараторів рівно N — числу двійкових розрядів в коді вихідної величини. Залежно від величини неузгодженості одночасно можуть спрацьовувати кілька компараторів. Сигнали з виходів компараторів надходять на рахункові входи тригерів запам'ятовувального регістра — лічильника Рг — Сч через схему дешифратора Дш. Дешифратор Дш пропускає сигнали тільки з виходу того компаратора з числа, що спрацювали, у якого поріг спрацьовування має більше

значення. Дешифратор практично являє собою перетворювач звичайного одиничного коду в позиційний код.

Перетворювач може працювати в режимі одиночного перетворення або в режимі стеження за умов, що змінюються сигналом. У першому випадку процес перетворення припиняється, як тільки різниця між вхідним і врівноваженим сигналами зробиться менше встановленого рівня. Мінімальна величина цього рівня визначається порогом спрацьовування першого компаратора. На відміну від простого перетворювача порозрядного кодування час перетворення в цій схемі є величиною змінною, що залежить від вхідного сигналу. Це скорочує середню тривалість перетворення і призводить до істотного зменшення часу перетворення в багатоканальних пристроях.

У режимі стежить перетворення змінною величиною є похибка квантування, яка залежить від швидкості зміни вхідної величини.

У цьому граничному випадку схема являє собою однорозрядний перетворювач і може працювати в такому режимі не більше одного такту. Такий режим роботи спостерігається, наприклад, при перетворенні імпульсних сигналів.

Щоб забезпечити режим стеження в схемі, необхідно перетворювати як позитивні, так і негативні сигнали неузгодженості, які утворюються на виході суматора аналогових величин. Для цього в перетворювачі повинен бути передбачений ще один набір компараторів, зміщення на які надходить від джерела опорного напруги протилежної полярності — X_0 . Наявність другого набору компараторів відкриває нові можливості. Якщо при одному наборі в кожному такті роботи величина можливого неузгодженості X — X_1 зменшується принаймні в 2 рази, то при наявності двох наборів компараторів ця величина може зменшуватися в 4 рази і більше. Для цього необхідно, щоб довільно взятий компаратор спрацював тільки в разі, якщо в результаті цього спрацьовування величина різниці X — X_1 зменшується за абсолютним значенням.

Схема паралельно — послідовного перетворювача, вихідна величина якого представлена чотирирозрядним двійковим числом, наведена на рис. 1.7. Вона містить два набори компараторів, цифро — аналоговий перетворювач, реверсивний лічильник РСч. Шини додавання і віднімання лічильника збуджуються сигналами з виходів збиральних схем Сб1 і Сб2, на входи котрих надходять сигнали з виходів дешифраторів Дш1 і Дш2. Дешифратори перетворюють звичайний одиничний код, що утворюється на виходах компараторів, в позиційний одиничний код. Через збиральні схеми Сб3 керуючі імпульси, сформовані на виходах схем ДШ1, Дш 2, надходять на лічильні входи відповідних тригерів лічильника.

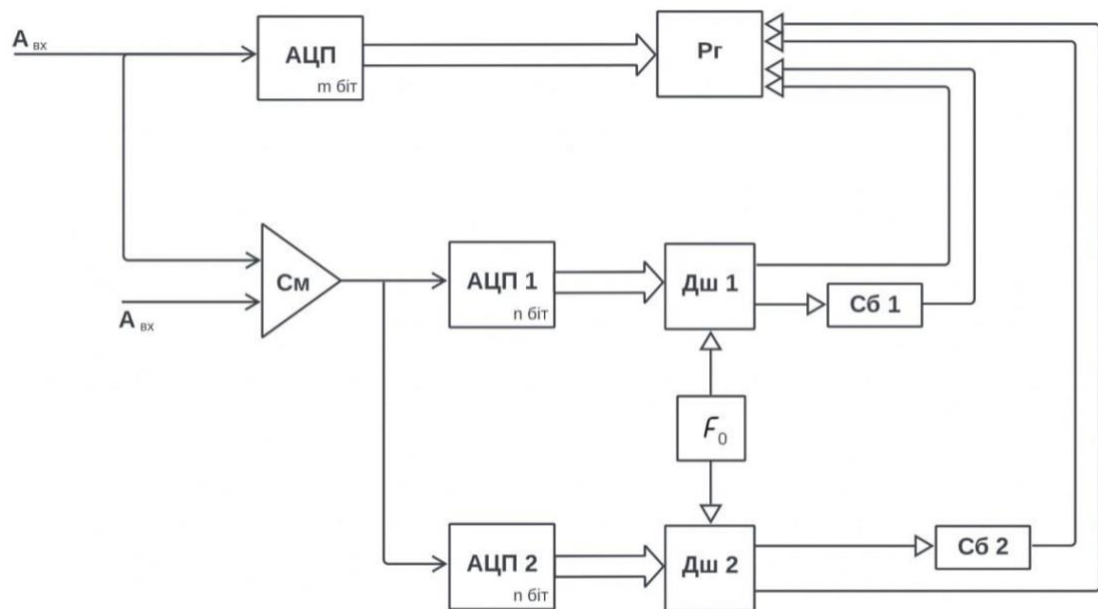


Рисунок 1.7 — Перетворювач з паралельно — послідовним врівноваженням знакозмінних сигналів

Напруга на виході цифро — аналогового перетворювача встановлюється в кінці останнього такту роботи. У разі, якщо в цей момент не буде досягнуто рівність величин X і X_1 , наприклад, через зміну вхідного сигналу або перешкод випадкового характеру, то процес кодування може бути продовжений. Так само, як і при способі послідовних наближень, урівноваження будь — якого сигналу може здійснюватися кількома шляхами, а не одним, як при простому

порозрядному кодуванні, що призводить до поліпшення завадостійкості і динамічних характеристик перетворювача.

1.5 Метод аналого — цифрового перетворення комбінуваного способу

Комбінування способу слідкувального перетворення з перетворенням за способом порозрядного кодування або безпосереднього зчитування, як впливає з викладеного вище, забезпечує зменшення часу перетворення перетворювача слідкувального типу і збільшення допустимої швидкості зміни вхідного сигналу.

При зворотній послідовності, коли спочатку виконуються операції порозрядного перетворення або перетворення безпосереднім зчитуванням, поліпшення динамічних властивостей спостерігається тільки для порозрядного перетворення, так як спосіб з безпосереднім зчитуванням сам забезпечує хороші динамічні дані, правда, при обмеженій кількості рівнів квантування. При роботі комбінуваного перетворювача такого типу спочатку виконуються всі або майже всі такти порозрядного кодування, а потім здійснюється слідкувальне перетворення. Практично перетворювач являє собою пристрій зі змінною структурою, в якому може бути обраний будь — який спосіб урівноваження або в залежності від характеру зміни величини, що перетворюється, або по команді, що надходить ззовні, причому в перетворювачі максимально використовуються елементи, загальні для приладів порозрядного і слідкувального кодування .

Прикладами, при яких бажано змінювати спосіб урівноваження, можуть служити деякі види багатоточкових вимірювань, коли в окремих каналах вимірювання необхідно отримати ряд результатів через мінімальні інтервали часу. Така схема може мати як змінну, так і постійну, фіксовану структуру. В останньому випадку завжди після порозрядного кодування виконується кілька тактів слідкувального перетворення. Схема цікава тим, що за рахунок деякого подовження часу порозрядного кодування в ній вдається підвищити допустиму швидкість зміни вхідної величини до значень, близьких до отримуваних тільки

Великі можливості поліпшення динамічних характеристик перетворювачів відкриваються при поєднанні методів порозрядного кодування і безпосереднього зчитування. Причому, як правило, цифри перших розрядів вихідної величини визначаються способом безпосереднього зчитування, а цифри останніх розрядів — способом порозрядного кодування. Пояснюється це тим, що перетворювачі з безпосереднім зчитуванням, що містять велике число компараторів, будуються простіше для сигналів великих рівнів, які мають місце в перших тактах кодування. Спосіб порозрядного перетворення забезпечує хороші характеристики і досить просто реалізується в пристроях з різними класами точності і діапазонами зміни вхідної величини. Тому він забезпечує прості рішення, правда, за рахунок подовження часу перетворення при визначенні цифр останніх розрядів, коли застосування способу безпосереднього зчитування призвело б до значного ускладнення схеми через необхідність застосування високочутливих і стабільних компараторів. Такі комбіновані перетворювачі будуються за підходом розглянутим у схемі, наведеній на рис. 1.3, де в якості перетворювача різницевого сигналу, протягом останніх тактів роботи замість перетворювача з безпосереднім зчитуванням, застосовується малоразрядний перетворювач порозрядного кодування, що виконується зазвичай за схемою послідовних наближень або з якоїсь іншої схемою, що забезпечує виправлення похибки, яка виникає в перших тактах роботи та здійснюється за способом безпосереднього зчитування.

2 ПРОЕКТУВАННЯ БАГАТОКАНАЛЬНОГО, ВИСОКОПРОДУКТИВНОГО, НАДЛИШКОВОГО АЦП КОМБІНОВАНОГО ВРІВНОВАЖЕННЯ НА БАЗІ ПЕРЕТВОРЮВАЧІВ СТРУМУ

2.1 Метод побудови широкосмугових двотактних підсилювачів постійного струму на відбивачах струму

2.1.1 Вибір функціональної схеми двотактних підсилювачів постійного струму підвищеної лінійності

Двотактний підсилювач постійного струму (рис 2.1) містить вхідний каскад побудований на двох відбивачах струму Вілсона. Виходи вхідного каскаду з'єднано з входами двотактного проміжного каскаду побудованого на складених транзисторах Шклаї.

Виходи проміжного каскаду з'єднано з входами відбивачів струму, що виконують роль вихідного двотактного каскаду. Входом підсилювача є шина 6, з'єднання емітерів транзисторів відбивачів струму вхідного каскаду. Колектори відбивачів струму вихідного каскаду з'єднані між собою і утворюють вихідну шину.

Працює пристрій таким чином. Вхідний сигнал у вигляді струму поступає на вхідну шину 6. Якщо вхідний струм втікає у схему, то четвертий 9 і шостий 10 транзистори привідкриваються, а п'ятий 7 і третій 8 транзистори прикриваються.

Це призводить до того, що одинадцятий 18 транзистор прикривається, а п'ятнадцятий 23 транзистор привідкривається. Водночас дванадцятий 19 транзистор привідкривається, а чотирнадцятий 28 транзистор прикривається. При цьому сімнадцятий 25 транзистор привідкривається, а вісімнадцятий 26 прикривається. Це викликає відкриття двадцять четвертого 33 транзистора і закриття двадцять третього 32 транзистора. У свою чергу це збільшує колекторний струм двадцять четвертого 33 транзистора і зменшує колекторний струм двадцять третього 32 транзистора. Різницевий струм колекторів цих

транзисторів втікає із вхідної шини 38. Потенціал у вихідної шини 38 зменшується і стає від'ємним.

Якщо вхідний струм витікає із вхідної шини 6, то п'ятий 7 і третій 8 транзистори привідкриваються, а четвертий 9 і шостий 10 транзистори призакриваються. У свою чергу це привідкриває одинадцятий 18 транзистор, і призакриває п'ятнадцятий 24 транзистор. Водночас дванадцятий 19 транзистор призакривається, а чотирнадцятий 28 привідкривається. При цьому вісімнадцятий 26 транзистор привідкривається, а сімнадцятий 25 транзистор призакривається.

Це призводить до того, що двадцять третій 32 транзистор привідкривається, а двадцять четвертий 33 транзистор призакривається. Різницевий колекторний струм цих транзисторів починає витікати з вихідної шини 38, потенціал виходу схеми збільшується.

Перше 1, друге 5, третє 11, четверте 16, п'яте 17, шосте 20 джерела струму, а також перший 2, другий 4, сьомий 12, восьмий 15, дев'ятий 13, десятий 14, п'ятнадцятий 24, шістнадцятий 27, дев'ятнадцятий 29, двадцятий 30, двадцять перший 31, двадцять другий 34, двадцять п'ятий 35, двадцять шостий 36 транзистори задають режим роботи по постійному струму.

Коригуючий конденсатор 22 коригує АЧХ і запобігає генерації. Резистор зворотного зв'язку 21 задає коефіцієнт підсилення.

Шини додатного 37 і від'ємного 39 живлення, а також шина нульового потенціалу 3 забезпечують потрібний рівень напруги для живлення схеми [38].

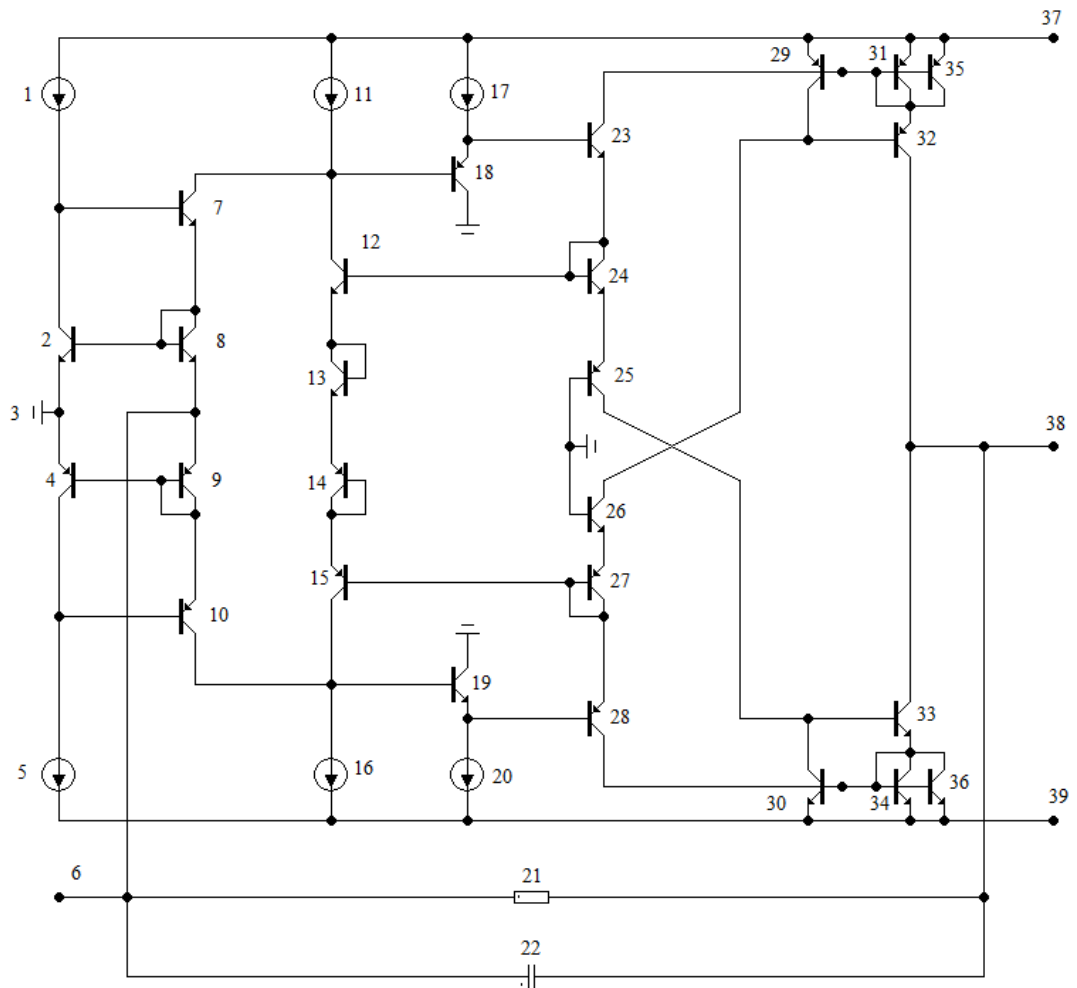


Рисунок 2.1 – ДППС

Відбивач струму (рис 2.2) містить вхідну шину 4, яку з'єднано з колектором п'ятого 5 транзистора, емітери першого 3 та другого 10 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 1, бази першого 3 та другого 10 транзисторів об'єднано та з'єднано з колектором другого 10 транзистора, базу третього 9 транзистора з'єднано з другим виводом джерела струму 2, перший вивід джерела струму 2 з'єднано з шиною нульового потенціалу 1, колектор третього 9 транзистора з'єднано з базою та колектором другого 10 транзистора, а також з базою першого 3 транзистора, колектор першого 3 транзистора з'єднано з другим виводом джерела струму 2 та базою третього 9 транзистора, емітер четвертого 13 транзистора з'єднано з базами першого 3 і другого 10 транзисторів та колекторами другого 10 і третього 9 транзисторів, емітер третього 9 транзистора з'єднано з базою четвертого 13

транзистора, емітером п'ятого 5 транзистора та з першим виводом резистора 8, колектори восьмого 12 і четвертого 13 транзисторів об'єднано та з'єднано з базою шостого 6 транзистора, бази п'ятого 5 і сьомого 7 транзисторів об'єднано та з'єднано з колекторами шостого 6 і сьомого 7 транзисторів, емітер сьомого 7 транзистора з'єднано з другим виводом резистора 8, емітер шостого 6 транзистора з'єднано з базою восьмого 12 транзистора, емітер восьмого 12 транзистора з'єднано з вихідною шиною 11 [39].

Працює пристрій таким чином. Вхідний струм з джерела струму 2 подається на базу третього 9 транзистора. В первинний момент третій 9 транзистор закритий. В міру збільшення струму в джерелі струму 2 потенціал бази і емітера третього 9 транзистора збільшується. При цьому четвертий 13 транзистор привідкривається і через емітер четвертого 13 транзистора протікає струм, який потрапляє на колектор і базу другого 10 транзистора. При цьому перший 3 і другий 10 транзистори привідкриваються. Колекторний струм першого 3 транзистора віднімається від струму джерела струму 2. Таким чином в схемі виникає баланс струмів.

Колекторний струм четвертого 13 транзистора подається на базу шостого 6 транзистора і привідкриває його. Емітерний струм шостого 6 транзистора потрапляє на базу восьмого 12 транзистора і привідкриває його. Колекторний струм шостого 6 транзистора подається на базу і колектор сьомого 7 транзистора і базу п'ятого 5 транзистора.

Емітерний струм сьомого 7 транзистора подається на резистор 8. Утворюється падіння напруги на резисторі 8. П'ятий 5, шостий 6, сьомий 7, восьмий 12 транзистори і резистор 8 утворюють коло зворотного зв'язку, що збільшує вихідний опір схеми. Вихідний струм з емітера восьмого 12 подається на вихідну шину 11.

Колектор п'ятого 5 транзистора підключений до вхідної шини 4. Перший 3, другий 10, третій 9, четвертий 13 транзистори об'єднані в коло від'ємного зворотного зв'язку та задають співвідношення вихідного і вхідного струму

схеми. Регулюючим значенням резистора 8 можна регулювати точність роботи схеми[39].

Шина нульового потенціалу 1 встановлює необхідний рівень напруги для живлення схеми [39].

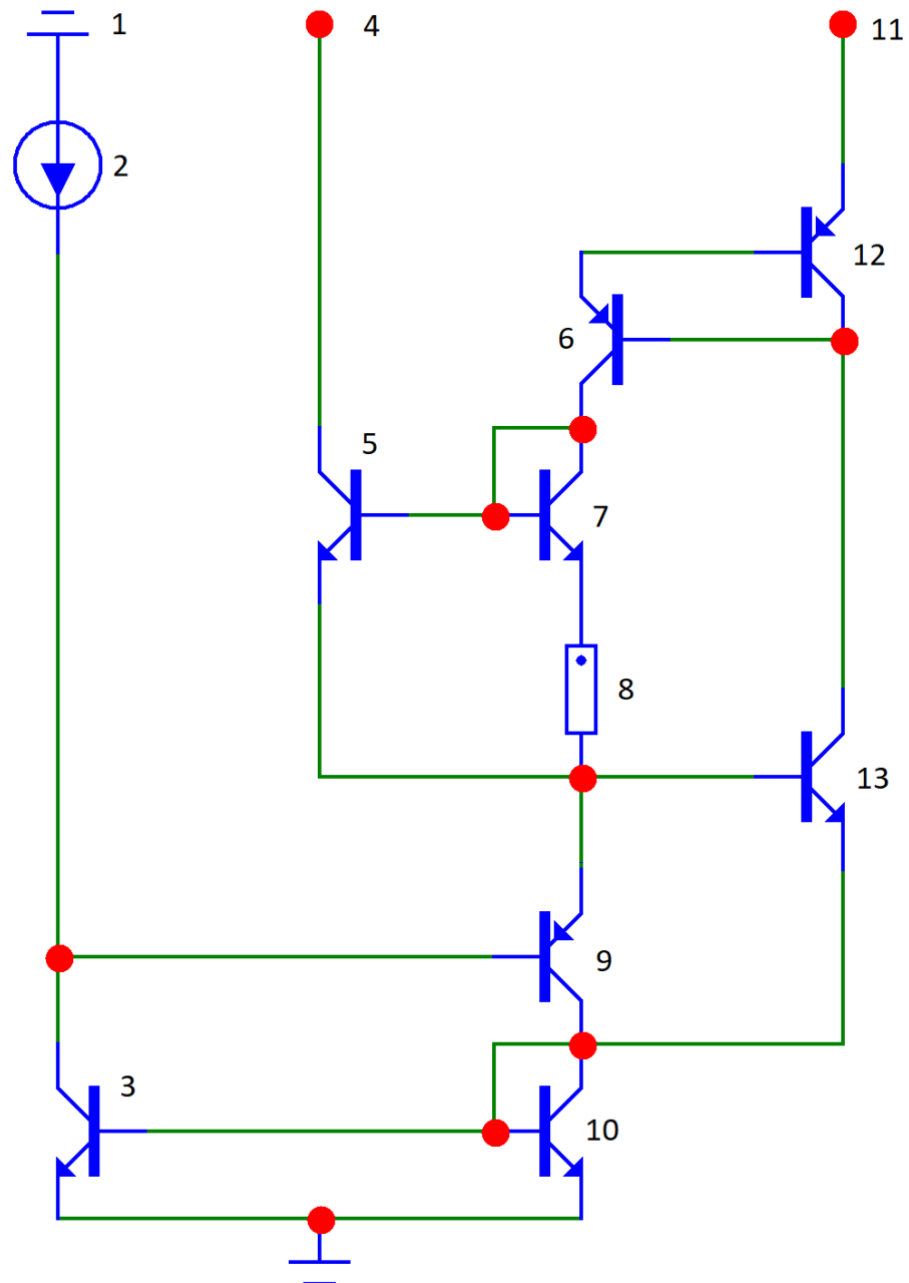


Рисунок 2.2 – ВС

2.1.2 Статичні та динамічні характеристики ДППС

В основу корисної моделі поставлено задачу створення двотактового підсилювача постійного струму, в якому за рахунок введення нових елементів і зв'язків між ними підвищується точність роботи пристрою.

Амплітудно — частотна характеристика ДППС (рис 2.3), отримана за допомогою програмного забезпечення MicroCap, зображена на рисунку 2.3

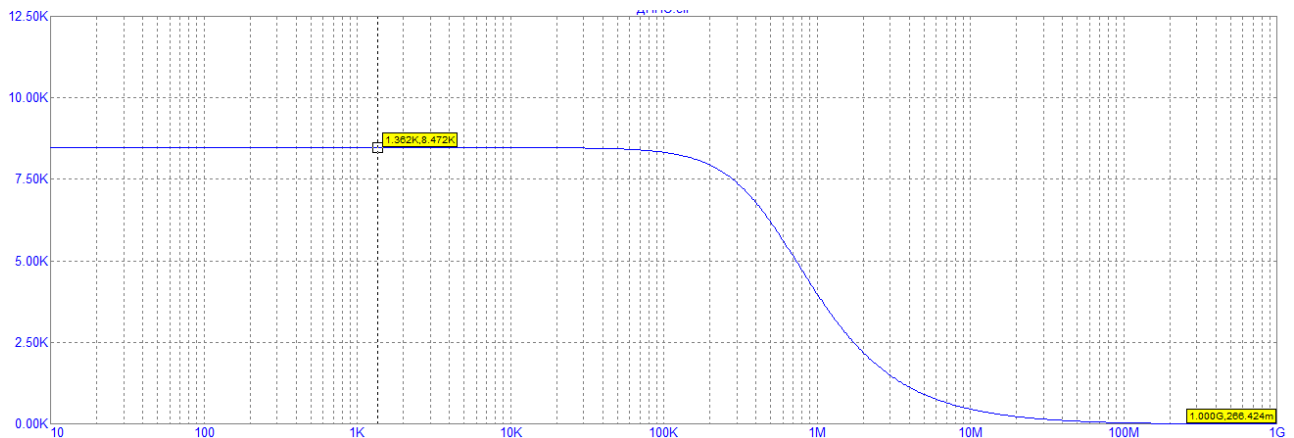


Рисунок 2.3 – Амплітудно — частотна характеристика ДППС

2.2 Рекомендації з проектування систем цифрового оброблення аналогових сигналів на базі АЦП із ваговою надлишковістю

Застосування АЦП на основі СЧВН, що ункціонують з використанням розглянутих принципів підвищення точності і швидкодії, в ІВС дозволяє в комплексі підвищити точність і швидкодію цих стем. Найдоцільнішим такий підхід є для систем цифрової реєструня й оброблення аналог обкою алгоритмів функціонування актуальним є ефективний вибір самої СЧВН

2.2.1 Вибір оптимальної СЧВН під час проектування АЦП системного застосування з підвищеними точністю і швидкодією

Використання СЧВН у техніці аналого — цифрового перетворення вимагає розв'язання задачі розміну вагової надлишковості на досягнення деякого позитивного ефекту, зокрема, підвищення точності і швидкодії.

Причому в рамках підвищення точності ефект полягає в можливості використання низькоточної елементної бази та відповідно істотного зниження вимог до технологічних похибок формування параметрів аналогових вузлів. Так, застосування самокалібрування дозволяє значно (у десятки і сотні разів) знизити похибку аналогового перетворення порівняно з первинною похибкою ЦАП, що використовується.

Питання ефективного вибору СЧВН вирішується у взаємозв'язку з розв'язанням задачі оцінювання ефективності СПІ в цілому. При цьому одним із найбільш важливих етапів проектування є побудова критеріїв ефективності [14]. Вирішенням цього питання тривалий час займалося багато наукових шкіл [15 — 17]. Однак, незважаючи на отримані вагомні результати, немає загальноприйнятого критерію ефективності, зокрема, на вибір коригувальних засобів ПІ. Це обумовлено залежністю кінцевого результату від низки побічних негативних чинників, наприклад, таких як збільшення апаратурних витрат, споживаної потужності, зменшення швидкодії і т. п. У зв'язку з вищевказаним доцільно використовувати такі узагальнені критерії, що дозволяють оцінювати якість ПІ не за сукупністю окремих показників, а за одним загальним показником і характеризувати якість ПІ одним числом. Найрозповсюдженішими узагальненими критеріями у цьому є критерії кваліметрії [18] виду

$$Q = (\text{Ефект})/(\text{Витрати}). \quad (1)$$

Важливим при такому підході є те, що він характеризує ефективність ПІ не як самостійного пристрою, а як складову частину гібридної системи в цілому. Побудова критеріїв Q для АЦП на основі СЧВН здійснюється відповідно до чинних міркувань. До недоліків використання надлишкових систем числення, зокрема, відноситься подовження розрядної сітки ПІ, тобто збільшення кількості устаткування (особливо аналогового (α — ЦАП)), а також необхідність перетворення цифрових еквівалентів результатів врівноваження у двійкову систему.

Другий недолік у значній мірі компенсується особливістю побудови структур швидкодійних АЦП, що самокалібруються. У складі таких перетворювачів інформації є обчислювальний пристрій, призначений для цифрового калібрування ваг розрядів, зміщення нуля і масштабного множника, він же автоматично виконує і функції перетворення кодів з однієї системи числення в іншу [19]. Аналогічний пристрій має місце й у двійкових АЦП, що самокалібруються. У низці застосувань багаторозрядних швидкодійних АЦП на основі СЧВН, наприклад, в пристроях цифроаналогової пам'яті, в системах цифрового магнітного запису, цифрового звукозапису та інших. Тут перетворення кодів не потрібне і обчислювальний пристрій відсутній. Таким чином, основним недоліком використання СЧВН у перетворювачах інформації порівняно з двійковими ПП є подовження розрядної сітки. Водночас, як першу перевагу використання систем числення з $\alpha < 2$, варто виділити можливість компенсації динамічних похибок I і II роду. Ця властивість СЧВН дозволяє, з одного боку, зменшити тривалість такту $t_{вр}$ врівноваження, а з іншого боку, збільшити при цьому швидкість змінення Δv_x за час перетворення $t_{пр}$. При цьому позитивний ефект, що полягає в забезпеченні прискореного перетворення, оцінюється за допомогою коефіцієнта підвищення швидкодії у вигляді:

$$\gamma_{шв} = \frac{T_{пер2}}{T_{пер\alpha}}, \quad (2)$$

де $T_{пер2}$ – час перетворення при $\alpha = 2$; $T_{пер\alpha}$ – час перетворення для СЧВН.

З огляду на те, що знаковий розряд для системи (0,1) включається одночасно зі старшим, число тактів врівноваження як у системі (1,1), так і в (0,1) збігається. Тому $T_{пер2} = nt_2$, а $T_{пер\alpha} = n \alpha t \alpha$. Іншою СЧВН порівняно з двійковою системою числення є можливість коригування в АЦП статичних похибок аналогових вузлів без витрат часу на розрахунки і введення коригувальних поправок у процесі основного перетворення. Ці процедури

виконуються в режимі самокалібрування пристрою. Однак при цьому частину надлишковості СЧВН необхідно витратити для забезпечення нерозривності характеристики вхід — вихід перетворювача, побудованого на неточних аналогових вузлах. Для врахування зазначеної обставини у формулах для розрахунку швидкодії замість максимального значення припустимої похибки δQ варто використовувати тільки її динамічну складову у вигляді $\delta Q_{\text{дин}} = Q \delta - Q_{\text{ст}}$, де $\delta Q_{\text{ст}}$ — статична похибка формування $A_k(t)$, обумовлена, зокрема, відхиленнями від необхідних значень параметрів аналогових вузлів.

У випадку, якщо перехідна характеристика визначається схемною функцією першого порядку, тоді тривалість такту $t_2 = n\tau \ln 2$, а $t_\alpha = -\tau \ln(\delta Q - \delta Q_{\text{ст}})$. При цьому після підстановки в (2) значень t_α і t_2 .

$$\gamma_{\text{шв}} = \frac{0,693n \ln \alpha}{\ln(\delta Q - \delta Q_{\text{ст}})}.$$

Значення δQ залежить від типу СЧВН і різновиду алгоритму врівноваження. Так, зокрема, при форсованому врівноваженні на основі СЧВН(1,1) δQ задається математичною моделлю [20]. Графічну інтерпретацію залежності $\gamma_{\text{шв}} = f(\alpha, n)$ для цього випадку при $\delta Q_{\text{ст}} = 0$ показано на рисунку 2а. Характер зміння отриманих кривих показує, що $\gamma_{\text{шв}}$ зростає при зменшенні α і збільшенні n . Так, зокрема, при $\alpha = 1,60$ і $n = 16$ значення $\gamma_{\text{шв}} = 9$. У міру зростання складової $\delta Q_{\text{ст}}$ сім'я кривих зміщується вліво. Якщо за витрати виступає збільшення кількості устаткування, то цей показник оцінюється коефіцієнтом подовження розрядної сітки γ_n . Таким чином ефективність визначається через коефіцієнт

$$\gamma_e = \frac{\gamma_{\text{шв}}}{\gamma_n}. \quad (3)$$

Підставляючи в (3) $\gamma_{\text{шв}}$ і γ_n отримаємо
$$\gamma_e = \frac{0,693n \ln^2 \alpha}{\ln(\delta Q - \delta Q_{\text{ст}})}.$$

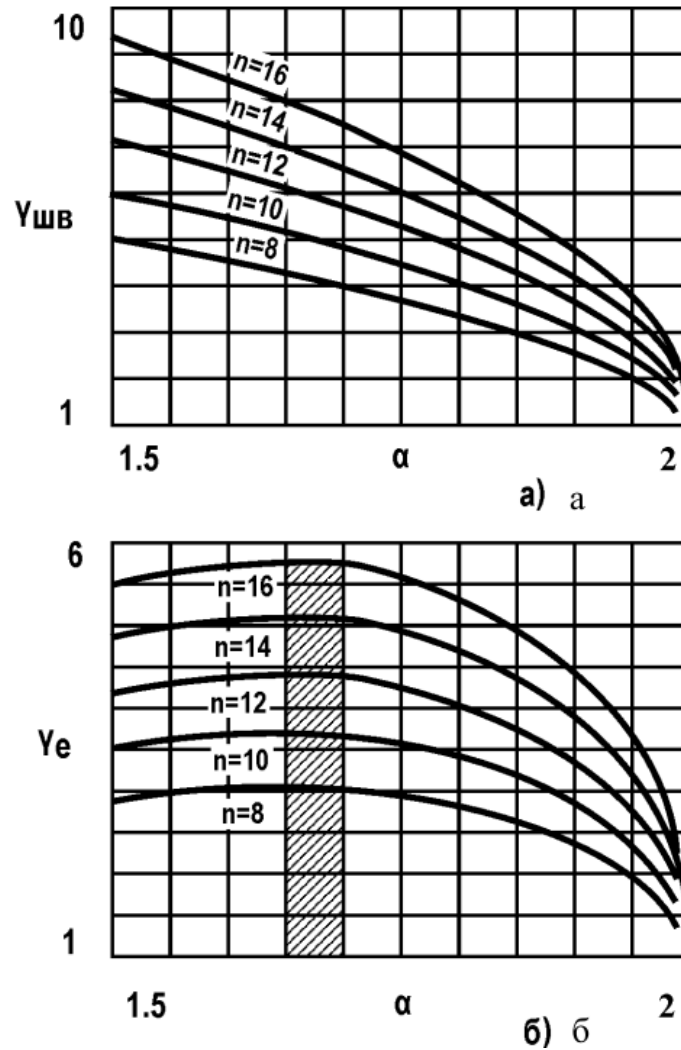


Рисунок 2.4 – Ефективність підвищення швидкодії:

а) $\gamma_{шв} = f(\alpha, n)$; б) $\gamma_e = f(\alpha, n)$

Графічну інтерпретацію залежності $\gamma_e = f(\alpha, n)$ при $\delta Q_{ст} = 0$ наведено на рисунку 2.4б. Форма кривих отриманої сім'ї показує наявність максимумів ефективності на інтервалі значень α , а також демонструє збільшення ефективності зі зростанням n . Зона екстремальних γ_e умовно знаходиться на інтервалі $1,65 < \alpha < 1,70$. Задання α саме з такими значеннями дозволяє досягти максимального підвищення швидкодії з мінімальними додатковими витратами устаткування [21].

Якщо перехідна характеристика задається схемною функцією другого порядку, тоді δQ на підставі ви значається у вигляді

$$\delta Q(t) = \frac{1}{\sqrt{1-\xi^2}} e^{-\xi \omega t} \sin(\omega t \sqrt{1-\xi^2} + \varphi). \quad (4)$$

Ця функція є трансцендентною й в аналітичній формі не розв'язується. Тому тривалість такту $t\alpha = t$ (розмірність визначається у вигляді $w = 1$), що задається залежністю $t\eta = f(\delta Q)$, розраховується чисельними методами. У середовищі MathCAD з цією метою використовується функція

$$f(t) = \frac{1}{\sqrt{1-\xi^2}} e^{-\xi wt} \sin(wt \sqrt{1-\xi^2} + \varphi) + \delta Q. \quad (5)$$

При цьому γ обчислюється у вигляді $t := \text{root}(f(x), x)$, де $x := \delta Q$. Тривалість t_2 вибирається на підставі таких міркувань. Для багаторозрядного аналого — цифрового перетворення ($n=16$) похибка устанавлення без врахування $\delta Q_{\text{ст}}$ повинна задовольняти умову $\delta Q < 0,001\%$. При коефіцієнті перерегулювання $\gamma_n = 0,04$ відповідно до графіку такої похибки відповідає тривалість такту $t_2 \geq 12\omega - 1$. Слід зазначити, що при більш строгому врахуванні для $n = 16$ тривалість такту знаходиться в інтервалі $10\omega - 1 < t_2 < 12\omega - 1$ (заштрихована зона графіка). Однак незначне збільшення γ може призвести до збільшення похибки. Тому для $n = 16..18$ тривалість такту можна вважати такою $t_2 = 12\omega - 1$.

Підставляючи t_2 і $t\alpha$ у (2), отримаємо $\gamma_{\text{шв}} = 12/\gamma_n \text{root}(f(x), x)$. Коефіцієнт ефективності при цьому визначається у вигляді $\gamma_e = 12/((\gamma_n)^2 \text{root}(f(x), x))$. Графічну інтерпретацію $\gamma_{\text{шв}} = f(\alpha)$ і $\gamma_e = f(\alpha)$ для $\gamma = 0,04$ наведено на рисунку 2.5а. Тут крива А відповідає самокомпенсованому врівноваженню на основі СЧВН(1,1); В — адаптованому врівноваженню на основі СЧВН(0,1); С — форсованому врівноваженню на основі СЧВН(1,1). Аналіз поведінки кривих показує, що найбільший вигреш по швидкодії дає форсоване врівноваження на основі СЧВН(1,1). Найефективніше значення α знаходиться в зоні $1,75 < \alpha < 1,90$. Залежність $\gamma_{\text{шв}}$ від числа розрядів при цьому істотно послаблена. Збільшення γ приводить до посилення коливальності і подовження t_2 . Так, при $\gamma = 0,12$ і $\gamma = 0,2$ варто вибирати тривалості тактів, відповідно, $t_2 = 14\omega - 1$ і $t_2 = 16\omega - 1$. Графічну інтерпретацію $\gamma_{\text{шв}} = f(\alpha)$ і $\gamma_e = f(\alpha)$ для форсованого врівноження на основі СЧВН(1,1) при $\gamma = 0,12$ і $\gamma = 0,2$ показано на рисунку

2.5б. Аналіз поведінки кривих $\gamma_{шв}$ показує, що виграш по швидкодії збільшується із зростанням γ . Але при цьому зі зменшенням α також зменшується γ_e . Особливо це яскраво виражено для $\gamma = 0,2$. Таким чином, порівняння отриманих результатів показує, що найбільший виграш по швидкодії є для схемної функції першого порядку і другого порядку для $\gamma = 0,2$. Найменший виграш має схемної функції місце для перехідної характеристики типу Баттерворта. Збільшення коливальності порівняно з характеристикою Баттерворта ($\gamma > 0,04$) сприяє збільшенню швидкодії. Слід також зазначити, що основа системи α , при якій спостерігається найефективніше застосування СЧВН зі збільшенням γ зміщується в зону великих значень. Причому існує деяке межеве максимальне α , перевищення якого призведе до різкої втрати швидкодії. Тут амплітуда викиду перерегулювання, що задається γ , визначає мінімальне значення δQ , при якому можливе прискорене врівноваження [21].

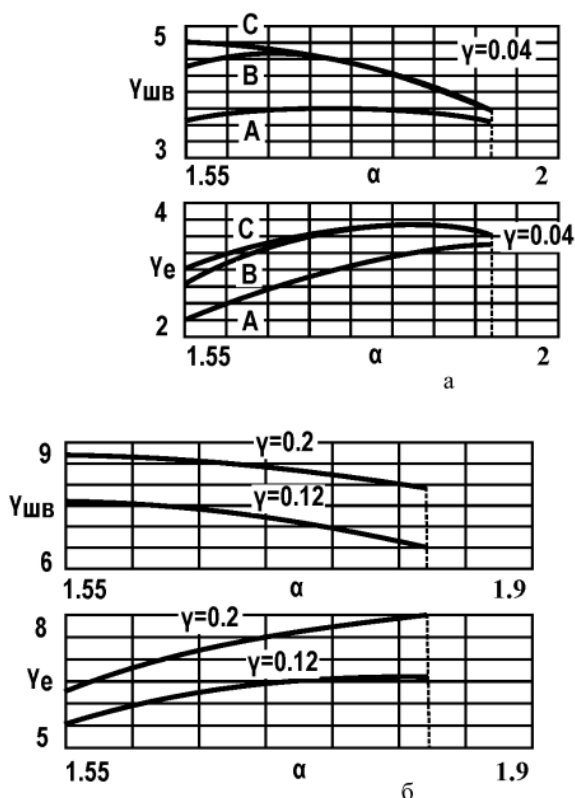


Рисунок 2.5 – Графічна інтерпретація $\gamma_{шв} = f(\alpha)$ і $\gamma_e = f(\alpha)$ для схемної функції другого порядку:

а) $\gamma = 0,04$; б) $\gamma = 0,12$ і $\gamma = 0,2$

Якщо СЧВН при $\delta Q_{ст} = 0$ забезпечує $\delta Q > \gamma$, то тривалість такту t_a може відповідати значенню t , розташованого ліворуч віднайвищого «горба» перехідної характеристики. У протилежному випадку t_a повинне бути обрано праворуч від «горба», що зменшить $\gamma_{шв}$. У цілому, для коливальної перехідної характеристик інтервал часу може бути поділений на дві ділянки: зона СЧВН (ліворуч від заштрихованої зони) і зона двійкової системи (праворуч в д з штрихованої зони). При цьому остання зона відповідає надмалим δQ , а зона СЧВН – малим і великим δQ . Доцільно обирати ВН із таким максимальним значенням α , яке б дозволяло задавати tT в ділянці часу, розташованій ліворуч від найбільшого «горба». Показник, що задається (3), є досить повним для оцінювання ефективності використання СЧВН, коли рівень вхідного сигналу $A_{вх}$ залишається постійним протягом усього часу перетворення [21]. Це має місце, зокрема, при роботі перетворювача разом із пристроєм вибірки і збереження аналогових сигналів. У випадку, якщо $A_{вх}$ не є постійним, тоді для забезпечення умов максимальної ефективності функціонування необхідно крім зазначеного узагальненого критерію використовувати і окремий. За такий критерій доцільно брати ступінь збільшення припустимої швидкості зміння вхідного сигналу при аналого — цифровому врівноваженні на основі СЧВН. Цей показник оцінюється коефіцієнтом

$$\gamma_v = \frac{\Delta A_{вх\alpha}}{\Delta A_{вх2}} \cdot \frac{T_{пер2}}{T_{пер\alpha}}, \quad (6)$$

де $\Delta A_{вх\alpha} = \Delta A_{пв\alpha}$ — зміння $A_{вх}$ за час врівноваження на основі СЧВН;

$\Delta A_{вх2} = 0.5Q_0$ — зміння $A_{вх}$ за час врівноваження на основі двійкової системи числення.

Якщо перехідна характеристика відповідає схемній функції першого порядку, то після підстановки в (6) відповідних виразів для $T_{пер2}$, $T_{пер\alpha}$, $\Delta A_{вх\alpha}$, $\Delta A_{вх2}$ коефіцієнт збільшення швидкості задається співвідношенням

$$\gamma_v = \frac{\Delta A_v n(n+1) \ln^2 \alpha}{0,5 \ln \alpha (-\ln x)}, \quad (7)$$

де $(-\ln x) = tT / \tau$ – відносна тривалість такту врівноваження.

Значення ΔA_v залежить як від типу СЧВН, так і алгоритму врівноваження. Так зокрема, при самокомпенсованому врівноваженні на основі СЧВН (1,1) для $1,60 \leq \alpha < 1,90$. Графічну інтерпретацію залежності $\gamma_v = (tT, \alpha)$ при $n = 16$ наведено на рисунку 2.6а. Взаємне розташування кривих у сім'ї, а також характер самих кривих на графіку свідчать про те, що збільшення надлишковості СЧВН приводить до істотного зростання γ_v . Так, при $\alpha = 1,90$ найбільше значення $\gamma \approx 22$, а $\alpha = 1,60$ – $\gamma = 80$. Кожна крива, що відповідає деякому α , має свій екстремум. Причому при зменшенні α значення tT у точці максимуму γ_v також зменшується. Залежність $\gamma_v = f(tT, n)$ для $\alpha = 1,70$ ілюструється пучком кривих на рисунку 2.6б. Збільшення n тут сприяє швидкому зростанню γ_v [21].

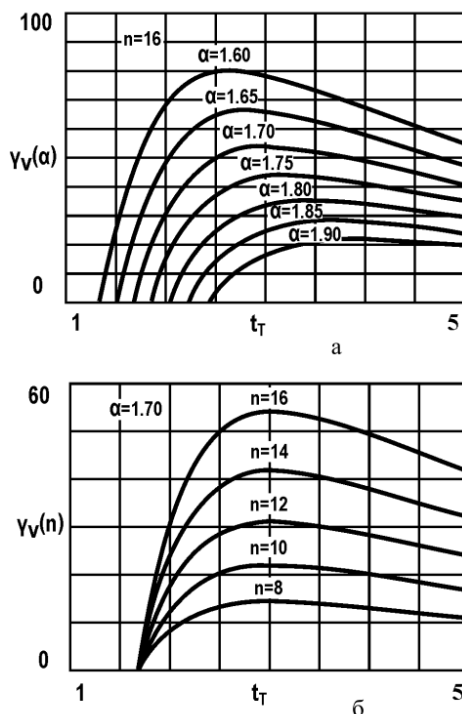


Рисунок 2.6 – Функції залежності ефективності використання СЧВН для самокомпенсованого врівноваження:

а) $\gamma_v = f(tT, \alpha)$; б) $\gamma_v = f(tT, n)$

При форсованому врівноваженні на основі СЧВН (1,1) на обмеженому інтервалі α , зокрема, $1,60 < \alpha \leq 1,80$ значення ΔA . Точка перетину хпер кривих розраховується зі співвідношення

$$x_{пер} = \frac{M}{M + (\delta Q_d)^{-1}} \quad (8)$$

Графічну ілюстрацію $\gamma_v = f(tT, \alpha)$ при $n = 16$ і $M = 0,6$ наведено на рисунку 2.7а. Усі криві мають явно виражений екстремум. Максимуми значень ΔA_v при форсованому врівноваженні більші, ніж при самокомпенсуючому. Криві залежності $\gamma_v = f(tT, n)$ (для $\alpha = 1,70$) п зано на рисунку 2.7б. Тут збільшення n також сприяє зростанню ΔA_v . У підсумку варто відзначити, що при збільшенні надлишковості припустима швидкість зміння $A_{вх}$ може істотно збільшуватися

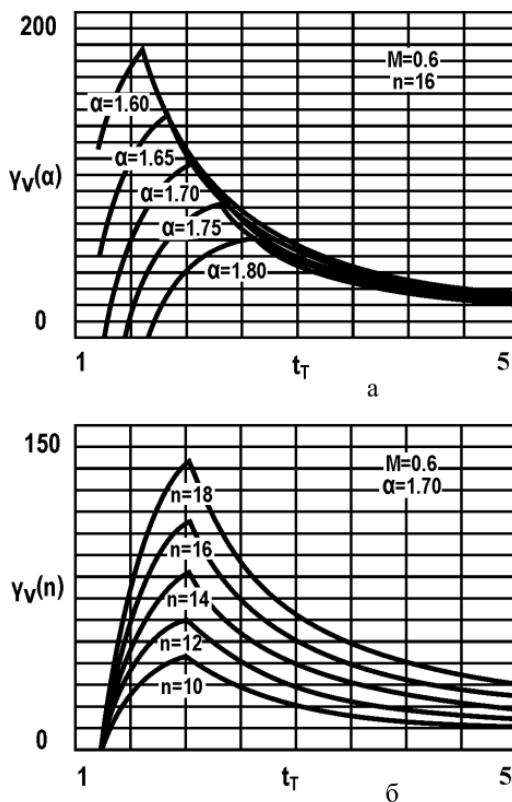


Рисунок 2.7 – Функції залежності ефективності для форсованого врівноваження на основі СЧВН (1,1):

а) $\gamma_v = f(tT, \alpha)$; б) $\gamma_v = f(tT, n)$

Так, для $\alpha = 1,60$ і $n = 16$ при форсованому врівноваженні $\Delta A v > 170$. Ця обставина дозволяє здійснювати аналого — цифрове перетворення високої роздільності ($n = 14-16$) вхідних сигналів, що змінюються з частотою у смузі 100–102 Гц без застосування пристрою вибірки і збереження.

Фактором, що негативно впливає на підвищення швидкодії аналого — цифрового перетворення на основі СЧВН, є затримка t_z , спрацьовування цифрової частини АЦП. Коефіцієнт підвищення швидкодії в цьому випадку визначається співвідношенням [21]

$$\gamma_{шв} = \frac{n(t_2 + t_y)}{n_\alpha(t_\alpha + t_y)}. \quad (9)$$

Задаючи затримку цифрової частини у вигляді $t_z = \theta \alpha t$, де θ — коефіцієнт затримки, і роблячи підстановки $\Delta A v$ для схемної функції першого порядку, $\gamma_{шв}$ можна представити виразом

$$\gamma_{шв_1} = \frac{(n+1)\ln 2 - \theta \ln \delta Q}{\gamma_n(1+\theta)\ln \delta Q}. \quad (10)$$

$$\gamma_{е_1} = -\frac{(n+1)\ln 2 - \theta \ln \delta Q}{\gamma_n^2(1+\theta)\ln \delta Q}. \quad (11)$$

Коефіцієнт ефективності в цьому випадку визначається зі співвідношення

Графічну ілюстрацію $\gamma_{шв_1} = f(\theta)$ і $\gamma_{е_1} = f(\theta, \alpha)$ при $n = 16$ для форсованого врівноваження на основі СЧВН (1,1) наведено, відповідно, на рисунках 2.8а, б. Характер поведінки кривих на обох графіках показує, що наявність навіть невеликої затримки t_z різко зменшує $\gamma_{шв}$ і γ_e . Так, при $\theta = 1$ $\gamma_{шв}$ і γ_e падають більш, ніж у два рази. Подібна ситуація виникає й у випадку перехідної характеристики для схемної функції другого порядку. Таким чином, для підвищення ефективності використання СЧВН варто домагатися максимальної швидкодії цифрового автомата, що керує процесом порозрядного врівноваження. При цьому варто відзначити, що, незважаючи на загальне

зменшення ефективності при $\theta > 0$, місце розташування її максимумів (рисунок 2.8б) порівняно з випадком $\theta=0$ (рисунок 2.4б) практично не змінилося [21].

На основі побудованих вище критеріїв складається методика ефективного вибору СЧВН. У випадку, якщо вхідний сигнал під час перетворення постійний, тоді ця методика є такою:

1. Формулювання загальних вимог до точності, швидкодії і роздільної здатності АЦП системного застосування.
2. Визначення максимальних значень технологічних похибок задання параметрів застосовуваних аналогових вузлів і визначення $\delta Q_{ст}$.
3. Аналіз перехідних процесів в аналоговій частині АЦП з урахуванням аналогових вузлів, що входять до акту аналого — цифрового перетворення в рамках проектованої системи. Розрахунок коефіцієнтів впливу M для СЧВН(1,1), а також $M(0)$ і $M(1)$ для СЧВН 0(,1).

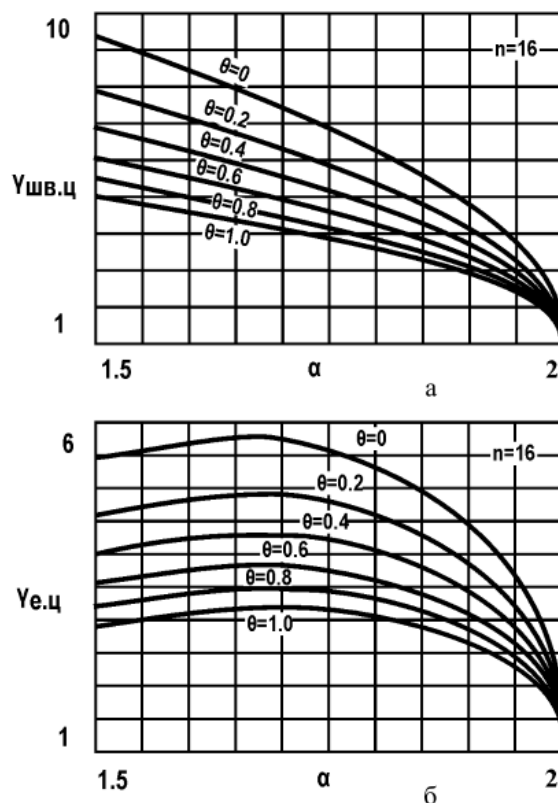


Рисунок 2.8 – Функціональні залежності:

а) $\gamma_{шв.ц} = f(\alpha, \theta)$; б) $\gamma_{е.ц} = f(\alpha, \theta)$

4. Розрахунок функцій швидкодії (5.1) і ефективності (5.2) відповідно до залежностей $\delta Q = f(\alpha, n, M, \delta Q_d)$, $\delta Q = f(\alpha, n, M(0), M(1), \delta Q_d)$ і з урахуванням $\delta Q_{ст}$.

5. Вибір значення α із зони максимальної ефективності, зокрема, з використанням графічної інтерпретації функції (3).

6. Уточнення досяжного підвищення швидкодії для обраного α з урахуванням затримки спрацьовування цифрового керуючого автомата відповідно до (9). При зміні рівня $A_{вх}$ у процесі перетворення методика ефективного вибору СЧВН дещо змінюється. У цьому випадку перші п'ять пунктів залишаються в силі. Наступні пункти формулюються в такий спосіб.

7. На підставі обраного α уточнюються коефіцієнти M для СЧВН (1,1), а також $M(0)$ і $M(1)$ для СЧВН (0,1) з урахуванням форми вхідного сигналу і з орієнтацією на максимальне збільшення припустимої швидкості змінення $A_{вх}$.

8. Розрахунок відповідно до (6) функції припустимої швидкості змінення $A_{вх}$. Визначення тривалості такту t_T , що відповідає максимумові γ_v , та уточнення рекомендованого $T_{пр \alpha}$

2.2.2 Проектування високоточних швидкодіючих цифрових систем реєстрування і оброблення аналогових сигналів

Відповідно, для досягнення мети досліджень було запропоновано структурно — функціональну схему аналого — цифрової та цифро — аналогової систем, які зображені на рисунках 2.9 і 2.10, відповідно.

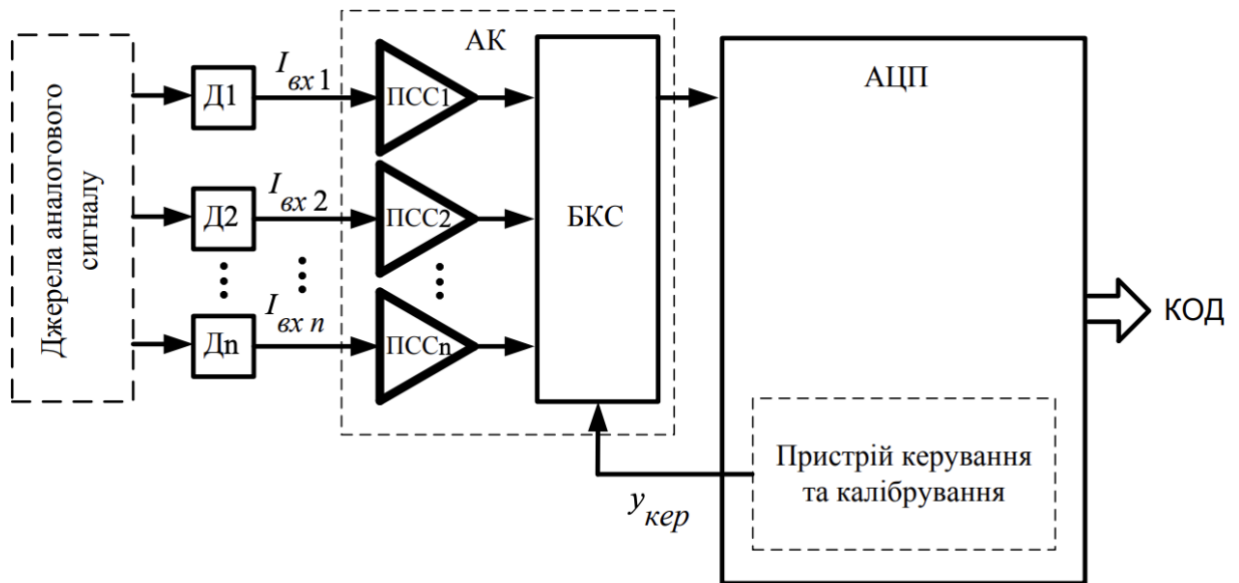


Рисунок 2.9 – Структурно — функціональна схема аналого — цифрової системи

Схема аналого — цифрової системи приймає сигнали у вигляді струмів $I_{вх1}, I_{вх2}, \dots, I_{вхn}$, які надходять з давачів сигналу $Д1, Д2, \dots, Дn$, на аналогові входи $У$ випадку, якщо сигнали малої потужності, то потрібна постановка буферних каскадів, якщо сигнал в вигляді напруги — постановка перетворювачів напруга — струм, що в свою чергу забезпечить струмовий принцип роботи, який дасть перевагу над принципом перетворення напруг. Детальний опис такого роду пристроїв описано в [2]. Також система містить блок аналогового комутатора (АК), який містить n ПСС та БКС, високолінійного швидкісного АЦП, що в свою чергу містить пристрій керування і калібрування і забезпечує стабільний режим роботи АК, і формує вихідний цифровий код.

В двох режимах може працювати запропонована система:

— визначення похибок зсуву нуля пристроїв каналу перетворення. Для цього, в обхід давачів сигналу, на входи подається $I_{вх1}, I_{вх2}, \dots, I_{вхn} = 0$. Далі, здійснюється комутація кожного з n каналів по чергові і визначається кодовий еквівалент похибки, що в свою чергу записується в пам'ять системи у вигляді

таблиці поправок, і в режимі основного перетворення враховується. Перший режим завершено на цьому і система готова до виконання основної функції.

— основне перетворення. За командою пристрою керування вибирається n — й номер потрібного каналу, який підключається на вхід високолінійного швидкодіючого багаторозрядного АЦП, де й відбувається основне перетворення аналог — код. Процес повторюється для кожного з каналів багатоканальної системи.

Схема цифро — аналогової системи приймає на вхідну шину цифровий код. Вона також працює у двох режимах. Перший режим — калібрування — визначення похибок зсуву нуля пристроїв каналу перетворення. Для цього на вхід подається нульовий код та почергово здійснюється комутація кожного з k каналів, що дозволяє визначити значення струму зсуву нуля на кожному з виходів $I_{вих1}, I_{вих2}, \dots, I_{вихk}$. Для системи ЦАП визначаються кодові еквіваленти зсувів нуля із врахуванням похибок лінійності тракту перетворення так, щоб $I_{вих1}, I_{вих2}, \dots, I_{вихk} = 0$. Кодові поправки кожного з каналів враховуються в режимі основного перетворення. На цьому перший режим завершено і система готова до виконання основної функції.

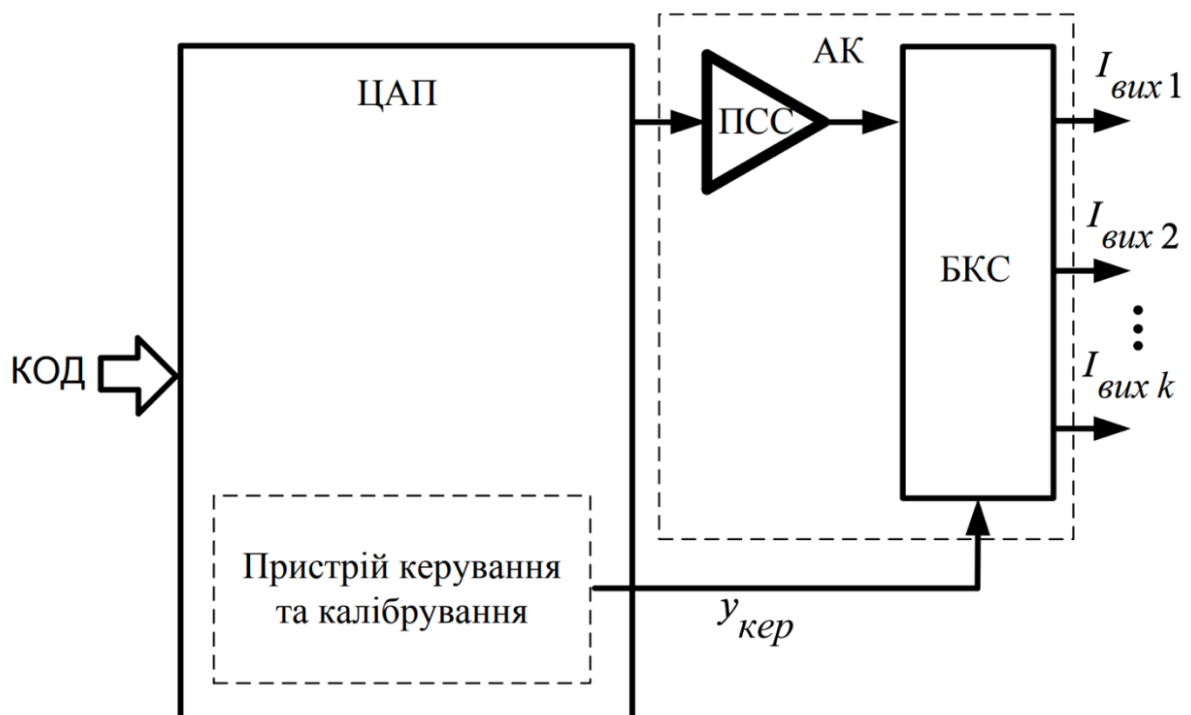


Рисунок 2.10 – Структурно — функціональна схема цифро — аналогової системи

Основне перетворення: за командою пристрою керування вибирається потрібний канал, а на входи внутрішнього суматора високолінійного швидкодіючого ЦАП подається перетворюваний код з вхідної шини і код поправки зсуву нуля, який отримано в режимі калібрування. З виходу ЦАП сумарний код надходить на вхід ПСС і перетворюється у відповідну аналогову величину – струм, який, залежно від обраного каналу пристроєм керування, подається на необхідний вихід $I_{вих1}, I_{вих2}, \dots, I_{вихk}$.

До ПСС висуваються такі вимоги, як: високі лінійність, швидкодія та значний вихідний опір, а також широка смуга пропускання. Це обумовлено специфікою роботи струмових ключових елементів. На рисунку 2.11 наведено структурну схему АК, що містить ПСС і БКС. Причому ПСС доцільно реалізовувати у вигляді високолінійного двотактного підсилювача постійного струму (ДППС), наприклад, який наведено на рисунку 2.12 [8]. Для забезпечення високого вихідного опору $R_{вих}$ у ДППС використано від’ємний зворотний зв’язок із способом знімання за струмом. У процесі функціонування вхідний струм $I_{вх}$ подається на вхідний двотактний каскад (ВДК) на виходах якого маємо розгалужені складові I' і I'' , які у свою чергу подаються на блок балансування і підсилення струмів (ББПС), де вони підсилюються і додатково розгалужуються на парафазні складові KI' , KI'' , відповідно. Ці складові надходять на входи відбивачів струму (ВС) ВС2 і ВС3. Причому перші виходи ВС2 і ВС3 із сигналами $I'_{вих}$ і $I''_{вих}$ об’єднуються через діоди Д1 і Д2 у сигнал $I_{вих}$, що подається на вихідну шину схеми. Водночас другі виходи ВС2 і ВС3 із сигналами II' і II'' підключено до входів відбивачів ВС1 і ВС4, виходи яких також об’єднуються та утворюють шину зворотного зв’язку (ЗЗ) із сигналом $I_{ЗЗ}$.

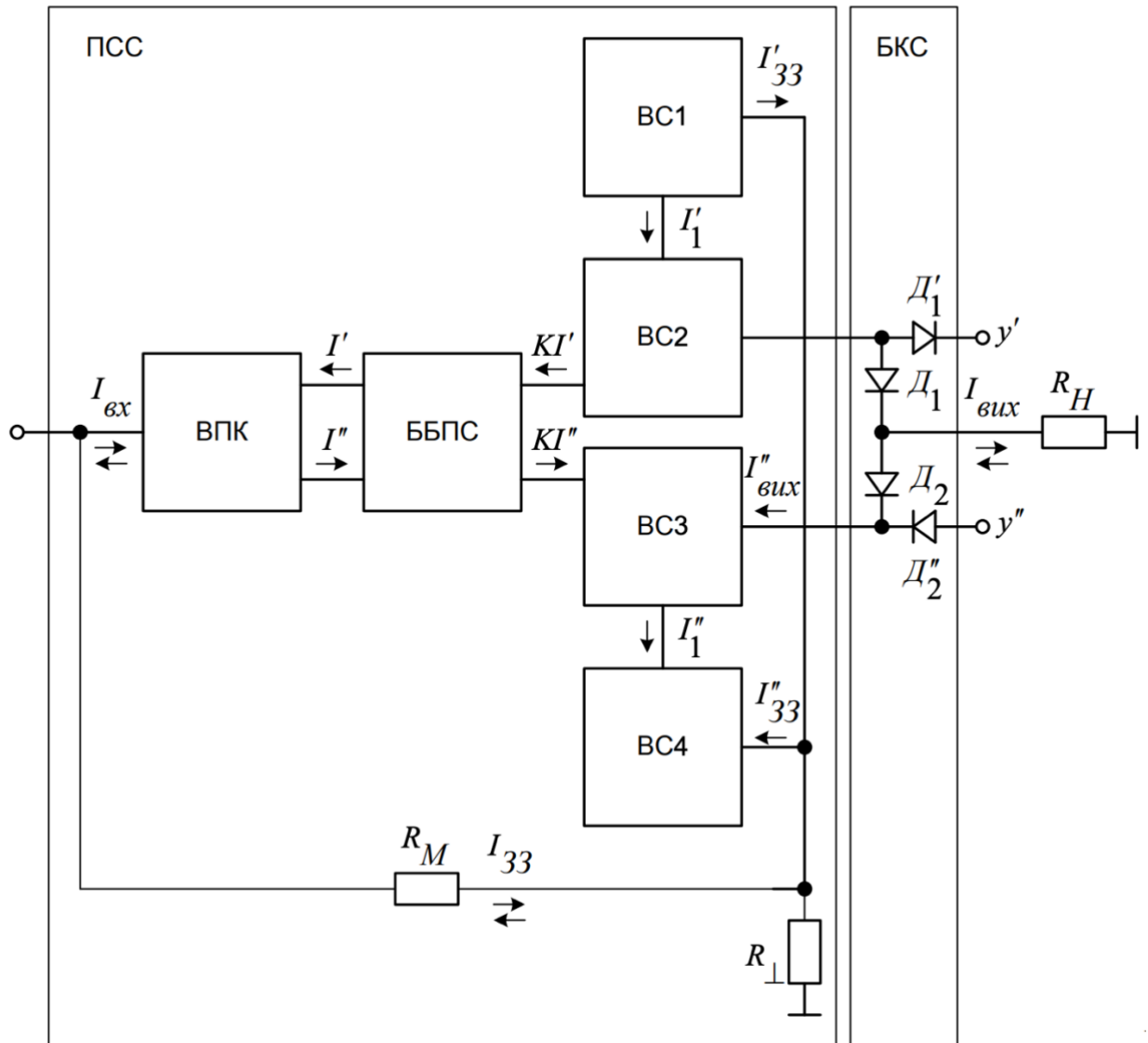


Рисунок 2.11 – Структурна схема АК на базі ПСС і БКС

Малосигнальний коефіцієнт підсилення струму K_i при розірванні петлі 33 має значення:

$$K_i = \frac{I_{вих}}{I_{вх}}. \quad (12)$$

Якщо, наприклад, що вхідний підсилювальний каскад (ВПК) побудовано за схемою із підсиленням [2], тоді нескладно показати, що:

$$K'_{ВПК} \approx K''_{ВПК} = \frac{\beta' \cdot \beta''}{\beta' + \beta''}, \quad (13)$$

де: β' і β'' – малосигнальні коефіцієнти підсилення струму $n - n - n$ і $p - n - n$ транзисторів ВПК відповідно, K' , K'' , – коефіцієнти підсилення по верхньому і нижньому каналах ВПК відповідно.

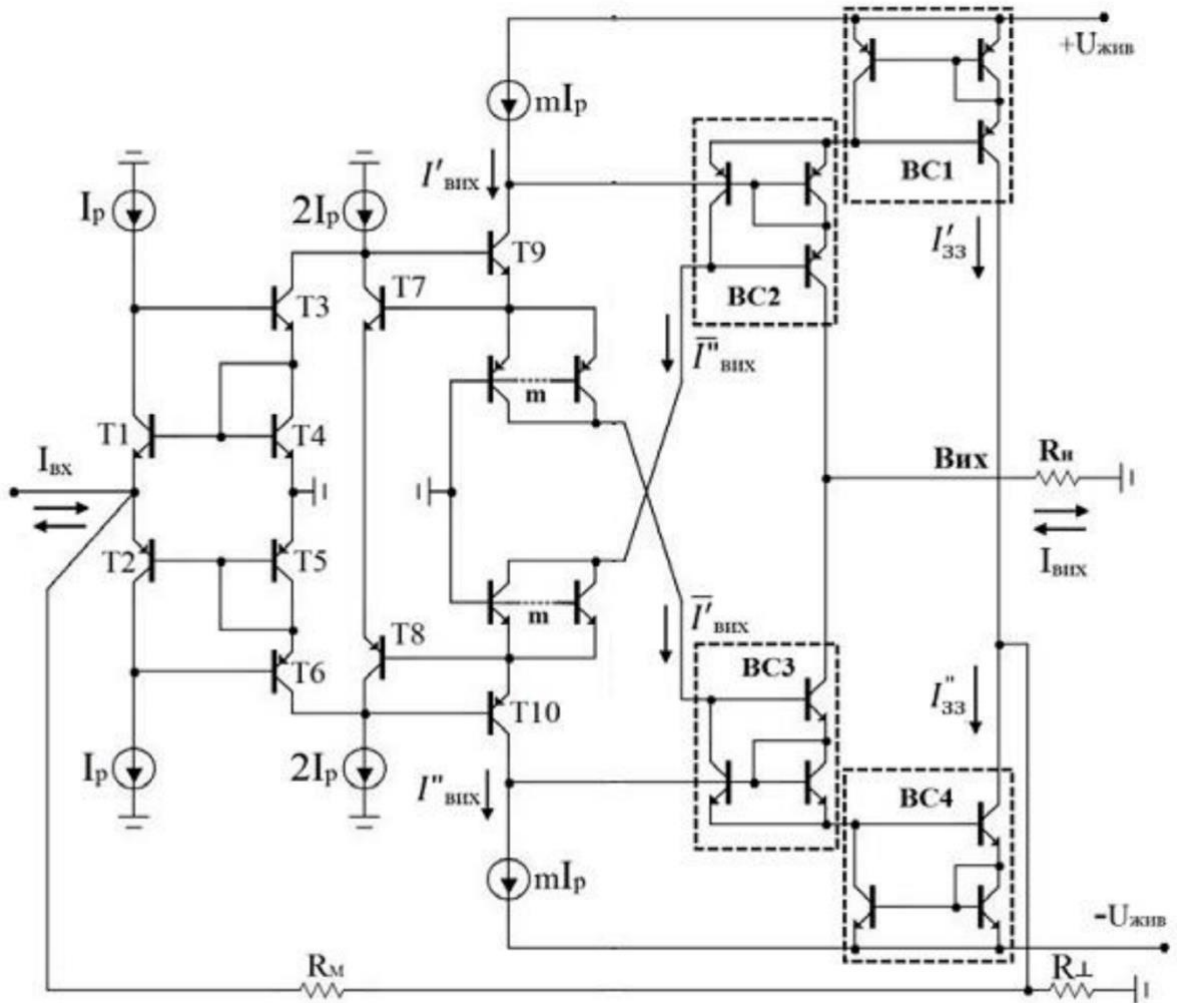


Рисунок 2.12 – Спрощена принципова схема ДППС для реалізації ПСС

Сумарний коефіцієнт підсилення ВПК визначимо, як:

$$K_{ВПК} = K'_{ВПК} + K''_{ВПК} = 2 \cdot \frac{\beta' \cdot \beta''}{\beta' + \beta''}. \quad (14)$$

Аналогічно, для БПС, маємо:

$$K'_{БПС} \approx K''_{БПС} \approx K_{БПС} = \frac{\beta' \cdot \beta''}{\beta' + \beta''}. \quad (15)$$

Враховуючи наведене, остаточно отримаємо:

$$K_i = 2 \cdot \left(\frac{\beta' \cdot \beta''}{\beta' + \beta''} \right)^2. \quad (16)$$

Значення струму зворотного зв'язку I_{33} формується як сума струмів I_{33}' і I_{33}'' , яка дорівнює значенню $I_{вих}$ із похибкою, зокрема, похибкою лінійності Δl . Тому, нескладно показати, що при розірванні петлі 33 коефіцієнт передачі струму:

$$K_{i33} \approx 2 \cdot K_i. \quad (17)$$

Замикаючи контур 33 за допомогою резисторів масштабу RM і R , отримаємо ППС з можливістю керування значенням струму. З теорії електричних схем [9] відомо, що коефіцієнт передачі буде рівний:

$$K_{iPPC} = \frac{K_{i33}}{1 + \chi \cdot K_{i33}}, \quad (18)$$

де: χ – глибина зворотного зв'язку.

У свою чергу χ задається такими параметрами, як опори резисторів масштабу RM і R та опору $R_{вх}$ 33. $R_{вх}$ 33 – вхідний опір ДППС з урахуванням дії зворотного зв'язку. Оскільки за способом уведення зворотний зв'язок є паралельним, то це призведе до того, що $R_{вх}$ 33 $\ll R_{вх}$, де $R_{вх}$ – максимальний вхідний опір ДППС, який у свою чергу $R_{вх} \ll RM$, а тому впливом $R_{вх}$ 33 можна знехтувати і в розрахунках не використовувати.

У цьому випадку, глибина зворотного зв'язку визначається, як:

$$\chi = \frac{R_M \parallel R_{\perp}}{R_M} = \frac{R_M \cdot R_{\perp}}{R_M + R_{\perp}} = \frac{R_{\perp}}{R_M + R_{\perp}} \quad (19)$$

Отже, враховуючи, що $\chi \cdot Ki_{33} \gg 1$, остаточно можемо записати:

$$K_{iПСС}(R_{вх} \ll R_M) = \frac{R_M + R_{\perp}}{R_{\perp}}. \quad (20)$$

У випадку ж, коли умова $R_{вх} \ll R_M$ не виконується, а значення R_M не достатньо високе, тобто $R_{вх} \leq R_M$, то варто враховувати значення опору $R_{вх}$, а коефіцієнт передачі ППС набуває вигляду:

$$K_{iПСС}(R_{вх} \leq R_M) = \frac{R_M + R_{\perp}}{R_{вх} + R_M + R_{\perp}}. \quad (21)$$

Малосигнальне значення вхідного опору $R_{вх}^*$ ВПК дорівнює паралельному з'єднанню вхідних опорів ВПК із боку ядра на транзисторах Т1 і Т2 [2]:

$$R_{вх}^* = r_e' \parallel r_e'' = \frac{r_e' \cdot r_e''}{r_e' + r_e''}, \quad (22)$$

де: r_e' , r_e'' – вхідні опори верхнього і нижнього каналів ВПК відповідно.

Також, враховуючи те, що вхідний каскад функціонує під дією локального від'ємного зв'язку за струмом, то завдяки транзисторам Т3 і Т6 з відповідними коефіцієнтами передачі β' і β'' , загальний вхідний опір $R_{вх}$ збільшиться і матиме значення:

$$R_{вх} = \frac{r_e' \cdot r_e''}{r_e' + r_e''} \cdot 2 \cdot \frac{\beta' \cdot \beta''}{\beta' + \beta''}. \quad (23)$$

Вихідний малосигнальний опір $R_{вих}$ ППС залежить, як від вихідних опорів $R_{вих1}$ і $R_{вих2}$ відбивачів BC2 і BC3 відповідно, так і від глибини ЗЗ, зокрема, від значення K_i ПСС і K_i .

Із теорії транзисторних підсилювальних схем у випадку застосування від'ємного зв'язку із зніманням струму [9] відомо, що це призведе до збільшення вихідного опору. Для нашого випадку маємо:

$$R_{вих} = (r'_{вих} \parallel r''_{вих}) \cdot (1 + \chi \cdot K_{i33}), \quad (24)$$

малосигнальні опори колекторних переходів $n - p - n$ і $p - n - p$ транзисторів BC2 і BC3 відповідно.

Враховуючи, що:

$$r'_{вих} \parallel r''_{вих} = \frac{1}{2} \cdot \frac{r'_c \cdot r''_c}{r'_c + r''_c}, \quad (25)$$

маємо:

$$R_{вих} = \frac{1}{2} \cdot \frac{r'_c \cdot r''_c}{r'_c + r''_c} \cdot \left(1 + \frac{1}{K_{iПСС}(R_{вих} \ll R_M)} \cdot K_{i33}\right) \quad (26)$$

Формула (26) є справедливою, якщо виконується умова $R_{вих} \ll R_M$.

Якщо $R_{вих} \leq R_M$, то у (26) треба підставити коефіцієнт з формули (25):

$$R_{вих} = \frac{1}{2} \cdot \frac{r'_c \cdot r''_c}{r'_c + r''_c} \cdot \left(1 + \frac{1}{K_{iПСС}(R_{вих} \leq R_M)} \cdot K_{i33}\right) \quad (27)$$

Результати досліджень доцільно отримувати шляхом комп'ютерного моделювання із застосуванням моделей інтегральних транзисторів npr – NUHFARRY, pnp – PUHFARRY [10]. У випадку побудови ПСС на вищевказаних транзисторах і заданих режимах роботи, коли робочий струм каскадів схеми ДППС $I_p = 1mA$, а $R_{вих} = 0$, маємо 1.4Гом, що є досить великим

значенням. Якщо $R_{вх}$ змінюється у певному діапазоні, то $R_{вих}$ змінюється у зв'язку із залежністю від колекторних струмів $BC2$ і $BC3$.

Комп'ютерне моделювання залежності $R_{вих} = f(I_{вих})$ дозволило отримати сім'ю вихідних характеристик у діапазоні $I_{вих} = \pm 100$

А, зокрема при K_i ПСС = 10 ($R_M = 4,5$ кОм, $R = 500$ Ом), зображених на рисунку 5.

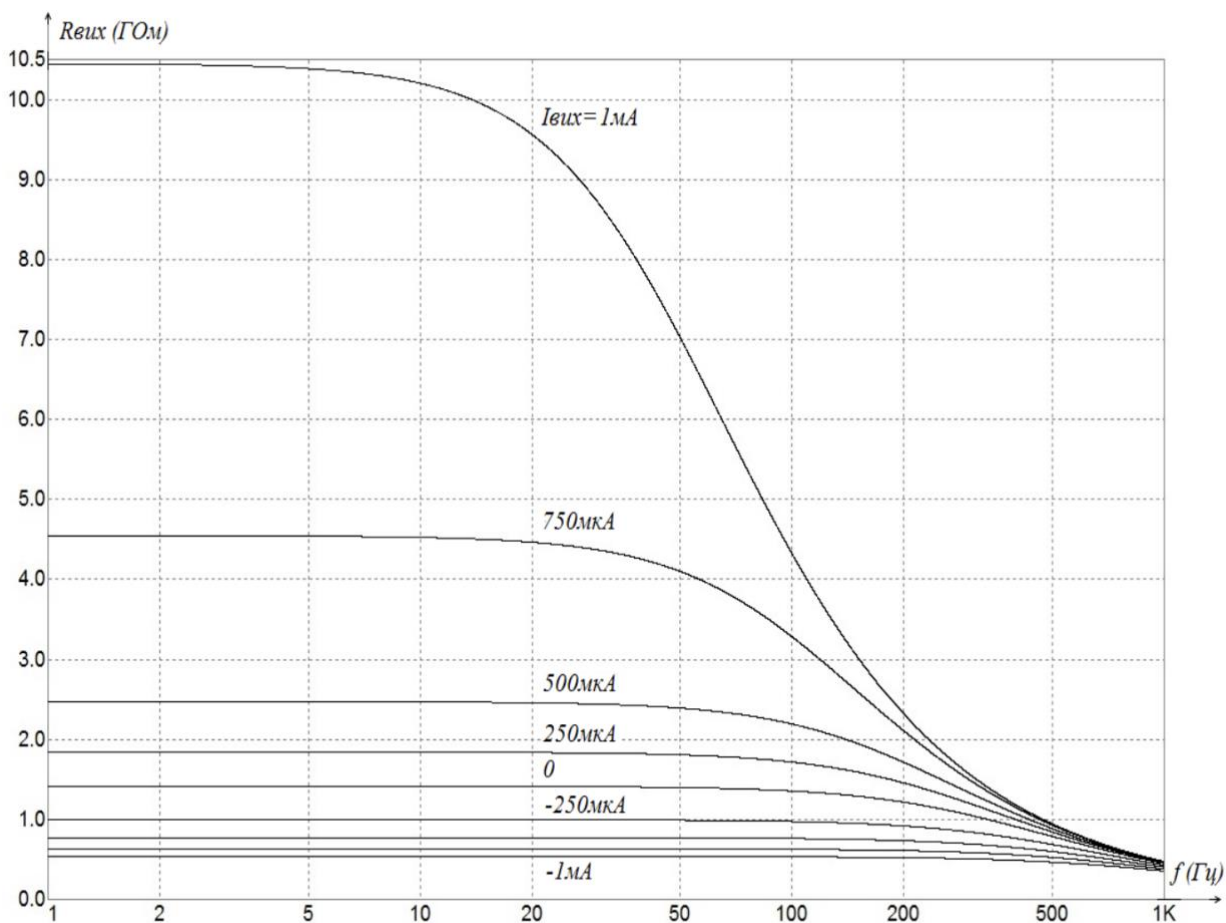


Рисунок 2.13 – Графіки залежності $R_{вих} = f(I_{вих})$ у частотній зоні при K_i ПСС = 1 —

Зведена таблиця залежностей вихідного опору $R_{вих}$, а також абсолютних та відносних похибок лінійності $I_{л\Delta}$, $\delta I_{л\Delta}$ від коефіцієнту підсилення K і ПСС наведено у таблиці 1.

Таблиця 1 – Зведена таблиця залежностей параметрів ППС

K_{iPPC}	2	5	10	20	50	100
$R_{вих}$, (МОм)	406	688	1200	401	100	40
ΔI_L (нА)	0.98	1.4	2.2	42	916	2100
$\delta \Delta I_L$, (%)	$0.46 \cdot 10^{-4}$	$0.7 \cdot 10^{-4}$	$1.1 \cdot 10^{-4}$	$21 \cdot 10^{-4}$	$408 \cdot 10^{-4}$	$105 \cdot 10^{-3}$

Вихід ПСС підключено до блоку комутації струмів, який побудовано на діодних ключах (ДК) $D1'$, $D1''$, $D2'$, $D2''$ верхнього і нижнього каналів відповідно. При реалізації інтегральних схем доцільним є використання транзисторних структур у діодному вмиканні [9]. Відповідно, як показано на рисунку 3, керування ДК здійснюється цифровими сигналами y' y'' , відповідно. Слід зазначити що для забезпечення функціонування ДК потрібно, щоб значення їх робочих струмів були би дещо більше, ніж $I_{вих}$. Якщо рівні робочих струмів будуть на рівні одиниць міліампер, то опори ДК – десятки Омів. За цих умов відносна методична похибка комутації струмів дорівнює:

$$\delta I_{кс} = \frac{R_{ДК}}{R_{ДК} + R_{вих}}, \quad (28)$$

де: $R_{вих}$ – вихідний опір ПСС. Якщо $R_{вих}$ має значення сотні МОм – одиниці ГОм то $I_{кс} \delta$. Безумовно, що використовуючи запропонований принцип комутації струмів, цією похибкою у більшості випадках можна знехтувати. Водночас, необхідно враховувати фундаментальні обмеження точності припасування пар ДК, які можна врахувати у вигляді поправок, занесених у виглядів кодів самокалібрування та самокоригування в системи ПКС і ПСК. Доцільно також враховувати похибку зсуву нуля, що виникає на вході ПСС. Схеми реалізації багатоканального комутатора у багатоканальних АЦП і ЦАП показано на рис. 2.14.

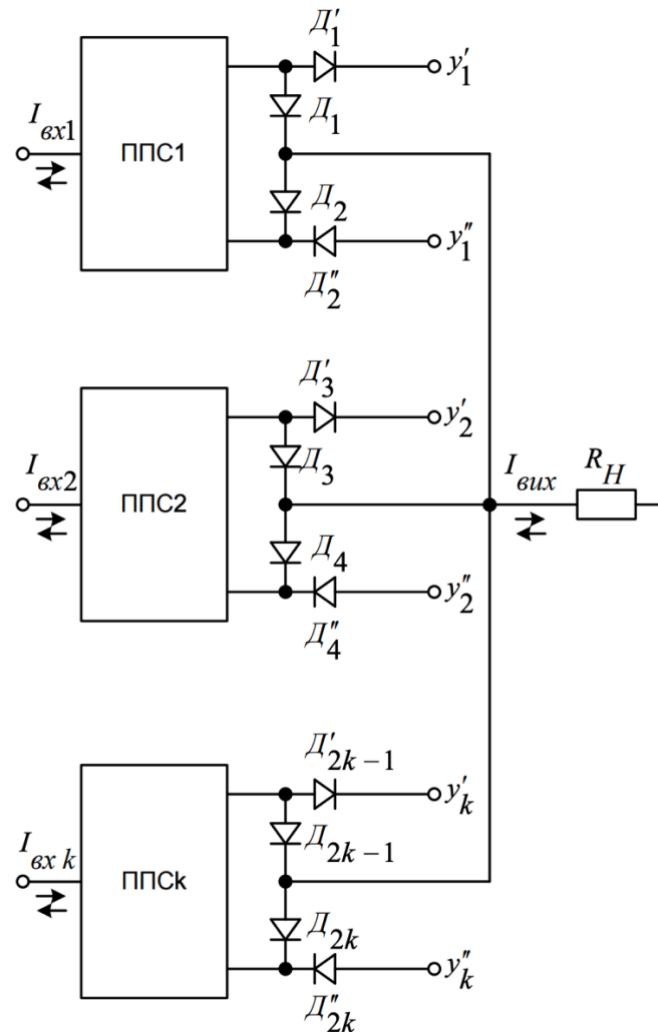


Рисунок 6 – Схема багатоканального комутатора на базі ПСС

Тут керування здійснюється цифровими сигналами $y1', y1'', \dots, yk', yk''$ відповідно, де k – кількість каналів комутатора. У такому випадку необхідно враховувати відхилення та похибки ППС і ДК, підсумувати їх і формувати у вигляді кодів поправок для відповідного каналу перетворення. Варто також зазначити, що застосування принципу підсилення струмів дозволяє досягати максимальної швидкодії комутатора, що визначається граничними частотами підсилення біполярних транзисторів. Так ширина смуги одиничного підсилення ДППС при $R_H = 100 \text{ Ом}$ = досягає $\sim 1.6 \text{ ГГц}$. Враховувати необхідно також і різновид та тип джерела вхідного сигналу і навантаження ППС і ДК. Для збереження високої швидкодії і мінімальних похибок лінійності бажано, щоб вихідні опори джерел сигналу були високими, а вхідні опори навантаження

були б низькими. Цього легко досягти шляхом застосування перетворювачів напруга — струм, буферних каскадів та перетворювачів струм — напруга, побудованих на ДППС [2, 4].

3 ЕКОНОМІЧНА ЧАСТИНА

3.1 Комерційний та технологічний аудит науково-технічної розробки

Метою даного розділу є проведення технологічного аудиту, в даному випадку нового комп'ютерної моделі багатоканального, високопродуктивного, надлишкового аналого-цифровий перетворювача комбінованого врівноваження на базі перетворювачів струму.

Особливістю комп'ютерної моделі є те, що в даній моделі удосконалено метод побудови багатоканальних, високопродуктивних, надлишкових АЦП комбінованого врівноваження на базі перетворювачів струму.

Аналогом може бути AD7722AS 16-Bit Sigma-Delta Converter, за ціною 2000 гривень.

Для проведення комерційного та технологічного аудиту залучають не менше 3-х незалежних експертів. Оцінювання науково-технічного рівня розробки та її комерційного потенціалу рекомендується здійснювати із застосуванням п'ятибальної системи оцінювання за 12-ма критеріями, у відповідності із табл. 4.1.

Таблиця 4.1 – Рекомендовані критерії оцінювання комерційного потенціалу розробки та їх можлива бальна оцінка

Бали (за 5-ти бальною шкалою)					
Кри- терій	0	1	2	3	4
Технічна здійсненність концепції					
1	Достовірність концепції не підтверджена	Концепція підтверджена експертними висновками	Концепція підтверджена розрахунками	Концепція перевірена на практиці	Перевірено роботоздатність продукту в реальних умовах

Продовження табл. 4.1

Ринкові переваги					
2	Багато аналогів на малому ринку	Ринкові п Мало аналогів на малому ринку	Кілька аналогів на великому ринку	Один аналог на великому ринку	Продукт не має аналогів на великому ринку
3	Ціна продукту значно вища за ціни аналогів	Ціна продукту дещо вища за ціни аналогів	Ціна продукту приблизно дорівнює цінам аналогів	Ціна продукту дещо нижче за ціни аналогів	Ціна продукту значно нижче за ціни аналогів
4	Технічні та споживчі властивості продукту значно гірші, ніж в аналогів	Технічні та споживчі властивості продукту трохи гірші, ніж в аналогів	Технічні та споживчі властивості продукту на рівні аналогів	Технічні та споживчі властивості продукту трохи кращі, ніж в аналогів	Технічні та споживчі властивості продукту значно кращі, ніж в аналогів
5	Експлуатаційні витрати значно вищі, ніж в аналогів	Експлуатаційні витрати дещо вищі, ніж в аналогів	Експлуатаційні витрати на рівні експлуатаційних витрат аналогів	Експлуатаційні витрати трохи нижчі, ніж в аналогів	Експлуатаційні витрати значно нижчі, ніж в аналогів
Ринкові перспективи					
6	Ринок малий і не має позитивної динаміки	Ринок малий, але має позитивну динаміку	Середній ринок з позитивною	Великий стабільний ринок	Великий ринок з позитивною динамікою
7	Активна конкуренція великих компаній на ринку	Активна конкуренція	Помірна конкуренція	Незначна конкуренція	Конкурентів немає
Практик на здійсненість					
8	Відсутні фахівці як з технічної, так і з комерційної реалізації ідеї	Необхідно наймати фахівців або витратити значні кошти та час на навчання наявних фахівців	Необхідне незначне навчання фахівців та збільшення їх штату	Необхідне незначне навчання фахівців	Є фахівці з питань як з технічної, так і з комерційної реалізації ідеї
9	Потрібні значні фінансові ресурси, які відсутні. Джерела фінансування ідеї відсутні	Потрібні незначні фінансові ресурси. Джерела фінансування відсутні	Потрібні значні фінансові ресурси. Джерела фінансування є	Потрібні незначні фінансові ресурси. Джерела фінансування є	Не потребує додаткового фінансування
10	Необхідна розробка нових матеріалів	Потрібні матеріали, що використовуються у військово-промисловому комплексі	Потрібні дорогі матеріали	Потрібні досяжні та дешеві матеріали	Всі матеріали для реалізації ідеї відомі та давно використовуються у виробництві

Продовження табл. 4.1

11	Термін реалізації ідеї більший за 10 років	Термін реалізації ідеї більший за 5 років. Термін окупності інвестицій більше 10-ти років	Термін реалізації ідеї від 3-х до 5-ти років. Термін окупності інвестицій більше 5-ти років	Термін реалізації ідеї менше 3-х років. Термін окупності інвестицій від 3-х до 5-ти років	Термін реалізації ідеї менше 3-х років. Термін окупності інвестицій менше 3-х років
12	Необхідна розробка регламентних документів та отримання великої кількості дозвільних документів на виробництво та реалізацію продукту	Необхідно отримання великої кількості дозвільних документів на виробництво та реалізацію продукту, що вимагає значних коштів та часу	Процедура отримання дозвільних документів для виробництва та реалізації продукту вимагає незначних коштів та часу	Необхідно тільки повідомлення відповідним органам про виробництво та реалізацію продукту	Відсутні будь-які регламентні обмеження на виробництво та реалізацію продукту

Усі дані по кожному параметру занесено в таблиці 4.2

Таблиця 4.2 – Результати оцінювання комерційного потенціалу розробки

Критерії оцінювання	ПІБ експертів		
	Експерт 1	Експерт 2	Експерт 3
	Бали		
Технічна здійсненність концепції	3	3	2
Наявність аналогів на ринку	3	3	4
Цінова політика	4	4	4
Технічні та споживчі властивості виробу	4	3	4
Експлуатаційні витрати	3	4	3
Ринок збуту	4	3	4
Конкурентоспроможність	3	4	3
Фахівці з технічної і комерційної реалізації	4	3	4
Фінансування	4	4	3
Матеріально-технічна база	3	3	3
Термін реалізації ідеї	4	4	4
Супровідна документація	3	3	3
Сума	42	41	41
Середньоарифметична сума балів	$(42+41+41) / 3 = 41,33$		

За даними таблиці 4.2 можна зробити висновок щодо рівня комерційного потенціалу даної розробки. Для цього доцільно скористатись рекомендаціями, наведеними в таблиці 4.3.

Таблиця 4.3 - Рівні комерційного потенціалу розробки

Середньоарифметична сума балів СБ , розрахована на основі висновків експертів	Рівень комерційного потенціалу розробки
0 - 10	Низький
11 - 20	Нижче середнього
21 - 30	Середній
31 - 40	Вище середнього
41 - 48	Високий

Як видно з таблиці, рівень комерційного потенціалу розроблюваного нового програмного продукту є високим, що досягається за рахунок того, що в розробленій комп'ютерній моделі удосконалено метод побудови багатоканальних, високопродуктивних, надлишкових АЦП комбінованого врівноваження на базі перетворювачів струму.

3.2 Прогнозування витрат на виконання науково-дослідної (дослідно-конструкторської) роботи

3.2.1 Основна заробітна плата розробників

Основна заробітна плата розробників розраховується за формулою:

$$Z_o = \frac{M}{T_p} \cdot t, \quad (4.1)$$

де M – місячний посадовий оклад конкретного розробника (дослідника), грн.;

T_p – число робочих днів в місяці, 20 днів;

t – число днів роботи розробника (дослідника).

Результати розрахунків зведемо до таблиці 4.1.

Таблиця 4.1 – Основна заробітна плата розробників

Найменування посади	Місячний посадовий оклад, грн.	Оплата за робочий день, грн.	Число днів роботи	Витрати на заробітну плату, грн.
Керівник проекту	28000	1400,00	32	44800,000
Програміст	26000	1300,00	32	41600,000
Всього				86400,00

Так як в даному випадку розробляється програмний продукт, то розробник виступає одночасно і основним робітником, і тестувальником розроблюваного програмного продукту.

3.2.2 Додаткова заробітна плата розробників, які приймали участь в розробці обладнання.

Додаткова заробітна плата прийнято розраховувати як 10 % від основної заробітної плати розробників та робітників:

$$Z_d = Z_o \cdot 10 \% / 100 \% \quad (4.2)$$

$$Z_d = (86400,00 \cdot 10 \% / 100 \%) = 8640,00 \text{ (грн.)}$$

3.2.3 Нарахування на заробітну плату розробників.

Згідно діючого законодавства нарахування на заробітну плату складають 22 % від суми основної та додаткової заробітної плати.

$$H_z = (Z_o + Z_d) \cdot 22 \% / 100\% \quad (4.3)$$

$$H_z = (86400,00 + 8640,00) \cdot 22 \% / 100 \% = 20908,80 \text{ (грн.)}$$

3.2.4. Витрати на комплектуючі

Оскільки для розроблювального пристрою не потрібно витратити матеріали та комплектуючі, то витрати на матеріали і комплектуючі дорівнюють нулю.

3.2.5 Амортизація обладнання, яке використовувалось для проведення розробки.

Амортизація обладнання, що використовувалось для розробки в спрощеному вигляді амортизація обладнання, що використовувалась для розробки розраховується за формулою:

$$A = \frac{Ц}{T_{\text{в}} \cdot 12} \cdot t_{\text{вик}} \quad [\text{Грн.}] \quad (4.4)$$

де Ц – балансова вартість обладнання, грн.;

T – термін корисного використання обладнання згідно податкового законодавства, років

$t_{\text{вик}}$ – термін використання під час розробки, місяців

Розрахуємо, для прикладу, амортизаційні витрати на комп'ютер балансова вартість якого становить 64720 грн., термін його корисного використання згідно податкового законодавства – 2 роки, а термін його фактичного використання – 1,60 міс.

$$A_{\text{обл}} = \frac{64720}{2} \times \frac{1,6}{12} = 4314,67 \text{ грн.}$$

Аналогічно визначаємо амортизаційні витрати на інше обладнання та приміщення. Розрахунки заносимо до таблиці 4.2.

Але, так як вартість ліцензійної ОС та спеціалізованих ліцензійних нематеріальних ресурсів менше 20000 грн, то даний нематеріальний актив (Micro-Сap) не амортизується, а його вартість включається у вартість розробки повністю, $B_{\text{нем.ак.}} = 400$ грн.

Таблиця 4.2 – Амортизаційні відрахування матеріальних і нематеріальних ресурсів для розробників

Найменування обладнання	Балансова вартість, грн.	Строк корисного використання, років	Термін використання обладнання, місяців	Амортизаційні відрахування, грн.
Комп'ютер та комп'ютерна периферія (MacBook air m2 512gb)	64720	2	1,60	4314,667
Офісне обладнання (меблі)	20000	4	1,60	666,667
Приміщення	780000	20	1,60	5200,000
Всього				10181,33

5.2.6 Тарифи на електроенергію для побутових споживачів (промислових підприємств) відрізняються від тарифів на електроенергію для населення. При цьому тарифи на розподіл електроенергії у різних постачальників (енергорозподільних компаній), будуть різними. Крім того, розмір тарифу залежить від класу напруги (1-й або 2-й клас). Тарифи на розподіл електроенергії для всіх енергорозподільних компаній встановлює Національна комісія з регулювання енергетики і комунальних послуг (НКРЕКП). Витрати на силову електроенергію розраховуються за формулою:

$$V_e = V \cdot P \cdot \Phi \cdot K_{\Pi}, \quad (4.5)$$

де V – вартість 1 кВт-години електроенергії для 1 класу підприємства, $V = 6,2$ грн./кВт;

P – встановлена потужність обладнання, кВт. $P = 0,3$ кВт;

Φ – фактична кількість годин роботи обладнання, годин.

K_{Π} – коефіцієнт використання потужності, $K_{\Pi} = 0,9$.

$$V_e = 0,9 \cdot 0,3 \cdot 8 \cdot 32 \cdot 6,2 = 428,544 \text{ (грн.)}$$

3.2.7 Інші витрати та загальновиробничі витрати.

До статті «Інші витрати» належать витрати, які не знайшли відображення у зазначених статтях витрат і можуть бути віднесені безпосередньо на собівартість досліджень за прямими ознаками. Витрати за статтею «Інші витрати» розраховуються як 50...100% від суми основної заробітної плати дослідників:

$$I_e = (Z_o + Z_p) \cdot \frac{H_{ib}}{100\%}, \quad (4.6)$$

де H_{ib} – норма нарахування за статтею «Інші витрати».

$$I_e = 86400,00 * 60\% / 100\% = 51840 \text{ (грн.)}$$

До статті «Накладні (загальновиробничі) витрати» належать: витрати, пов'язані з управлінням організацією; витрати на винахідництво та раціоналізацію; витрати на підготовку (перепідготовку) та навчання кадрів; витрати, пов'язані з набором робочої сили; витрати на оплату послуг банків; витрати, пов'язані з освоєнням виробництва продукції; витрати на науково-технічну інформацію та рекламу та ін. Витрати за статтею «Накладні (загальновиробничі) витрати» розраховуються як 100...150% від суми основної заробітної плати дослідників:

$$H_{нзв} = (Z_o + Z_p) \cdot \frac{H_{нзв}}{100\%}, \quad (4.7)$$

де $H_{нзв}$ – норма нарахування за статтею «Накладні (загальновиробничі) витрати».

$$H_{нзв} = 86400,00 * 100\% / 100\% = 86400 \text{ (грн.)}$$

3.2.8 Витрати на проведення науково-дослідної роботи.

Сума всіх попередніх статей витрат дає загальні витрати на проведення науково-дослідної роботи:

$$B_{заг} = 86400,00 + 8640,00 + 20908,80 + 10181,33 + 400 + 428,54 + 51840 + 86400 = 265198,68 \text{ грн.}$$

3.2.9 Розрахунок загальних витрат на науково-дослідну (науково-технічну) роботу та оформлення її результатів.

Загальні витрати на завершення науково-дослідної (науково-технічної) роботи та оформлення її результатів розраховуються ZB , визначається за формулою:

$$ZB = \frac{B_{заг}}{\eta} \text{ (грн)}, \quad (4.8)$$

де η – коефіцієнт, який характеризує етап (стадію) виконання науково-дослідної роботи.

Так, якщо науково-технічна розробка знаходиться на стадії: науково-дослідних робіт, то $\eta=0,1$; технічного проектування, то $\eta=0,2$; розробки конструкторської документації, то $\eta=0,3$; розробки технологій, то $\eta=0,4$; розробки дослідного зразка, то $\eta=0,5$; розробки промислового зразка, то $\eta=0,7$; впровадження, то $\eta=0,9$. Оберемо $\eta = 0,5$, так як розробка, на даний момент, знаходиться на стадії дослідного зразка:

$$ZB = 265198,68 / 0,5 = 530397 \text{ грн.}$$

3.3 Розрахунок економічної ефективності науково-технічної розробки за її можливої комерціалізації потенційним інвестором

В ринкових умовах узагальнювальним позитивним результатом, що його може отримати потенційний інвестор від можливого впровадження результатів цієї чи іншої науково-технічної розробки, є збільшення у потенційного інвестора величини чистого прибутку. Саме зростання чистого прибутку забезпечить потенційному інвестору надходження додаткових коштів, дозволить покращити фінансові результати його діяльності, підвищить конкурентоспроможність та може позитивно вплинути на ухвалення рішення щодо комерціалізації цієї розробки.

Для того, щоб розрахувати можливе зростання чистого прибутку у потенційного інвестора від можливого впровадження науково-технічної розробки необхідно:

а) вказати, з якого часу можуть бути впроваджені результати науково-технічної розробки;

б) зазначити, протягом скількох років після впровадження цієї науково-технічної розробки очікуються основні позитивні результати для потенційного інвестора (наприклад, протягом 3-х років після її впровадження);

в) кількісно оцінити величину існуючого та майбутнього попиту на цю або аналогічні чи подібні науково-технічні розробки та назвати основних суб'єктів (зацікавлених осіб) цього попиту;

г) визначити ціну реалізації на ринку науково-технічних розробок з аналогічними чи подібними функціями.

При розрахунку економічної ефективності потрібно обов'язково враховувати зміну вартості грошей у часі, оскільки від вкладення інвестицій до отримання прибутку минає чимало часу. При оцінюванні ефективності інноваційних проектів передбачається розрахунок таких важливих показників:

— абсолютного економічного ефекту (чистого дисконтованого доходу);

— внутрішньої економічної дохідності (внутрішньої норми дохідності);

— терміну окупності (дисконтованого терміну окупності).

Аналізуючи напрямки проведення науково-технічних розробок, розрахунок економічної ефективності науково-технічної розробки за її можливої комерціалізації потенційним інвестором можна об'єднати, враховуючи визначені ситуації з відповідними умовами.

3.3.1 Розробка чи суттєве вдосконалення програмного засобу (програмного забезпечення, програмного продукту) для використання масовим споживачем.

В цьому випадку майбутній економічний ефект буде формуватися на основі таких даних:

$$\Delta\Pi_i = (\pm\Delta\Pi_0 \cdot N + \Pi_0 \cdot \Delta N)_i \cdot \lambda \cdot \rho \cdot \left(1 - \frac{\vartheta}{100}\right), \quad (4.10)$$

де $\pm\Delta\Pi_0$ – зміна вартості програмного продукту (зростання чи зниження) від впровадження результатів науково-технічної розробки в аналізовані періоди часу;

N – кількість споживачів які використовували аналогічний продукт у році до впровадження результатів нової науково-технічної розробки;

Π_0 – основний оціночний показник, який визначає діяльність підприємства у даному році після впровадження результатів наукової розробки, $\Pi_0 = \Pi_0 \pm \Delta\Pi_0$;

Π_0 – вартість програмного продукту у році до впровадження результатів розробки;

ΔN – збільшення кількості споживачів продукту, в аналізовані періоди часу, від покращення його певних характеристик;

λ – коефіцієнт, який враховує сплату податку на додану вартість. Ставка податку на додану вартість дорівнює 20%, а коефіцієнт $\lambda = 0,8333$.

ρ – коефіцієнт, який враховує рентабельність продукту;

ϑ – ставка податку на прибуток, у 2022 році $\vartheta = 18\%$.

Припустимо, що при прогнозованій ціні 1100 грн. за одиницю виробу, термін збільшення прибутку складе 3 роки. Після завершення розробки і її вдосконалення, можна буде підняти її ціну на 100 грн. Кількість одиниць реалізованої продукції також збільшиться: протягом першого року – на 8000 шт., протягом другого року – на 6000 шт., протягом третього року на 5000 шт.

До моменту впровадження результатів наукової розробки реалізації продукту не було:

$$\Delta\Pi_1 = (0*100 + (1100 + 100)*8000)*0,8333*0,41) * (1 - 0,18) = 2465466,568 \text{ грн.}$$

$$\Delta\Pi_2 = (0*100 + (1100 + 100)*(8000+6000)*0,8333*0,41) * (1 - 0,18) = 4706799,812 \text{ грн.}$$

$$\Delta\Pi_3 = (0*100 + (1100 + 100)*(8000+6000+5000)*0,8333*0,41) * (1 - 0,18) = 6387799,744 \text{ грн.}$$

Отже, комерційний ефект від реалізації результатів розробки за три роки складе 13560066,12 грн.

3.3.2 Розрахунок ефективності вкладених інвестицій та періоду їх окупності.

Розраховуємо приведену вартість збільшення всіх чистих прибутків $ПП$, що їх може отримати потенційний інвестор від можливого впровадження та комерціалізації науково-технічної розробки:

$$ПП = \sum_1^T \frac{\Delta\Pi_i}{(1+\tau)^t}, \quad (5.11)$$

де $\Delta\Pi_i$ – збільшення чистого прибутку у кожному із років, протягом яких виявляються результати виконаної та впровадженої науково-дослідної (науково-технічної) роботи, грн;

T – період часу, протягом якою виявляються результати впровадженої науково-дослідної (науково-технічної) роботи, роки;

τ – ставка дисконтування, за яку можна взяти щорічний прогнозований рівень інфляції в країні, $\tau = 0,05 \dots 0,15$;

t – період часу (в роках).

Збільшення прибутку ми отримаємо починаючи з першого року:

$$\begin{aligned} ПП &= (2465466,568/(1+0,1)^1)+(4706799,812/(1+0,1)^2)+(6387799,744/(1+0,1)^3) \\ &= 2241333,24 + 3889917,2 + 4799248,493 = 10930498,94 \text{ грн.} \end{aligned}$$

Далі розраховують величину початкових інвестицій PV , які потенційний інвестор має вкласти для впровадження і комерціалізації науково-технічної розробки. Для цього можна використати формулу:

$$PV = k_{инв} * ZB, \quad (4.12)$$

де $k_{инв}$ – коефіцієнт, що враховує витрати інвестора на впровадження науково-технічної розробки та її комерціалізацію. Це можуть бути витрати на підготовку приміщень, розробку технологій, навчання персоналу, маркетингові заходи тощо; зазвичай $k_{инв}=2...5$, але може бути і більшим;

ZB – загальні витрати на проведення науково-технічної розробки та оформлення її результатів, грн.

$$PV = 2 * 530397 = 1060794,71 \text{ грн.}$$

Тоді абсолютний економічний ефект $E_{абс}$ або чистий приведений дохід (NPV , *Net Present Value*) для потенційного інвестора від можливого впровадження та комерціалізації науково-технічної розробки становитиме:

$$E_{абс} = ПП - PV, \quad (4.13)$$

$$E_{абс} = 10930498,94 - 1060794,71 = 9869704,23 \text{ грн.}$$

Оскільки $E_{абс} > 0$ то вкладання коштів на виконання та впровадження результатів даної науково-дослідної (науково-технічної) роботи може бути доцільним.

Для остаточного прийняття рішення з цього питання необхідно розрахувати внутрішню економічну дохідність або показник внутрішньої норми дохідності (IRR , *Internal Rate of Return*) вкладених інвестицій та порівняти її з так званою бар'єрною ставкою дисконтування, яка визначає ту мінімальну внутрішню економічну дохідність, нижче якої інвестиції в будь-яку науково-технічну розробку вкладати буде економічно недоцільно.

Розрахуємо відносну (щорічну) ефективність вкладених в наукову розробку інвестицій E_g . Для цього використаємо формулу:

$$E_{\text{в}} = \sqrt[T_{\text{ж}}]{1 + \frac{E_{\text{абс}}}{PV}} - 1, \quad (4.14)$$

$T_{\text{ж}}$ – життєвий цикл наукової розробки, роки.

$$E_{\text{в}} = \sqrt[3]{(1 + 9869704,23/1060794,71) - 1} = 1,176$$

Визначимо мінімальну ставку дисконтування, яка у загальному вигляді визначається за формулою:

$$\tau = d + f, \quad (4.15)$$

де d – середньозважена ставка за депозитними операціями в комерційних банках; в 2022 році в Україні $d = (0,09 \dots 0,14)$;

f – показник, що характеризує ризикованість вкладень; зазвичай, величина $f = (0,05 \dots 0,5)$.

$$\tau_{\text{min}} = 0,14 + 0,05 = 0,19.$$

Так як $E_{\text{в}} > \tau_{\text{min}}$, то інвестор може бути зацікавлений у фінансуванні даної наукової розробки.

Розрахуємо термін окупності вкладених у реалізацію наукового проекту інвестицій за формулою:

$$T_{\text{ок}} = \frac{1}{E_{\text{в}}}, \quad (4.16)$$

$$T_{\text{ок}} = 1 / 1,176 = 0,85 \text{ р.}$$

Оскільки $T_{\text{ок}} < 3$ -х років, а саме термін окупності рівний 0,85 роки, то фінансування даної наукової розробки є доцільним.

Висновки до розділу: економічна частина даної роботи містить розрахунок витрат на розробку нового програмного продукту, сума яких складає 530397 гривень. Було спрогнозовано орієнтовану величину витрат по кожній з статей витрат. Також розраховано чистий прибуток, який може отримати виробник від реалізації нового технічного рішення, розраховано

період окупності витрат для інвестора та економічний ефект при використанні даної розробки. В результаті аналізу розрахунків можна зробити висновок, що розроблений програмний продукт за ціною дешевший за аналог і є висококонкурентоспроможним. Період окупності складе близько 0,85 роки.

ВИСНОВКИ

Запропоновано метод структурно — функціональної організації багатоканальних швидкодіючих аналого — цифрових і цифро — аналогових систем, у яких, на відміну від відомих, використовується лише один перетворювач код — струм із застосуванням одного перетворювача струм — струм. Це дозволяє при заданій точності зекономити на аналоговому обладнанні системи.

Проаналізовано запропонований принцип побудови перетворювача струм — струм у вигляді високолінійного двотактного підсилювача постійного струму. Показано, що цей пристрій має високий вихідний опір і широку смугу пропускання.

Запропоновано і проаналізовано схему швидкодіючого багатоканального комутатора струмів на базі високолінійного перетворювача струм — струм, що дозволяє реалізовувати багатоканальний режим аналого — цифрових і цифро — аналогових систем всього з одним комутатором.

Запропоновано перетворення інформації виконувати з сигналами у вигляді струму, що має переваги по швидкодії і точності над перетворенням сигналів у вигляді напруги, а комутуючі кола реалізувати на основі діодних ключів, оскільки струм витікання, а водночас, і похибка лінійності, для діодів, є найменшою із всіх можливих.

Надано практичні рекомендації й умови практичного застосування розглянутих багатоканальних швидкодіючих аналого — цифрових та цифро — аналогових системи на базі високолінійних перетворювачів струм — струм для різного типу вхідних і вихідних пристроїв, що виконують роль генераторів вхідного сигналу та навантаження.

ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ

1. У. Титце, К. Шенк, Полупроводниковая схемотехника. 12 — е изд. Том II: Пер. с нем. М., Россия: ДМК Пресс, 2007, 942 с.
2. В. В. Островерхов, Динамические погрешности аналого — цифровых преобразователей. Л.: «Энергия», 1975, 176 с.
3. О. Д. Азаров, Основи теорії аналого — цифрового перетворення на основі надлишкових позиційних систем числення: монографія. Вінниця, Україна: УНІВЕРСУМ, 2004, 260 с.
4. О. Д. Азаров, Аналого — цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю: монографія. Вінниця, Україна: УНІВЕРСУМ, 2010, 186 с.
5. Л. В. Крупельницький, О. Д. Азаров, Аналого — цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів: монографія. Вінниця, Україна: УНІВЕРСУМ, 2005, 167 с.
6. О. Д. Азаров, М. Ю. Шабатура, О. Г. Муращенко, «Динамічні похибки II роду в АЦП прискореного порозрядного наближення з ваговою надлишковістю», Наукові праці ВНТУ, №3, 10 с. 2010.
7. О. Д. Азаров, Аналого — цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю: монографія. Вінниця, Україна: ВНТУ, 2010, 232 с.
8. А. Д. Азаров, А. И. Черняк, «Полнофункциональная побитовая обработка результатов аналогоцифрового преобразования», у Методи та засоби кодування, захисту й ущільнення інформації: Третя міжнародна наук. — практ. конф. Вінниця, 2011, с. 208 — 209.
9. О. Д. Азаров, О. І. Черняк, «Багатоканальний АЦП порозряднослідкувального врівноваження з ваговою надлишковістю», Інформаційні технології та комп'ютерна інженерія, №2, с. 45–49, 2020.

10. О. Д. Азаров, О. І. Черняк, П. О. Черняк, «Системы числення з адитивними та мультиплікативними співвідношеннями між вагами розрядів», Вісник ВПІ, №1, с. 58–64, 2001.
11. О. Д. Азаров, О. І. Черняк, «Аналіз витрат обладнання пристроїв побітової арифметики у системі числення золотої 1 — пропорції», Проблеми інформатизації та управління, Київ : НАУ, № 2(38), с. 5–9, 2012.
12. О. Д. Азаров, О. І. Черняк, «Обмеження адитивних співвідношень при порозрядній потоковій обробці в АМ — системах числення», Інформаційні технології та комп'ютерна інженерія, Вип. 3(31), с. 67–71, 2014.
13. О. Д. Азаров, О. І. Черняк, «АЦП порозрядно — слідкувального врівноваження з ваговою надлишковістю», Інформаційні технології та комп'ютерна інженерія, №3, с. 38–41, 2020.
14. Моисеев В. С. Системное проектирование преобразователей информации / Моисеев В. С. – Л. : Машиностроение, Ленингр. отдние, 1982. – 255 с.
15. Высокопроизводительные преобразователи формы информации / А. И. Кондалев, В. А. Багацкий, В. А. Романов, В. А. Фабричев. – К. : Наукова думка, 1987. – 280 с.
16. Микроэлектронные цифроаналоговые и аналого — цифровые преобразователи информации / под ред. В. Б. Смолова. – Л. : Энергия, 1976. – 336 с.
17. Туз Ю. М. Структурные методы повышения точности измерительных устройств / Туз Ю. М. – К. : Высшая школа, 1976. – 256 с.
18. Азгальдов Г. Г. О квалиметрии / Азгальдов Г. Г., Райхман Э. И. – М. : Издвостандартов, 1973. – 17 с.
19. Аналого — цифровые преобразователи на основе избыточных систем счисления / Стахов А. П., Азаров А. Д., Моисеев В. И. и др. // Помехоустойчивые коды (Компьютер Фибоначчи). Сер. Радиоэлектроника и связь. – №9. – М. : нание, 1989. – 64 с.

20. Азаров О. Д. Прискорене аналого — цифрове перетворення на основі надлишкових позиційних систем числення / Азаров О. Д. // Вісник Вінницького політехнічного інституту. — 1993. — №1. — С. 22–27.

21. Азаров О. Д. Аналого — цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю / Азаров О. Д. // ВНТУ — 2010 — 186 — 217с.

22. Аналого — цифровые преобразователи на основе избыточных систем счисления / Стахов А. П., Азаров А. Д., Моисеев В. И. и др. // Помехоустойчивые коды (Компьютер Фибоначчи). Сер. Радиоэлектроника и связь. — №9. — М. : наука, 1989. — 64 с.

23. Высокоточный самокорректирующийся аналого — цифровой преобразователь на основе кодов с иррациональными основаниями /А. П. Стахов, А. Д. Азаров, В. И. Моисеев и др. — К. : ИК АН УССР, 1982. — 35 с.

24. Семнадцатиразрядный самокорректирующийся АЦП / Стахов А. П., Азаров А. Д., Моисеев В. И. и др. // Приборы и системы управления. — 1986. — №1. — С. 17–18.

25. Высокоточный АЦП, сопряженный с микроЭВМ / Стахов А. П., Марценюк В. П., Азаров А. Д. и др. // Управляющие системы и машины. — 1985. — №5. — С. 23–27.

26. О. Д. Азаров, Основи теорії аналого — цифрового перетворення на основі надлишкових позиційних систем числення: монографія. Вінниця, Україна: УНІВЕРСУМ — Вінниця, 2004, 257 с.

27. О. Д. Азаров, С. В. Богомоллов, Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем: монографія. Вінниця, Україна: УНІВЕРСУМ — Вінниця, 2013, 142 с.

28. Л. В. Крупельницький, О. Д. Азаров, Аналого — цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів: монографія. Вінниця, Україна: УНІВЕРСУМ — Вінниця, 2005, 167 с.

29. О. Д. Азаров, В. А. Гарнага, Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються: монографія. Вінниця, Україна: ВНТУ, 2011, 156 с.
30. Walt Kesler, «ANALOG — DIGITAL CONVERSION», ADI Central Application Department, March, 1127 p, 2004.
31. У. Титце, К. Шенк, Полупроводниковая схемотехника. М., Россия: ДМК Пресс, 2008, т. 1, 832 с.
32. B. Grebene, Bipolar and MOS Analog Integrated Circuit Design. New York, USA: WileyInterscience, 2003, 912 p.
33. О. Д. Азаров, Є. С. Генеральницький, «Високолінійний двотактний підсилювач — масштабатор струму на біполярних транзисторах із заземленим навантаженням», Вісник Вінницького політехнічного інституту, № 5, с. 55 — 61, Жов 2019.
34. И. П. Степаненко, Основы микроэлектроники: учебное пособие для вузов. М. Россия: Лаборатория Базовых Знаний, 2003, 488 с.
35. [10] HFA3046 / 3096/3127/3128 Transistor Array SPICE Models [Online]. Available:
36. <https://www.intersil.com/content/dam/Intersil/documents/mm30/mm3046.pdf>. Accessed on January
37. Сентурия С. Электронные схемы и их применение / Сентурия С., Уэдлок Б. – М. : Мир, 1977. – 434 с.
38. Бронштейн И. Н. Справочник по математике для инженеров и учащихся втузов / Бронштейн И. Н., Семендяев К. А. – 13 — е изд. – М. : Наука, 1986. – 544 с.
39. Відбивач струму: пат. 124781 Україна : Н03К 5/22, Н03К 3/26 / Азаров О.Д., Павлов С.В., Обертюх М.Р., Стахов О.Я., Лукашук О.О. — № а 2019 10033; заявл. 27.09.2019; опубл. 17.11.2021, Бюл. № 46.

40. Двотактний підсилювач постійного струму: пат. 140168 Україна : G05F 1/08 / Азаров О.Д., Обертюх М.Р., Стахов О.Я., Лукашук О.О. — № и 2019 07299; заявл. 01.07.2019; опубл. 10.02.2020, Бюл. № 3.

ДОДАТОК А

Технічне завдання

Міністерство освіти та науки України
Вінницький національний технічний університет
Факультет інформаційних технологій та комп'ютерної інженерії
Кафедра обчислювальної техніки

ЗАТВЕРДЖУЮ

Завідувач кафедри ОТ

_____ проф., д.т.н., Азаров О. Д.

«__» _____ 2022 р.

Технічне завдання

на виконання магістерської кваліфікаційної роботи
«Багатоканальний, високопродуктивний, надлишковий аналого-цифровий
перетворювачкомбінованого врівноваження на базі перетворювачів струму»
08–23.МКР.025.00.000 ПЗ

Керівник роботи:

_____ зав. каф. ОТ., д.т.н., проф.

Азаров О.Д.

«__» _____ 2022 р.

Виконав: студент гр. 2КІ–21м

Лукашук О.О.

«__» _____ 2022 р.

1 Підстава для виконання магістерської кваліфікаційної роботи (МКР)

Магістерська кваліфікаційна робота виконується на підставі наказу про затвердження тем дипломних робіт.

2 Мета і призначення МКР:

а) метою роботи є вдосконалення методів побудови багатоканальних, високопродуктивних, надлишкових АЦП комбінованого врівноваження на базі перетворювачів струму

б) призначення розробки — удосконалення методу побудови багатоканальних, високопродуктивних, надлишкових АЦП комбінованого врівноваження на базі перетворювачів струму.

3 Джерела розробки:

Серед джерел, які були використані в ході розробки магістерської кваліфікаційної роботи є:

— О. Д. Азаров, Основи теорії аналого — цифрового перетворення на основі надлишкових позиційних систем числення: монографія. Вінниця, Україна: УНІВЕРСУМ, 2004, 260 с.;

— Л. В. Крупельницький, О. Д. Азаров, Аналого — цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів: монографія. Вінниця, Україна: УНІВЕРСУМ, 2005, 167 с

— та інші джерела зазначені у переліку посилань.

4 Перелік задач, що повинні бути виконані у МКР:

— здійснити аналіз існуючих високопродуктивних АЦП;

— запропонувати рекомендації з проектування систем цифрового оброблення аналогових сигналів на базі АЦП із ваговою надлишковістю;

— спроектувати багатоканальний, високопродуктивний, надлишковий АЦП комбінованого врівноваження на базі перетворювачів струму.

5 Етапи МКР та очікувані результати наведені у таблиці А.1

Таблиця А.1 — Етапи виконання роботи

№ з/п	Назва етапів дипломної роботи	Строк виконання етапів роботи	Примітка
8.	Постановка задачі роботи	07.09 — 19.09	виконано
9.	Інформаційний пошук та огляд літературних джерел	20.09 — 19.10	виконано
10.	Аналіз існуючих висопродуктивних АЦП	20.10 — 02.11	виконано
11.	Економічна частина	03.11 — 06.11	виконано
12.	Підготовка матеріалів	07.11 — 14.11	виконано
13.	Перевірка якості оформлення БДР	15.11 — 22.11	виконано
14.	Оформлення пояснювальної записки і презентації	23.11 — 19.12	виконано
15.	Перевірка якості виконання роботи та усунення недоліків	19.12	виконано

Матеріали, що подаються до захисту МКР

Пояснювальна записка МКР, графічні і ілюстративні матеріали, протокол попереднього захисту МКР на кафедрі, відгук наукового керівника, відгук рецензента, анотації до МКР українською та іноземною мовами, нормоконтроль про відповідність оформлення МКР діючим вимогам.

7 Порядок контролю виконання та захисту МКР

Виконання етапів графічної та розрахункової документації МКР контролюється науковим керівником згідно зі встановленими термінами. Захист МКР відбувається на засіданні Державної екзаменаційної комісії, затвердженою наказом ректора.

Технічне завдання до виконання прийняв _____ Лукашук О.О.

ДОДАТОК Б

Двотактний підсилювач постійного струму

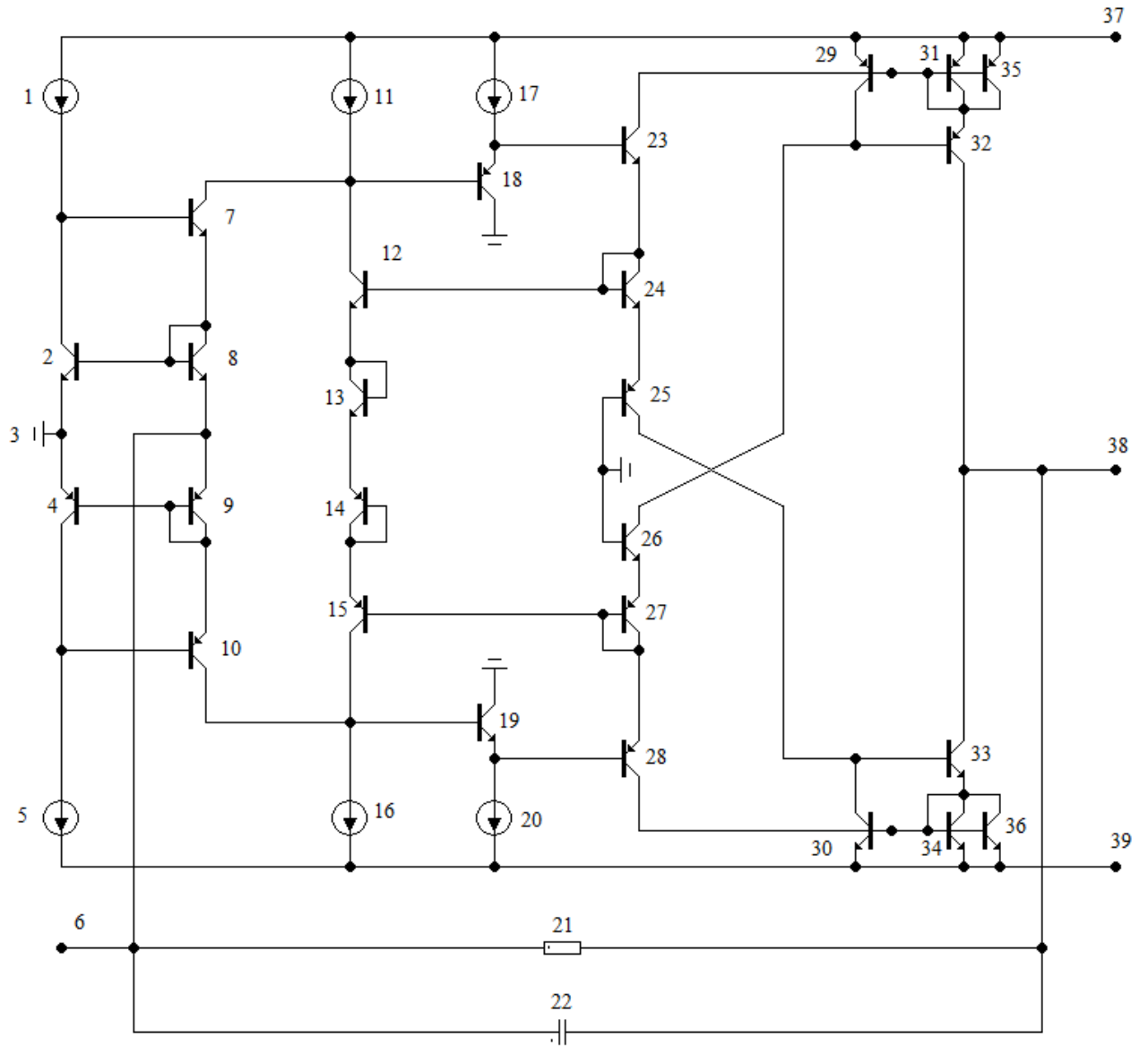


Рисунок Б.1 – Двотактний підсилювач постійного струму

ДОДАТОК В

Амплітудно-частотна характеристика ДППС

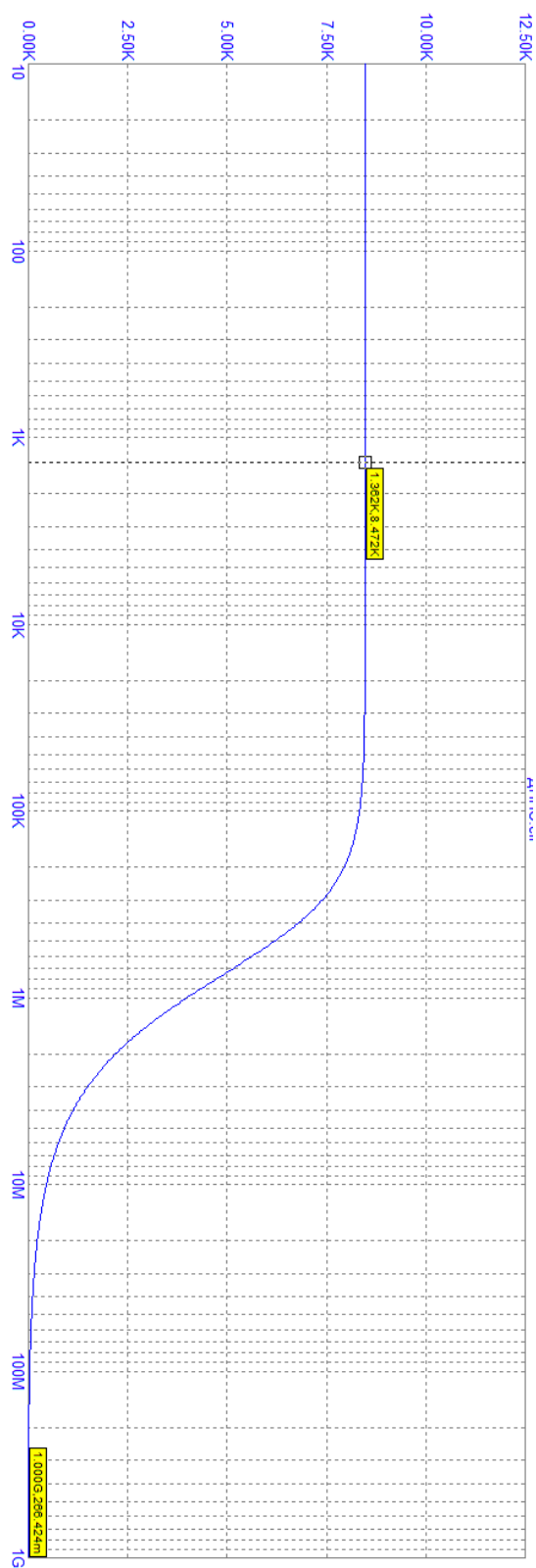


Рисунок В.1 – Амплітудно — частотна характеристика ДППС

ДОДАТОК Д

СЧВН

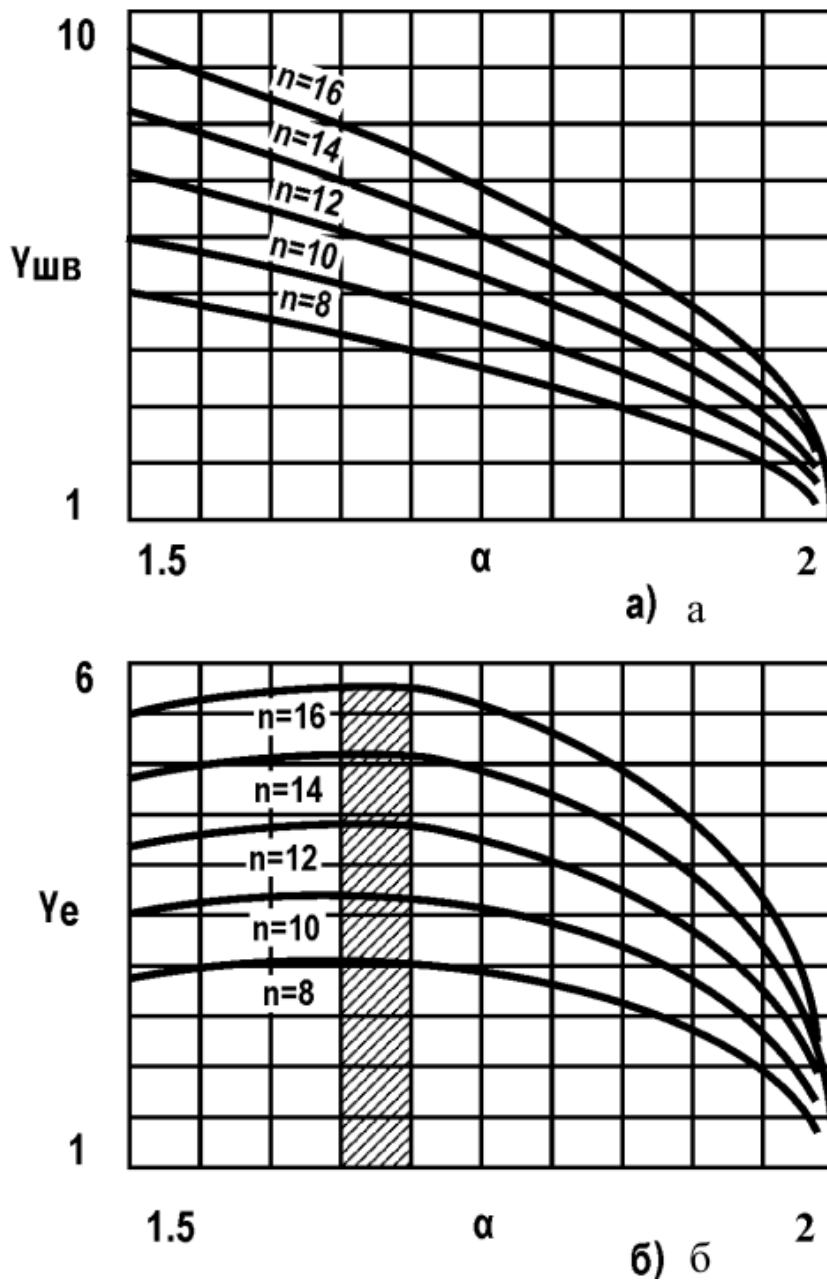


Рисунок Д1. – Ефективність підвищення швидкодії:

а) $\gamma_{шв} = f(\alpha, n)$ $\gamma = \alpha, n$; б) $\gamma_e = f(\alpha, n)$

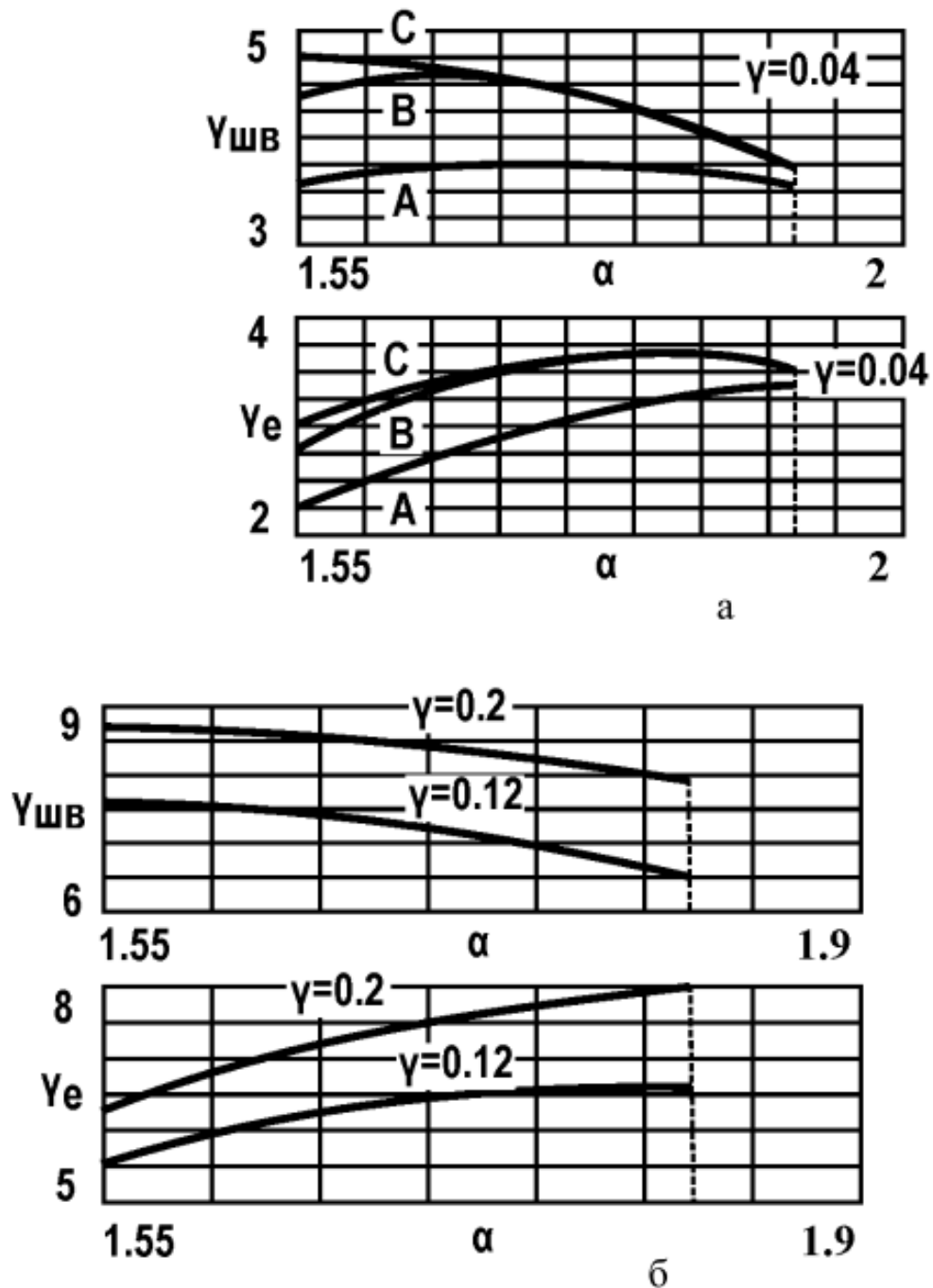


Рисунок Д.2 – Графічна інтерпретація $\gamma_{шв} = f(\alpha)$ і $\gamma_e = f(\alpha)$ для схемної функції другого порядку:

а) $\gamma = 0,04$; б) $\gamma = 0,12$ і $\gamma = 0,2$

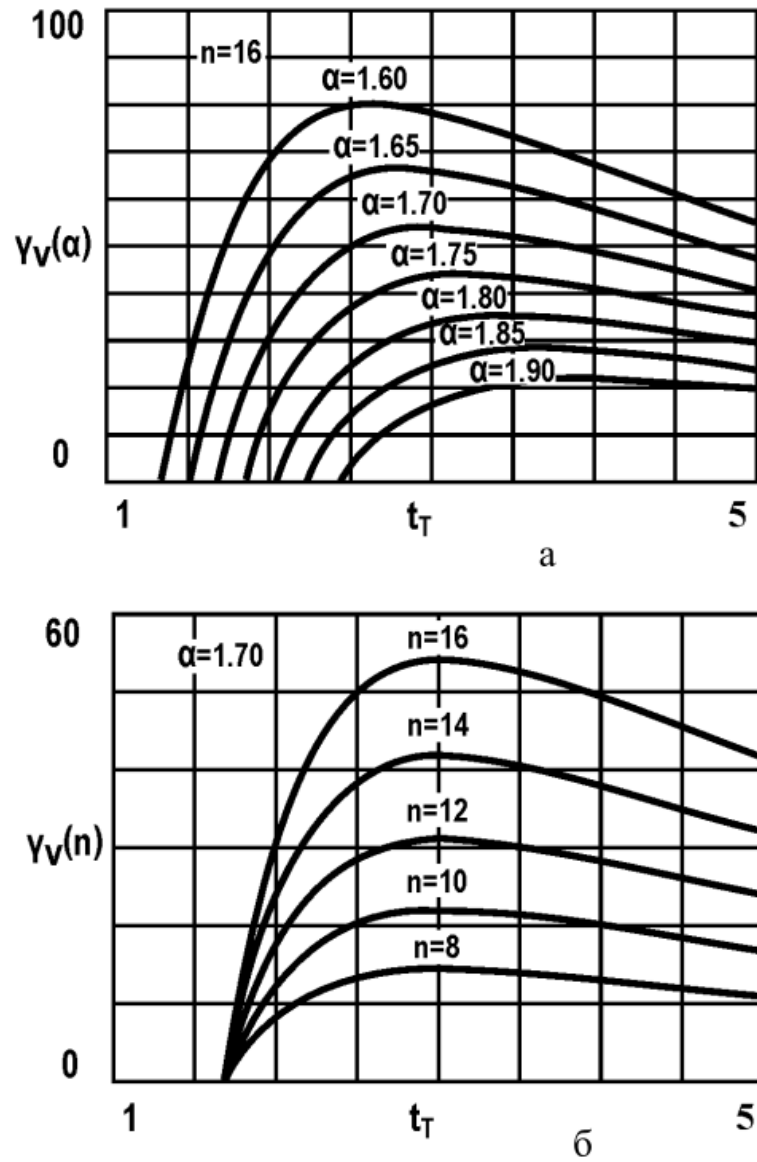


Рисунок Д.3 – Функції залежності ефективності використання СЧВН для самокомпенсованого врівноваження:

а) $\gamma_V = f(t_T, \alpha)$; б) $\gamma_V = f(t_T, n)$

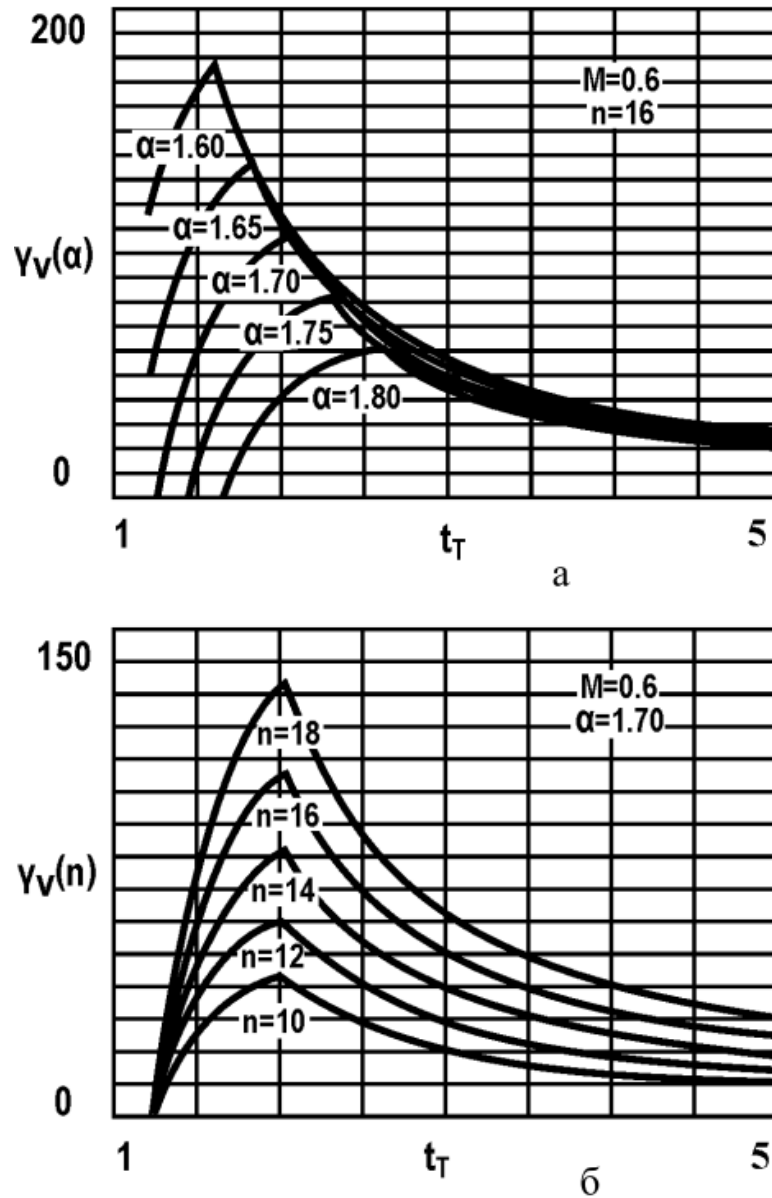


Рисунок Д.4 – Функції залежності ефективності для форсованого врівноваження на основі СЧВН (1,1):

а) $\gamma_V = f(t_T, \alpha)$; б) $\gamma_V = f(t_T, n)$

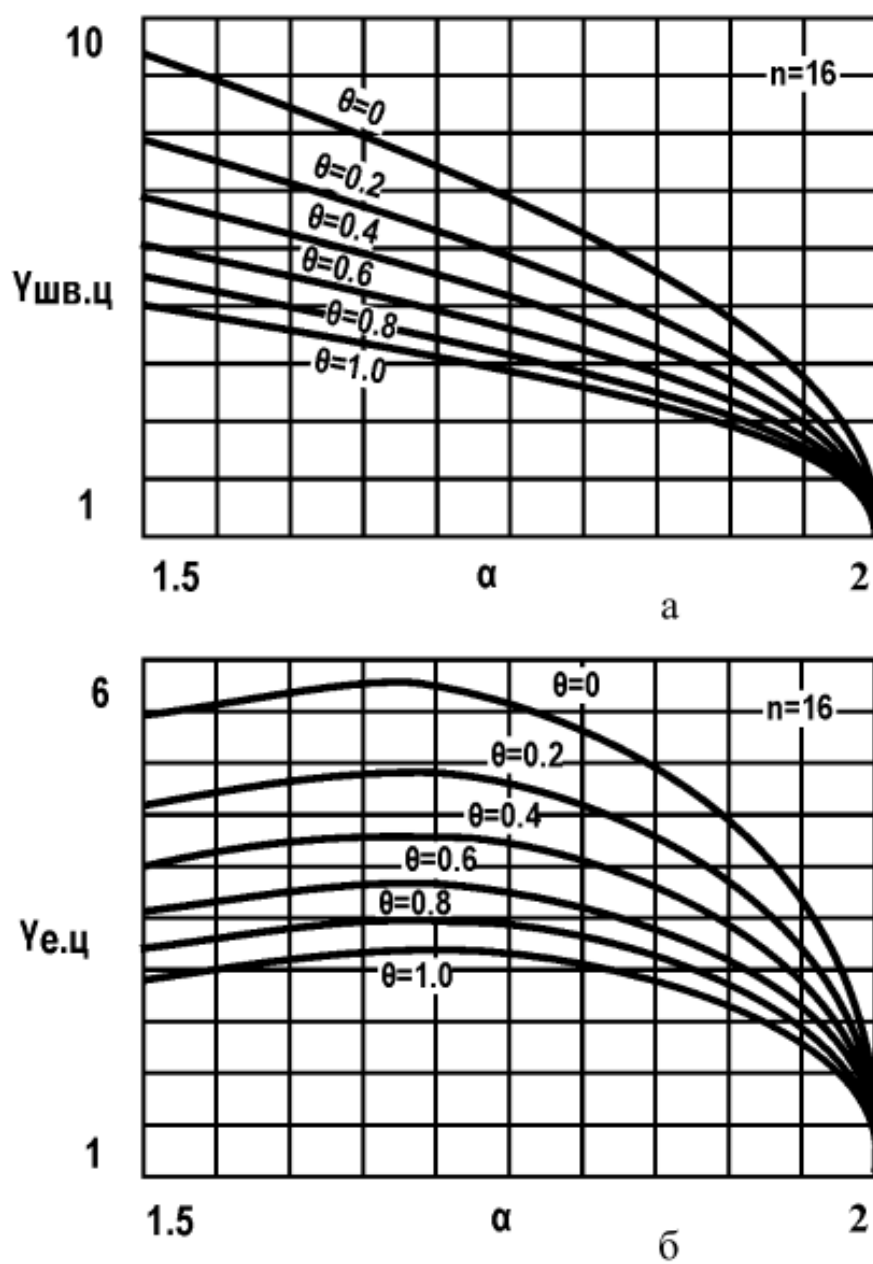


Рисунок Д.5 – Функціональні залежності:

а) $Y_{шв.ц} = f(\alpha, \theta)$; б) $Y_{е.ц} = f(\alpha, \theta)$

ДОДАТОК Е

Структурно — функціональні схеми

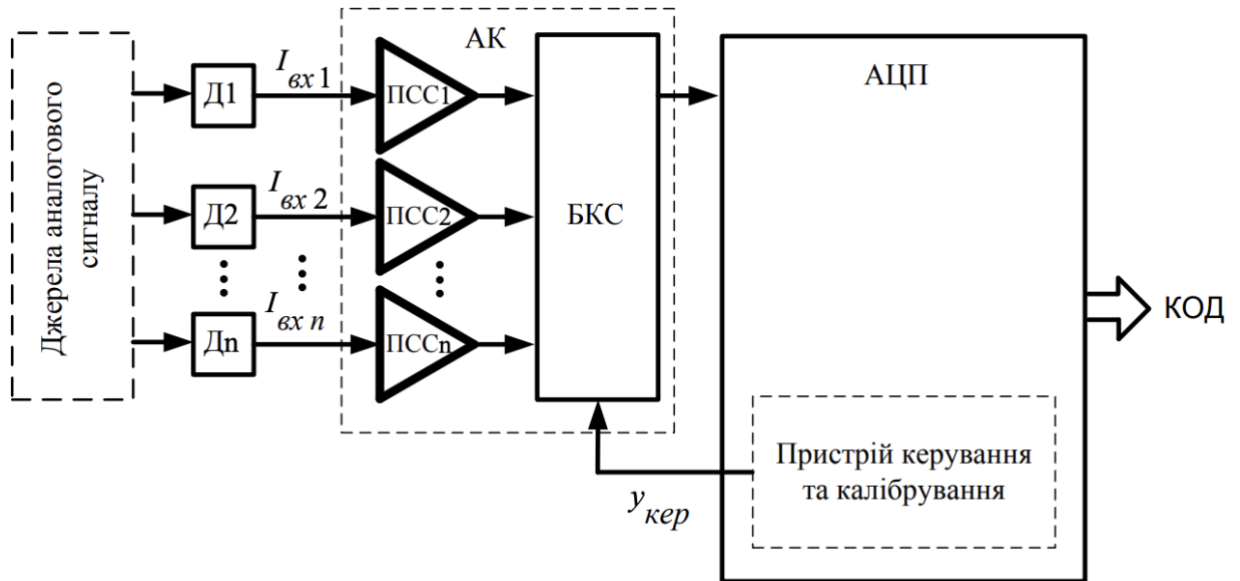


Рисунок Е.2 – Структурно — функціональна схема аналого — цифрової системи

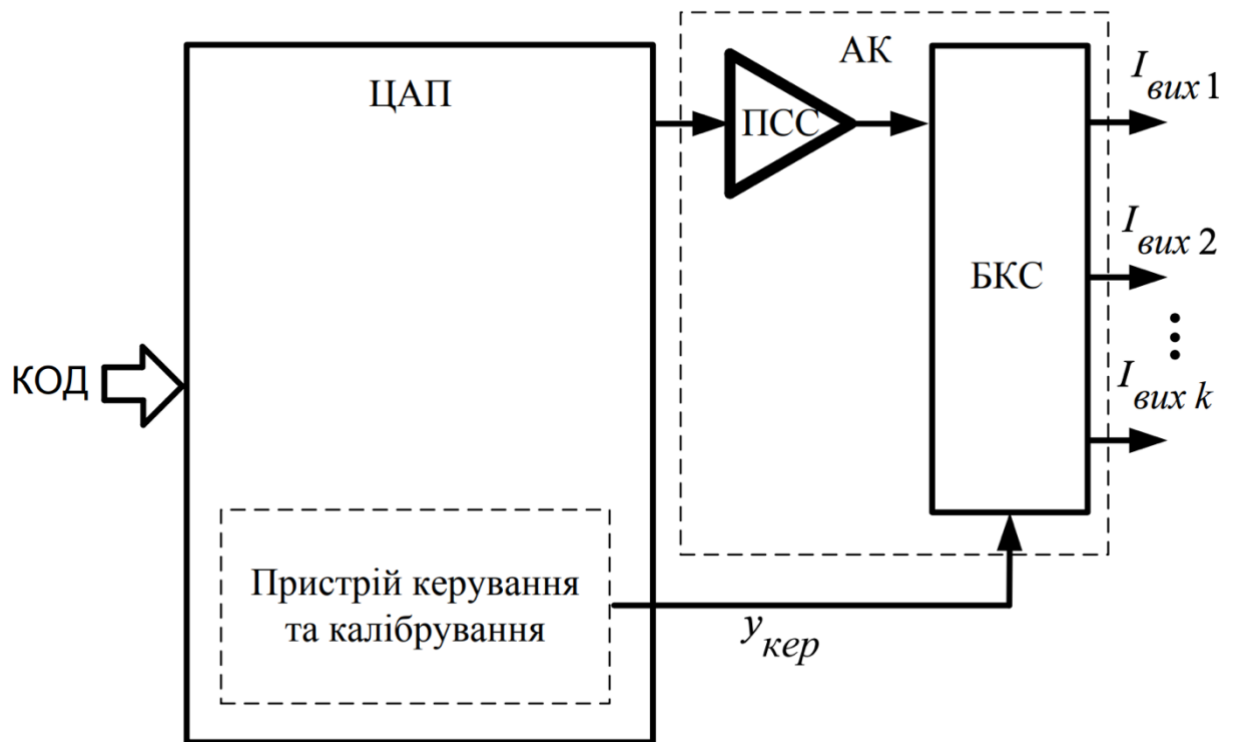


Рисунок Е.2 – Структурно — функціональна схема цифро — аналогової системи

ДОДАТОК Ж

Принципова схема ДППС для реалізації ПСС

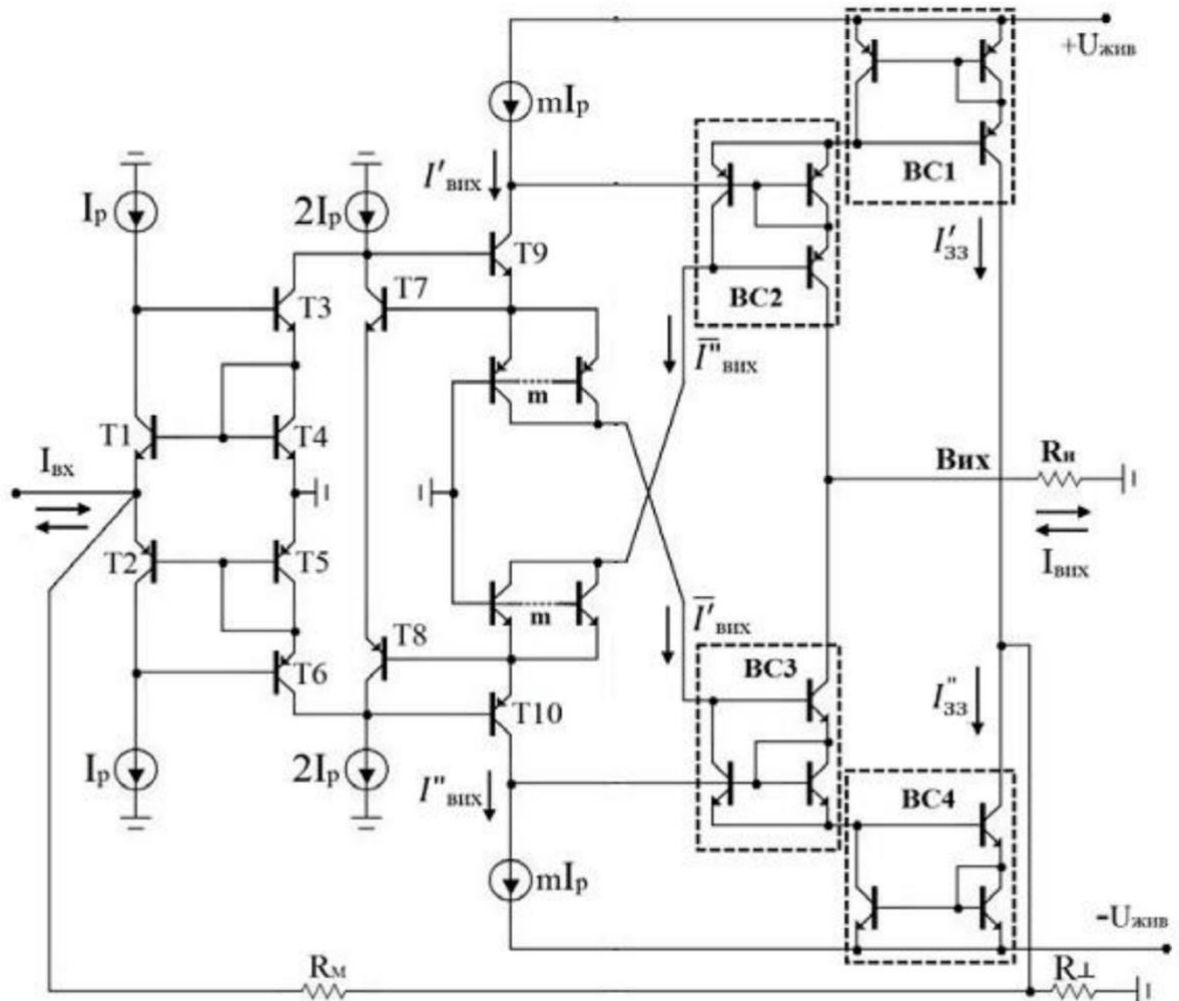


Рисунок Ж.2 – Принципова схема ДППС для реалізації ПСС

ДОДАТОК 3

Протокол

Перевірки кваліфікаційної роботи на наявність текстових
запозичень

Назва роботи: Багатоканальний, високопродуктивний, надлишковий аналого-цифровий перетворювачкомбінованого врівноваження на базі перетворювачів струму

Тип роботи: магістерська кваліфікаційна робота
(БДР, МКР)

Підрозділ кафедра обчислювальної техніки
(кафедра, факультет)

Показники звіту подібності Unichesk

Оригінальність 80% Схожість 20%

Аналіз звіту подібності (відмітити потрібне):

Запозичення, виявлені у роботі, оформлені коректно і не містять ознак плагіату.

Виявлені у роботі запозичення не мають ознак плагіату, але їх надмірна кількість викликає сумніви щодо цінності роботи і відсутності самостійності її виконання автором. Роботу направити на розгляд експертної комісії кафедри.

Виявлені у роботі запозичення є недобросовісними і мають ознаки плагіату та/або в ній містяться навмисні спотворення тексту, що вказують на спроби приховування недобросовісних запозичень.

Особа, відповідальна за перевірку _____ Захарченко С.М.
(підпис) (прізвище, ініціали)

Ознайомлені з повним звітом подібності, який був згенерований системою Unichesk щодо роботи.

Автор роботи _____ Лукашук О.О.
(підпис) (прізвище, ініціали)

Керівник роботи _____ Азаров О.Д.

(підпис)

(прізвище, ініціали)