

Вінницький національний технічний університет

(повне найменування вищого навчального закладу)

Факультет інфокомунікацій, радіоелектроніки та наносистем

(повне найменування інституту, назва факультету (відділення))

Кафедра радіотехніки

(повна назва кафедри (предметної, циклової комісії))

**Пояснювальна записка**  
до магістерської кваліфікаційної роботи

«Магістр»

(освітньо-кваліфікаційний рівень)

на тему: **«Розробка генераторів Мебіуса на FPGA»**

Виконав: студент 2-го курсу, групи РТ-19м  
спеціальності 172 – Телекомунікації та  
радіотехніка

(шифр і назва напрямку підготовки, спеціальності)

Яровий Д. В.

(прізвище та ініціали)

Керівник: к.т.н., доцент каф. РТ

Гаврілов Д.В.

(прізвище та ініціали)

«    » \_\_\_\_\_ 2020 р.

Рецензент: к.т.н., доцент

Васильківський М.В.

(прізвище та ініціали)

«    » \_\_\_\_\_ 2020 р.

Вінницький національний технічний університет  
Факультет Інфокомунікацій , радіоелектроніки та наносистем  
Кафедра Радіотехніки

Освітньо-кваліфікаційний рівень Магістр

Напрямок підготовки \_\_\_\_\_

(шифр і назва)

Спеціальність 172 – Телекомунікації та радіотехніка

(шифр і назва)

**ЗАТВЕРДЖУЮ**

Завідувач кафедри РТ

д.т.н., професор О.В. Осадчук

“ 28 ” 09 2020 року

### **ЗАВДАННЯ НА МАГІСТЕРСЬКУ КВАЛІФІКАЦІЙНУ РОБОТУ СТУДЕНТУ**

Яровому Дмитру Володимировичу

(прізвище, ім'я, по батькові)

1. Тема роботи «Розробка генераторів Мебіуса на FPGA»

керівник роботи Гаврілов Дмитро Володимирович, к.т.н., доцент

( прізвище, ім'я, по батькові, науковий ступінь, вчене звання)

затверджені наказом вищого навчального закладу від “25” 09 2019 року

№ 214

2. Строк подання студентом роботи 10 грудня 2020 року.

3. Вихідні дані до роботи: діапазон робочих частот, 1 – 200 МГц, зведена похибка вимірювання, не більше 1 %, споживана потужність, не більше 50 мА, живлення пристрою має відбуватися від джерела живлення 5 В, вид обміну інформацією – паралельний, інформаційна ємність даних – 16МВ

4. Зміст розрахунково-пояснювальної записки (перелік питань, які потрібно розробити): 1. Анотація. 2. Вступ. 3. Обґрунтування доцільності розробки генераторів функцій Мебіуса на FPGA. 4. Вибір елементної бази 5. Розробка пристрою 6. Розробка макетної плати для генераторів Мебіуса на FPGA. 7. Апаратна реалізація пристрою та моделювання. 8. Аналіз комерційного потенціалу розробки. 9. Охорона праці. 9. Висновки. 10. Перелік посилань. 11. Додатки.

5. Перелік графічного матеріалу (з точним зазначенням обов'язкових креслень): 1. Блок-схема генератора функцій Мебіуса на FPGA. 2. Блок-схема генератора хвильових функцій Мебіуса на FPGA 3. Схема електрично принципова генератора функцій Мебіуса та хвильових функцій Мебіуса в САПР Quartus II. 4. Функціональна схема макетної для генераторів Мебіуса на FPGA. 5. Електрична схема реалізації підключення USB до мікропроцесора Cyclone 5. 6. Електрична схема живлення макетної плати. 7. Електрична схема двох 40 контактних роз'єму та LEDs індикації. 8. Електрична схема реалізації підключення Ethernet RJ45. 9. Друкована плата пристрою. 10. 3D модель друкованої плати пристрою.

## 6. Консультанти розділів роботи

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата	
		завдання видав	завдання прийняв
Основна частина	к.т.н., доцент Гаврілов Д. В.		
Охорона праці та безпека в надзвичайних ситуаціях	к.т.н., доцент Березюк О. В.		
Економічна частина	к.е.н., ст. викладач Кавецький В. В.		

7. Дата видачі завдання 29 вересня 2020 року

## КАЛЕНДАРНИЙ ПЛАН

№ з/п	Назва етапів магістерської кваліфікаційної роботи	Строк виконання етапів роботи	При-мітка
1.	Огляд літературних джерел. Вибір та узгодження теми МКР	03.09.2020-14.09.2020	
2.	Аналіз літературних джерел. Попередня розробка основних розділів	15.09.2020-21.09.2020	
3.	Розробка технічного завдання	21.09.2020-25.09.2020	
4.	Аналіз вирішення поставленої задачі. Розробка структурної схеми	26.09.2020-09.10.2020	
5.	Електричні розрахунки. Експериментальні дослідження	10.10.2020-25.10.2020	
6.	Розділи моделювання	26.10.2020-04.11.2020	
7.	Розробка графічної частини МКР	05.10.2020-15.11.2020	
8.	Аналіз економічної ефективності розробки	16.11.2020-19.11.2020	
9.	Охорона праці (ОП)	19.11.2020-22.11.2020	
10	Оформлення пояснювальної записки та графічної частини	23.11.2020-29.11.2020	
11.	Нормоконтроль	30.11.2020-01.12.2020	
12.	Попередній захист МКР, доопрацювання, рецензування МКР	02.12.2020-04.12.2020	
13.	Захист МКР ЕК	11.12.2020-14.12.2020	

Студент

\_\_\_\_\_ ( підпис )

Яровий Д. В.

Керівник роботи

\_\_\_\_\_ ( підпис )

Гаврілов Д.В.

## РЕФЕРАТ

УДК 621.396

Яровий Д. В. Розробка генераторів Мебіуса на FРНА / Магістерська кваліфікаційна робота / Вінниця: ВНТУ, 2020, – 120 с. Укр. мовою.

Бібліограф. найменувань 31, ілюстрацій 45, таблиць 31.

Метою **магістерської кваліфікаційної роботи** є дослідження існуючих методів реалізації функцій Мебіуса, та враховуючи їх недоліки розроблено схеми генераторів Мебіуса на FРGA, на основі отриманої схеми побудовано генератор функцій Мебіуса, а також генератор хвильових функцій Мебіуса, що дозволяє розширити функціональні можливості генератора та галузь застосування даних генераторів при обробці сигналів різної складності, та вирішення ряду важливих обернених задач у прикладній фізиці та задач обробки сигналів. Застосувавши методи перетворення Мебіуса до оцінок обернених перетворень ряду Фур'є деяких часто використовуваних форм хвиль, таких як квадратна хвиля, трикутна хвиля, і вивів розширену формулу синуса, косинуса та загальні періодичні функції на різних часто використовуваних формах сигналів.

В **магістерській кваліфікаційній роботі** наводиться необхідний матеріал для підтвердження актуальності розробки, наводиться принцип дії із висвітленням наукової новизни, обраховані основні електричні, конструктивні та технологічні характеристики виробу. і сумісності та захисту.

При проектуванні виробу в розділі аналізу комерційного потенціалу розробки були проведені розрахунки витрат на науково-дослідну та дослідно-конструкторську роботу. Також був визначений строк окупності витрат для виробника, який складає 1,38 року і є меншим за нормативний.

В розділі охорона праці та безпека в надзвичайних ситуаціях було розглянуто такі питання охорони праці і безпеки в надзвичайних ситуаціях, як технічні рішення з гігієни праці і виробничої санітарії, визначення допустимої довжини провідника (антени), при якій напруженість магнітного поля на робочому місці знаходиться в межах норми, технічні рішення з промислової та пожежної безпеки при проведенні розробки генераторів Мебіуса на FРGA, безпека у надзвичайних ситуаціях

Ключові слова: генератори Мебіуса, функції Мебіуса, методи обробки сигналів, САПР Altera Quartus II.

## ABSTRACT

Yaroyvi D. V. Development of Moebius generators at FPHA / Master's qualification work / Vinnytsia: VNTU, 2020, - 120 p. Ukr. language.

Bibliographer. names 31, illustrations 45, tables 31.

The purpose of the master's qualification work is to study the existing methods of implementing Moebius functions, and taking into account their shortcomings, developed diagrams of Moebius generators on FPGA. in signal processing of various complexity, and solving a number of important inverse problems in applied physics and signal processing problems. Applying Moebius transform methods to estimates of inverse Fourier series transformations of some commonly used waveforms, such as square wave, triangular wave, and derived the extended sine, cosine, and general periodic functions formula on various frequently used waveforms.

The master's qualification work provides the necessary material to confirm the relevance of the development, provides the principle of operation with coverage of scientific novelty, calculated the main electrical, structural and technological characteristics of the product. its compatibility and protection.

When designing the product in the section of the analysis of the commercial potential of development, calculations of costs for research and development work were performed. It also determined the payback period for the manufacturer, which is 1.38 years and is less than the norm.

The section on labor protection and safety in emergencies addressed such issues of labor protection and safety in emergencies as technical solutions for occupational health and industrial sanitation, determining the allowable length of the conductor (antenna), at which the magnetic field strength in the workplace is within standards, technical solutions for industrial and fire safety during the development of Moebius generators on FPGA, safety in emergency situations

Keywords: Moebius generators, Moebius functions, signal processing methods, CAD Altera Quartus II

## ЗМІСТ

<b>ВСТУП</b> .....	7
<b>1 ОБҐРУНТУВАННЯ ДОЦІЛЬНОСТІ РОЗРОБКИ ГЕНЕРАТОРІВ ФУНКЦІЙ МЕБІУСА НА FPGA</b> .....	10
1.1 Генерування псевдовипадкових двійкових послідовностей за допомогою функції Мебіуса .....	10
1.2 Цифрова система зв'язку Chen-Mobius з кількома носіями та її моделювання.....	14
1.3 Висновки до розділу .....	18
<b>2 ВИБІР ЕЛЕМЕНТНОЇ БАЗИ</b> .....	19
2.1 Огляд існуючих ПЛІС.....	19
2.2 Опис САПР Altera Quartus II.....	23
2.3 Висновки до розділу .....	33
<b>3 РОЗРОБКА ПРИСТРОЮ</b> .....	34
3.1 Розробка генератора функції Мебіуса на FPGA .....	34
3.2 Розробка генератора хвильвих функції Мебіуса на FPGA .....	38
3.3 Висновки до розділу .....	41
<b>4 РОЗРОБКА МАКЕТНОЇ ПЛАТИ ДЛЯ ГЕНЕРАТОРІВ МЕБІУСА НА FPGA</b> .....	42
4.1 Розробка функціональної схеми макетної плати .....	42
4.2 Опис основних блоків макетної плати.....	43
4.3 Створення електричної схеми макетної плати в Altium Designer 20.....	48
4.4 Висновки до розділу .....	52
<b>5 АПАРАТНА РЕАЛІЗАЦІЯ ПРИСТРОЮ ТА МОДЕЛЮВАННЯ</b> .....	53
5.1 Створення проекту в САПР Altera Quartus II.....	53
5.2 Моделювання пристрою в САПР Altera Quartus II.....	57
5.3 Висновки до розділу .....	62
<b>6 АНАЛІЗ КОМЕРЦІЙНОГО ПОТЕНЦІАЛУ РОЗРОБКИ</b> .....	63
6.1 Оцінювання комерційного потенціалу розробки .....	63
6.2 Прогнозування витрат на виконання науково-дослідної роботи.....	75
6.3 Висновки до економічного розділу.....	92
<b>7 ОХОРОНА ПРАЦІ</b> .....	93

7.1 Аналіз небезпечних та шкідливих виробничих чинників у виробничому приміщенні.....	93
7.2 Карта умов праці .....	95
7.3 Розрахунок методом ліній, що світяться при загальному рівномірному штучному освітлені приміщення.....	102
7.4 Пожежна безпека.....	106
7.5 Висновки до розділу охорони праці.....	106

<b>ВИСНОВКИ .....</b>	<b>107</b>
-----------------------	------------

<b>ПЕРЕЛІК ПОСИЛАНЬ.....</b>	<b>109</b>
------------------------------	------------

<b>ДОДАТКИ.....</b>	<b>112</b>
---------------------	------------

Додаток А (обов'язковий) – Технічне завдання.

Додаток Б (обов'язковий) – Блок схема генератора функцій Мебіуса на FPGA.

Додаток В (обов'язковий) – Блок схема генератора хвильових функцій Мебіуса на FPGA.

Додаток Д (довідниковий) – Схема електрично принципова генератора функцій Мебіуса та хвильових функцій Мебіуса в САПР Quartus II.

Додаток Е (обов'язковий) – Функціональна схема макетної для генераторів Мебіуса на FPGA.

Додаток Ж (обов'язковий) – Електрична схема реалізації підключення USB до мікропроцесора Cyclone 5.

Додаток К (обов'язковий) – Електрична схема живлення макетної плати.

Додаток Л (обов'язковий) - Електрична схема двох 40 контактних роз'єму та LEDs індикації.

Додаток М (обов'язковий) - Електрична схема реалізації підключення Ethernet RJ45.

Додаток Н (обов'язковий) - Електрична схема підключення мікропроцесора Cyclone 5.

Додаток П (обов'язковий) - Друкована плата пристрою.

Додаток С (обов'язковий) - 3D модель друкованої плати пристрою.

## ВСТУП

**Актуальність теми.** В останні роки випадкові двійкові послідовності були успішно впроваджені в багатьох системах зв'язку та додатках безпеки. Сюди входять комунікації з розширеним спектром, система мобільного зв'язку та радіолокаційна техніка та криптосистеми, такі як потокові шифри. У кожному додатку очікується хороша властивість псевдовипадковості послідовності. Різні властивості послідовності вивчалися багатьма дослідниками. Серед них період автокореляції, перехресної кореляції та лінійної складності є дуже важливими, як очікується, для характеристики застосувань послідовності у зв'язку або безпеці. Тривалий період, висока автокореляція та висока лінійна складність є важливими для криптосистеми, де перехресна кореляція бажана низькою. Є багато досліджень, що стосуються цього питання та запропонованого методу генерації випадкових послідовностей, таких як Послідовності максимальної довжини, Послідовності Лежандра та Послідовності Сідельникова. Ці послідовності варіювались залежно від підходів та застосувань.

Застосування формули інверсії Мебіуса у формі нескінченних рядів допомогло з вирішення ряду важливих обернених задач у прикладній фізиці та задач обробки сигналів. Застосувавши методи перетворення Мебіуса до оцінок обернених перетворень ряду Фур'є деяких часто використовуваних форм хвиль, таких як квадратна хвиля, трикутна хвиля, і вивів розширену формулу синуса, косинуса та загальні періодичні функції на різних часто використовуваних формах сигналів, які були ортогональними відповідним часто використовуваним формам сигналів відповідно в інтервалі періоду і мали простішу форму і могли бути використані для оцінки розширених коефіцієнтів та в модуляції-демодуляції інформації. Автор застосував перетворення в першу чергу в комунікаційній системі та обробці зображень та побудував новоназвану систему комунікаційної системи Чен-Мебіус.



**Метою роботи** є створення та дослідження генераторів Мебіуса на FPGA.

**Об'єктом дослідження** є розробка теоретичних засад, методів та засобів для застосування функцій Мебіуса в різноманітних задачах та розробках пристроїв передачі інформації.

**Предметом дослідження** – генератори Мебіуса на основі сучасних спеціалізованих мікросхем та високошвидкісних напівпровідникових структур.

В магістерській кваліфікаційній роботі для досягнення поставленої мети розв'язуються такі завдання:

1. Проведення аналізу сучасного стану розробки пристроїв передачі інформації на основі функцій Мебіуса та виявлено базові переваги та недоліки приладів, що вже існують.

2. Попередній розрахунок структурної схеми генераторів Мебіуса на FPGA, та створення макетної плати для реалізації .

3. Проведення експериментальних досліджень генераторів Мебіуса. Оцінювання роботи пристрою на високих частотах за допомогою системи автоматизованого проектування показало, що задані параметри відповідають умовам технічного завдання та принципу роботи пристрою в цілому.

4. Розробка блоків генераторів Мебіуса на новій елементній базі, дозволить розширити та діапазон роботи пристрою, при покращенні масо-габаритних властивостей.

**Методи дослідження ґрунтуються на використанні:**

а) основних положень теорії функції комплексної змінної (створення математичних моделей);

б) диференціального та інтегрального числення (створення математичних моделей);

в) методів розрахунку лінійних електричних кіл з використанням матриць (електричні розрахунки);

## **Наукова новизна одержаних результатів**

Наукова новизна роботи полягає в отриманні таких результатів:

1. Запропоновано новий підхід при побудові генераторів функцій Мебіуса з застосуванням спеціалізованих мікросхем.
2. За рахунок використання сучасної елементної бази вдалося вдосконалити швидкодію генераторів функцій Мебіуса при обробці інформації.
3. У порівнянні з іншими методами реалізації функції Мебіуса, які побудовані на аналоговій елементній базі, пристрій побудований з застосуванням швидкодіючих цифрових пристроїв, що дає змогу добитися високої точності вимірювання та більшої стабільності процесі роботи.
4. Удосконалено математичні моделі елементів схеми, що застосовуються при моделювання у САПР, які, на відміну від існуючих, враховують зміни температури та стабільності напруги живлення.

**Практичне значення отриманих результатів** полягає у тому, що розробка генераторів Мебіуса на FPGA дозволить розширити галузь застосування функцій Мебіуса та вирішення ряду важливих обернених задач у прикладній фізиці та задач обробки сигналів. Застосування сучасної елементної бази, що включає мікросхеми середнього і великого ступеня інтеграції, а особливо мікроконтролерів дозволяє генераторам Мебіуса за вартістю, габаритними розмірами і масою набагато перевищити існуючі рішення.

**Особистий внесок.** Усі розрахунки, вимірювання, моделювання та конструювання були проведені самостійно. При розробці програмного інтерфейсу було використано нові підходи для реалізації продукту. Також застосовувались нові ідеї та рішення для покращення параметрів генераторів функцій Мебіуса на FPGA.

# 1 ОБҐРУНТУВАННЯ ДОЦІЛЬНОСТІ РОЗРОБКИ ГЕНЕРАТОРІВ ФУНКЦІЙ МЕБІУСА НА FPGA

## 1.1 Генерування псевдовипадкових двійкових послідовностей за допомогою функції Мебіуса

В останні роки випадкові двійкові послідовності були успішно впроваджені в багатьох системах зв'язку та додатках безпеки. Сюди входять комунікації з розширеним спектром, система мобільного зв'язку та радіолокаційна техніка та криптосистеми, такі як потокові шифри [1] - [2]. У кожному додатку очікується хороша властивість псевдовипадковості послідовності. Різні властивості послідовності вивчалися багатьма дослідниками. Серед них період автокореляції, перехресної кореляції та лінійної складності є дуже важливими, як очікується, для характеристики застосувань послідовності у зв'язку або безпеці. Тривалий період, висока автокореляція та висока лінійна складність є важливими для криптосистеми, де перехресна кореляція бажана низькою. Є багато досліджень, що стосуються цього питання та запропонованого методу генерації випадкових послідовностей, таких як Послідовності максимальної довжини, Послідовності Лежандра та Послідовності Сідельникова. Ці послідовності варіювались залежно від підходів та застосувань [3].

У цій роботі пропонується новий підхід для генерації випадкової двійкової послідовності з примітивним поліномом, функцією трасування та модифікованою функцією Мебіуса над кінцевим полем. Нехай,  $p$  - просте в полі розширення  $F_{pm}$ , а  $m$  - ступінь примітивного багаточлена  $f(x)$ .  $f(x)$  є примітивним, що означає, що послідовність максимальної довжини над  $F_{pm}$  може бути сформована з полінома. Нехай  $\omega$  - його нуль, який стає примітивним елементом у  $F * pm$ , тобто  $F * pm = F_{pm} - \{0\}$ , тоді послідовність  $S = \{s_i\}$ ,  $s_i =$

$\text{Tr } \omega_i, i = 0, 1, 2, 3, \dots, (pm - 2)$  стає послідовністю максимальної довжини періоду,  $L = pm - 1$ , де  $\text{Tr}(\cdot)$  - функція трасування над  $\mathbb{F}_p$  [4].

На основі цих доказів у цій роботі використовується модифікована функція "mobius" для бінаризації багатозначної послідовності у двійкову послідовність. У цій роботі нехай випадкова двійкова послідовність означає два значення  $\{-1, 1\}$ , що відповідають модифікованій функції "Mobius",  $p$  позначає непарне просте число, а  $\mathbb{F}_{p^m}$  позначає скінченне поле над  $p$ , де  $m \geq 2$  - ціле додатне число, що представляє ступінь розширення.  $\mathbb{F} * pm$  - мультиплікативна група  $\mathbb{F}_{p^m}$ , тобто  $\mathbb{F} * pm = \mathbb{F}_{p^m} - \{0\}$ . У цій роботі представлені всі термінології та теореми на основі непарного характерного простого поля  $\mathbb{F}_{p^m}$ . Однак будь-яке довільне поле може бути пристосованим як базове поле.

Функція Мебіуса [4], позначена як  $\mu(\cdot)$ , може перекласти будь-яке натуральне число в будь-яке зі значень,  $\{-1, 0, +1\}$ . Для будь-якого  $n \in \mathbb{N}$ , де  $\mathbb{N}$  - натуральне число, функція Мебіуса "  $\mu(\cdot)$  визначається як

$$\mu(n) = \begin{cases} 0 \\ (-1)^k \\ 1 \end{cases}, \quad (1.1)$$

- 0, якщо  $n = 1$ ,
- $(-1)^k$ , якщо  $n$  - добуток  $k$  різних простих чисел,
- 1, якщо  $n$  ділиться на квадрат простого числа

У цій роботі пропонується дві модифікації функції Мебіуса для перекладу будь-якого додатного числа в  $\{-1, 1\}$  для бінаризації. Функція Мебіуса приймає лише натуральне число,  $n \in \mathbb{N}: n > 0$  і не має визначення для  $n = 0$ . Оскільки 0 є елементом у простому полі  $\mathbb{F}_p$ , цей документ визначає елемент послідовності  $s_i \in \{-1, 1\}$  для 0 в перша модифікація.

У другій модифікації тернар  $\{-1, 0, 1\}$  перекладається на  $\{-1, 1\}$  для бінаризації. Потім модифікована функція "Mobius" застосовується для перекладу

елемента простого поля  $x$  з  $\mathbb{F}_r$  до елемента послідовності  $s_i \in \{-1, 1\}$ . Для будь-якого додатного цілого числа  $n = 0$  та

$$n = \prod_{i=1}^r P_i^{k_i} \quad (1.2)$$

Визначення модифікованої функції Мобіуса на просте поле  $\mathbb{F}_r$  наступним чином

$$\mu(n) = \begin{cases} 1, \\ (-1)^r, \\ (-1)^{\max(k_i)} \end{cases}, \quad (1.3)$$

- 1, при  $n = 0$ ,
- $(-1)^r$ , при  $k_1 = k_2 = \dots = k_r = 1$ ,
- $(-1)^{\max(k_i)}$ , в іншому випадку.

Для короткої таблиці значень модифікованої функції Мобіуса  $\mu(n)$  для деяких цілих додатних чисел, тобто  $n \leq 10$ , показано на рис. 1.1.

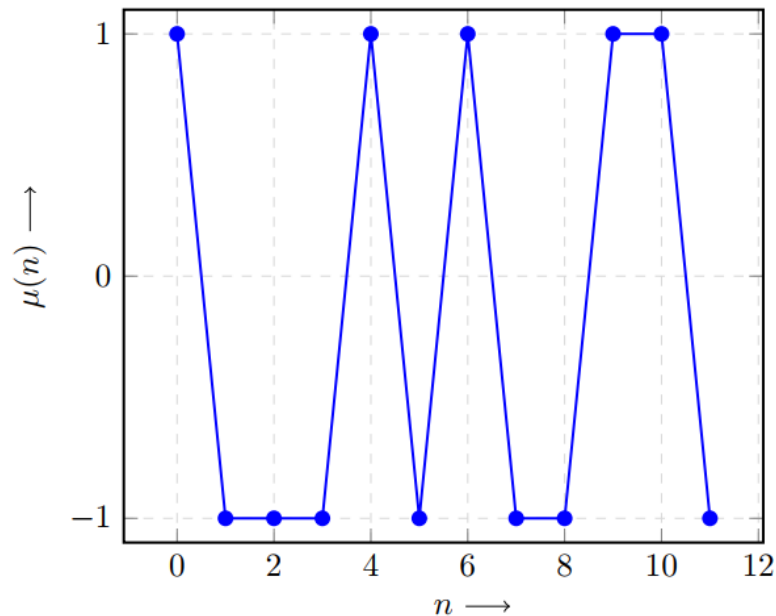


Рисунок 1.1 - Модифіковані значення функції Мобіуса

Нехай  $\omega$  - примітивний елемент у полі розширення  $\mathbb{F}_{p^m}$ . Запропонована псевдовипадкова послідовність  $S = \{s_i\}$  представлена у вигляді

$$S = \{s_i\}, s_i = \mu(\text{Tr}(\omega^i)) \text{ for } i = 0, 1, 2, 3, \dots, (p^m - 2), \quad (1.4)$$

де  $\text{Tr}(\cdot)$  представляє функцію сліду, а  $\mu(\cdot)$  виконує модифіковану функцію Мобіуса. Період згенерованої послідовності та кількість піків у автокореляції наведені нижче

1. Period,  $L = pm - 1$
2. Number of peaks in autocorrelation =  $p - 1$
3. Linear complexity,  $LC = pm - 1$

Зазначається, що період сформованої послідовності, кількість піків автокореляції та лінійна складність наведені з експериментальних результатів. Теоретичне доведення не вивчається в цій роботі, яка буде в нашій наступній роботі.

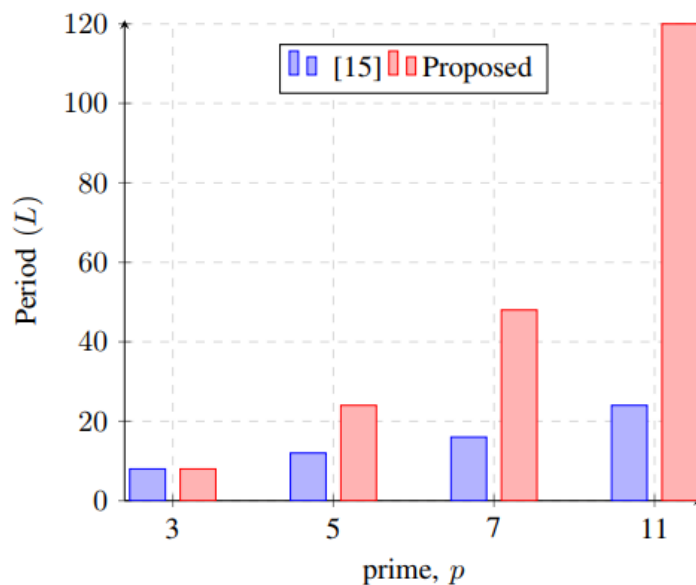


Рисунок 1.2 - Порівняння періоду запропонованої двійкової послідовності

Запропонована випадкова двійкова послідовність  $S = \{s_i\}$  має період  $L = pm - 1$  над кінцевим полем  $\mathbb{F}_{p^m}$ . Це максимальний період, якого можна досягти за  $\mathbb{F}_{p^m}$ , і дорівнює довжині послідовності максимального значення.

Оригінальна послідовність Лежандра має період довжиною  $L = p$ , який продовжений у [3], [4]. Двійкова послідовність, сформована в [4], має період довжини,  $L = 2(p + 1)$  для  $m = 2$  ступеня многочлена<sup>1</sup>. Результат порівняння запропонованої двійкової послідовності з показано на рис. 1.2. Результати показують, що запропонована послідовність має більший період, ніж у [4], для різної бітової довжини непарного поля характеристики.

## 1.2 Цифрова система зв'язку Chen-Mobius з кількома носіями та її моделювання

Ядром системи зв'язку є форма сигналу. При передачі цифрового сигналу в базовій смузі ми могли б використовувати результати оцінки восьми сигналів у попередній роботі [6] для кодування цифрового сигналу та передачі їх через канал.

Беручи до уваги, що частотний спектр цифрового сигналу  $S_d(nt)$ , який є однією з шести форм хвилі, настільки широкий, що його передача в базовому каналі буде дуже складною, ми використовуємо  $S_d(nt)$  для кодування сигналу, які мають лише деякі дискретні частоти і є ортогональними  $S_d(nt)$ , і передають його по каналу, тоді на приймальному кінці ми використовуємо  $S_d(nt)$  для когерентної демодуляції отриманої інформації з метою покращення точності зв'язку та істотно зменшить бітрейт помилок.

Дана схема була показана нижче (рис. 1.3). При  $A_n$  ( $n = 1, 2, \dots, N$ ; однакові як для  $A_n$ , так і для  $B_n$  нижче і не перераховані знову) на схемі, функція  $f_n(t)S_{dn}(t) = F_n(t)$  повинна бути реалізована системою, то після звичайної частини випуску,  $\sum_1^N F_n t + n(t)$  підставивши  $B_n$ , при  $F_n$ , функція нижче повинна бути реалізована:

$$\int_0^T \left[ \sum_{n=1}^N F_n(t) + k(t) \right] S_d(nt) dt = \int_0^T \left[ \sum_{n=1}^N f_n(t) \tilde{S}_{dm}(t) + k(t) \right] S_d(nt) dt = f_n'(t) \quad (\text{at } B_n)$$

$$= f_n(t) + \varepsilon_n(t) \quad (1.4)$$

Потім демодульована інформація  $f_n(t)$  була відправлена на вихід;  $\varepsilon_n(t)$  являє собою помилку, спричинену шумом.

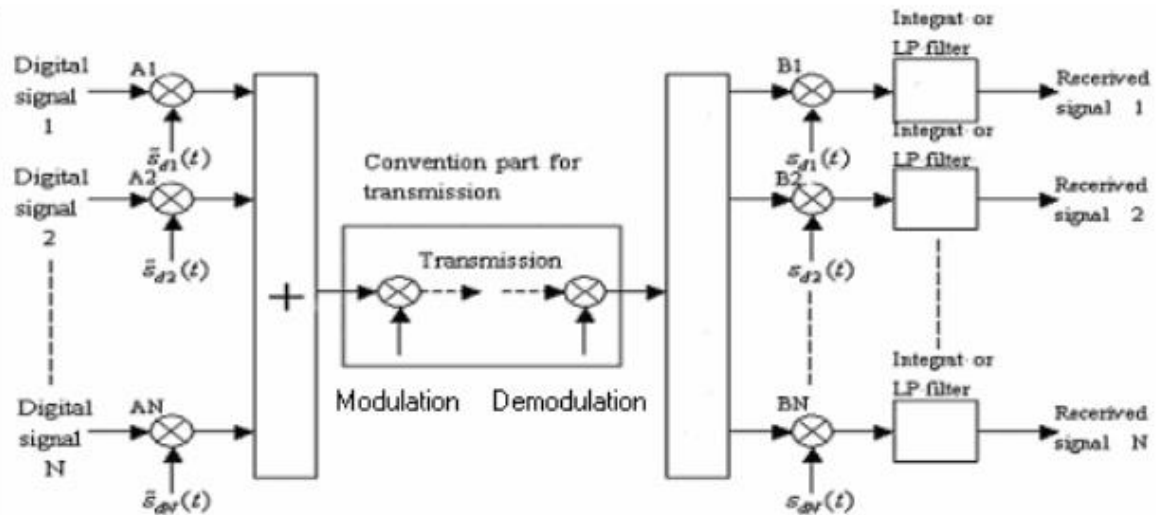


Рисунок 1.3 -Багатоканальні цифрові системи зв'язку застосовували зворотне перетворення Чен-Мєбіуса

Схема також використовується для цифрової системи передачі модуляції-демодуляції. У  $A_n$  і  $B_n$  функції, які повинна реалізувати система, точно такі ж, як і в системі зв'язку базової смуги. Добре відомо, що основна різниця між цими двома системами полягає в звичайній передавальній частині. Тобто один не має модуляційно-демодуляційної частини, але інший не має.

Для системи зв'язку з кількома несучими, як в цифровій базовій смугі, так і в системі передачі модуляції-демодуляції, номер каналу  $N$  у нашій системі, який можна безпосередньо складати і передавати по лінії, в основному залежить від  $S / N$  (відношення сигналу до шуму), але, безумовно, набагато вище, ніж звичайна система, і тому може значно зменшити вартість системи та початкові інвестиції.



Коли номер каналу перевищує  $N$ , що може бути безпосередньо складений і переданий по лінії, канали потрібно було розділити на групи, кожна з яких менше або дорівнює  $N$ , і тоді потрібен був роздільник на приймальному кінці.

Для порівняння характеристик системи цих двох видів ми використовуємо одноканальне моделювання як приклад. Одноканальна схема імітації була показана на рис. 4. Для системи Чен-Мебіуса ми використовуємо п'ять наборів функцій, але для традиційної системи функція модуляції та демодуляції є тією ж синусоїдою чи косинусом. Криві коефіцієнта помилок були побудовані, як описано вище, а результати показані на рис. 1.4.

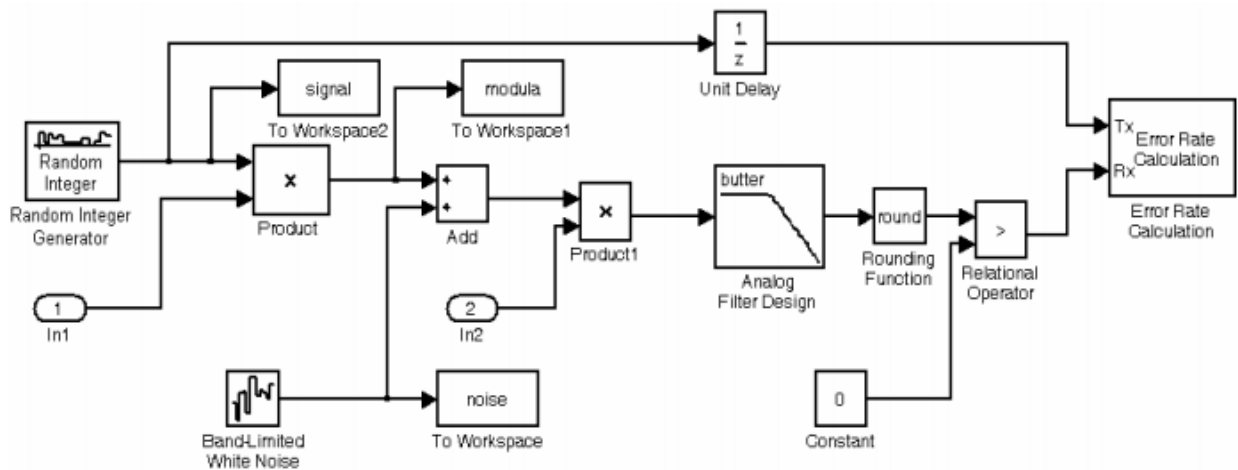


Рисунок 1.4 - Одноканальна схема моделювання

Висновок був дуже чітким, що система зв'язку Чен-Мебіус має набагато більш просунуті характеристики, ніж традиційна система. Спочатку при однаковому співвідношенні  $S / N$  коефіцієнт помилок системи Чен-Мебіус набагато нижчий, ніж традиційна система, і зі збільшенням коефіцієнта  $S/N$  коефіцієнт помилок системи Чен-Мебіус прагне до нуля швидко. Його найдосконаліша система приблизно досягає показників найкращої теоретичної системи. По-друге, при певному рівні помилок, співвідношення  $S/N$ , яку вимагає система Чен-Мебіуса, набагато нижче, ніж традиційна система; це означає, що для одного і того ж фізичного каналу нова система може передавати набагато більше пропускну здатності інформації, ніж традиційна

система, отже, застосована нова система може значно збільшити (в десять разів або більше) вартість та зменшити початкові інвестиції в систему

Для очевидних переваг системи Чен-Мебіуса тут були наведені деякі причини.

1. Для традиційної системи функція модуляції та демодуляції є однаковим набором функцій (тобто синусом або косинусом); синусоїдний косинус і 1 складають повний набір ортогональних функцій, тобто і набір функцій модуляції, і демодуляції є самоортогональними один одному всередині набору. Отже, при синхронній когерентній демодуляції компонент частоти в шумі, однаковому з хвилею демодуляції, повинен бути демодульований і доданий до демодульованих сигналів, таким чином, ефективність системи, безумовно, знижується

2. Для нової системи Chen-Mobius модуляція та функція демодуляції є різним набором функцій. Хоча вони є ортогональними між собою набором функцій, але всередині модуляції, набору функцій демодуляції члени кожного набору не є ортогональними один одному (або називають косо-ортогональними). У процесі синхронної когерентної демодуляції шум не може бути ортогональним хвилі демодуляції; тим часом, оскільки частотний спектр хвилі демодуляції настільки широкий, кожен компонент шуму, однаковий із спектром хвилі демодуляції, повинен бути демодульований і доданий до демодульованих сигналів; але через випадковість шуму середнє значення шуму в цьому широкому спектрі повинно прагнути до нуля, отже, на характеристики нової системи, безумовно, менше впливав шум і набагато краще, ніж традиційна система

3. Іншим фактором є те, що для нової системи хвиля модуляції складається з декількох частотних складових, які мають певне кількісне відношення. У процесі демодуляції сигнальна складова на кожній частотній складовій може мати посилюючу дію, в той же час шумова складова на кожній частотній складовій може відмінити одна одну, і це також може покращити

продуктивність систем; вартість цього курсу полягає в розширенні ширини смуги (у нашому моделюванні найвища частота становить 100 разів частоти дискретизації, але для модуляції частоті потрібно було лише 10 крат частоти дискретизації); це можна розглядати як інший спосіб поширення частоти, а з формули Шеннона це також може збільшити співвідношення  $S / N$ , а отже, і продуктивність системи. Звичайно, це може обмежити використання нової системи в ситуаціях, коли ширина смуги є рідкісними ресурсами. З швидким розвитком оптичного зв'язку впливи цього фактора будуть подолані.

### 1.3 Висновки до розділу

В даному розділі магітерської кваліфікаційної роботи був проведений аналіз сучасних методів реалізації функцій Мебіуса, та для прикладу наведено реалізацію багатоканальної цифрової системи зв'язку при застосованні зворотного перетворення Мебіуса побудована в MATLAB, видно реалізація подібних систем потребує значного ресурсу, в результаті подібні системи здійснюють повільну обробку інформації. Враховуючи всі недоліки сучасних рішень було поставлена мета створення генераторів функцій Мебіуса на ПЛІС, в якому за рахунок введення нових елементів та зв'язків досягається можливість зміни принципу роботи при удосконаленні функції Мебіуса, реалізація декількох генераторів в одній ПЛІС та реалізації систем на кристалі, що приводить до спрощення обробки і відображення отриманих даних. А також, використання такого пристрою дозволяє забезпечити підвищення швидкодії, зменшення енергоспоживання та масо-габаритних властивостей

## 2 ВИБІР ЕЛЕМЕНТНОЇ БАЗИ

### 2.1 Огляд існуючих ПЛІС

ПЛІС – це електронний компонент, що використовується для створення цифрових інтегральних схем. На відміну від звичайних цифрових мікросхем, логіка роботи ПЛІС не визначається при виготовленні, а задається за допомогою програмування. Для програмування використовуються програматори і налагоджувальні середовища, що дозволяють задати бажану структуру цифрового пристрою у вигляді принципової електричної схеми або програми на спеціальних мовах опису апаратури Verilog, VHDL, AHDL та ін. Альтернативою ПЛІС є: програмований логічний контролер, базові матричні кристали, що вимагають заводського виробничого процесу для програмування; Application Specific Integrated Circuit (ASIC) — спеціалізовані замовні ВІС (великі інтегральні схеми), які при багатосерійному та одиничному виробництві істотно дорожче; спеціалізовані комп'ютери, процесори (наприклад, цифровий сигнальний процесор) або мікроконтролери, які через програмний спосіб реалізації алгоритмів повільніші, ніж ПЛІС. Провідні виробники ПЛІС для спрощення проектування ПЛІС пропонують спеціальні програмні процесори, які можна модифікувати під певну задачу. Потім вони можуть бути вбудовані в ПЛІС, що забезпечує зменшення місця на друкованій платі [8].

На сьогоднішній день ПЛІС є однією із найбільш перспективних та використовуваних елементних баз для побудови спеціалізованих цифрових пристроїв різного призначення. Перевагами ПЛІС є такі властивості, як:

- 1) універсальність та високий попит;
- 2) масове виробництво;
- 3) низька вартість;
- 4) висока швидкодія та надійність;

- 5) різноманітність у виборі напруги живлення та параметрів сигналів введення/виведення;
- 6) підтримка зручних та ефективних програмних засобів автоматизованого проектування від провідних компаній;
- 7) швидкий час проектування;
- 8) простота та зручність модифікації проектів на будь-яких етапах розробки.

ПЛІС поділяється на такі основні сімейства

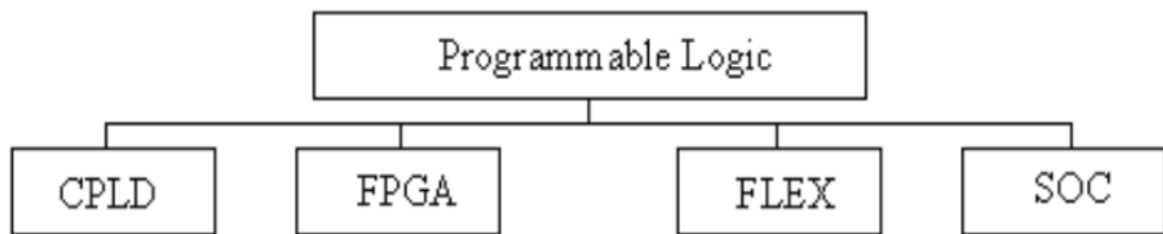


Рисунок 2.1 – Класифікація ПЛІС

В роботі використовується ПЛІС сімейства FPGA. Програмована користувачем вентилярна матриця (FPGA) вперше були представлені майже тридцять років тому. З тих пір дана технологія почала швидке зростання і стала популярним засобом для створення цифрових схем. Прогрес технологій значно розширив логічні можливості FPGA і, у свою чергу, зробив їх життєздатними альтернативами рішення великих і складних реалізацій. Можливість перепрограмування їхньої логіки та ресурсів маршрутизації суттєво впливає на кінцеві розміри розробленого цифрового пристрою, на його швидкодію та потужність споживання.

FPGA складається з матриці програмованих логічних блоків, які з'єднані між собою через програмовані мережі з'єднання.

Програмована логіка та маршрутизація з'єднань при використанні FPGA робить їх гнучкими та ефективними у використанні, але в той же час це робить їх більшими, повільнішими, вони потребують більше потужності споживання, що перевищує стандартну комірку ASIC. Проте провідні компанії займаються удосконаленням FPGA, що дозволяє подальше вдосконалення загальної ефективності FPGA [9].

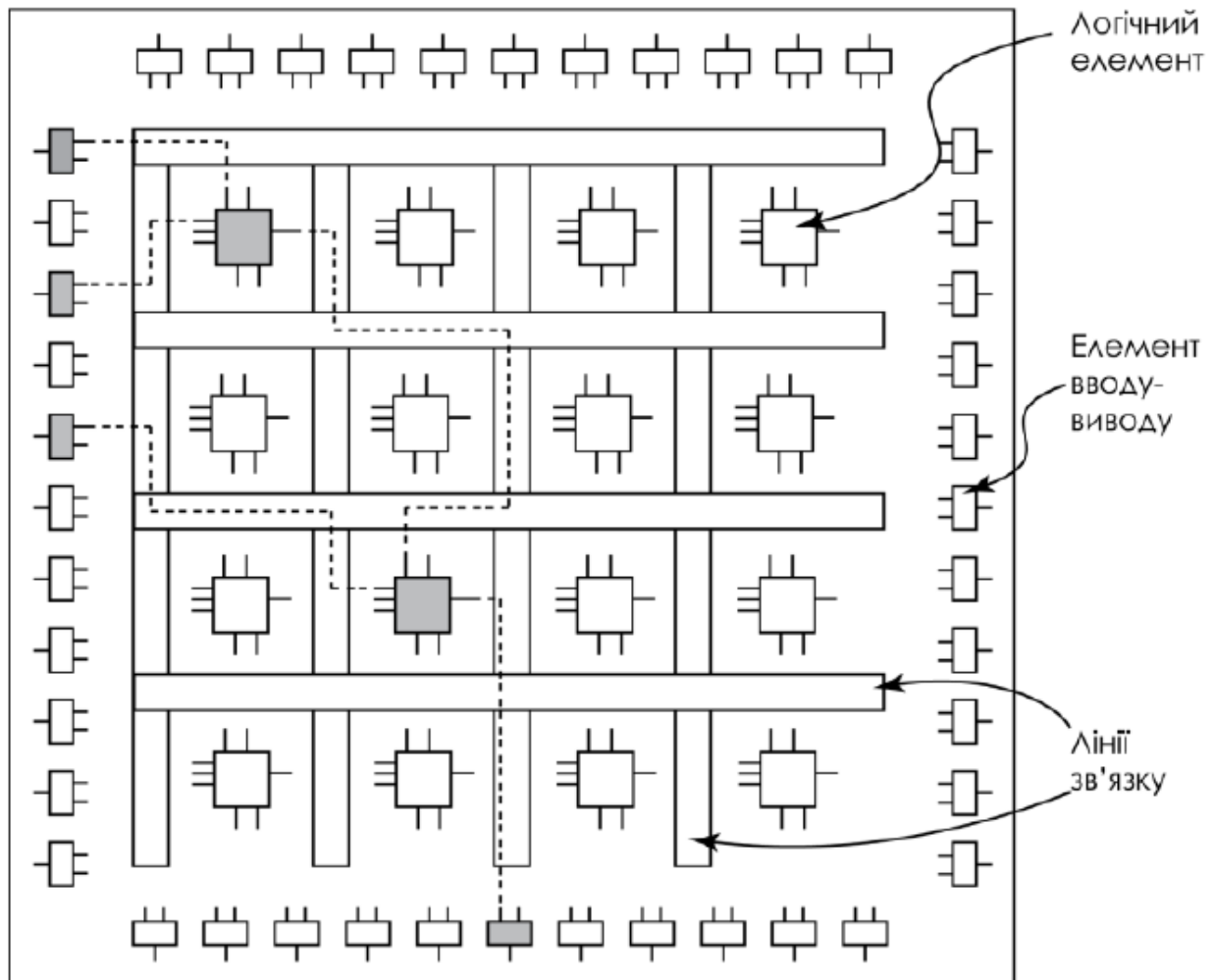


Рисунок 2.2 – Спрощена архітектура ПЛІС сімейства FPGA

На ринку мікросхем програмованої логіки у 2019 близько 90% займали дві компанії –Altera та Xilinx. На частку компанії Xilinx припадало 51%, а компанії Altera – 38% ринку ПЛІС.

FPGA фірми Altera, яку вже викупила компанія Intel, пропонує широкий спектр вбудованих блоків пам'яті Static Random Access Memory (SRAM),

високошвидкісних трансиверів, високошвидкісних блоків входу/виходу, логічних блоків та блоків маршрутизації. Вбудована інтелектуальна власність у поєднанні з програмними засобами, які пропонує компанія Altera, зменшує час розробки спеціалізованих цифрових пристроїв, потужність споживання та вартість розробки на основі ПЛІС сімейства FPGA. Фірма Altera пропонує такі сімейства ПЛІС типу FPGA:

1) Серія FPGA Cyclone побудована таким чином, щоб задовольнити потреби низького енергоспоживання, потребують високої гнучкості та ефективності розроблених спеціалізованих цифрових пристроїв, що дозволяє швидко вийти на ринок. Кожне покоління FPGA Cyclone вирішує технічні проблеми, пов'язані з більшою інтеграцією, підвищеною продуктивністю, меншою потужністю споживання та швидшим виходом на ринок, дотримуючись основних вимог до витрат при виробництві даного типу ПЛІС. Основними типами Cyclone сімейства FPGA фірми Altera є: Intel Cyclone 10, Cyclone V, Cyclone IV, Cyclone III;

2) Сімейство ПЛІС типу FPGA Intel MAX є дуже ефективним рішенням у питанні енергонезалежної інтеграції, забезпечуючи розширені можливості обробки за допомогою програмного логічного пристрою з низькою вартістю, швидкісним, малим форм-фактором. Завдяки сталій 29 подвійній конфігурації з аналоговими цифровими перетворювачами (АЦП) та повнофункціональними можливостями FPGA вони оптимізовані для широкого кола високопродуктивних та економічно чутливих додатків у сфері промисловості, транспортній та комунікаційній галузях. Основними типами MAX сімейства FPGA фірми Intel є: Intel MAX 10, Max V, Max II;

3) FPGA фірми Intel типу Stratix та серія SoC поєднують в собі високу щільність та високу продуктивність ПЛІС завдяки великій гнучкості та ефективності, що дає змогу реалізувати більше функцій пристрою, що розробляється, і максимально збільшити пропускну здатність системи, дозволяючи розробникам проектувати та використовувати високопродуктивні

цифрові пристрої, які швидко виходять на етап ефективної та продуктивної експлуатації. Основними типами Stratix сімейства FPGA фірми Intel є: Intel Stratix 10, Stratix V, Stratix IV, Stratix III;

ПЛІС компанії Xilinx на сьогодні широко використовуються для вирішення задач різної складності. Сімейства ПЛІС FPGA фірми Xilinx складається з чотирьох основних FPGA:

- 1) FPGA Artix;
- 2) FPGA Kintex;
- 3) FPGA Spartan;
- 4) FPGA Virtex.

Всі ці типи ПЛІС відповідають широкому діапазону системних вимог для спеціалізованих цифрових пристроїв, що розробляються починаючи від дешевих та простих додатків до дорогих та складних у проектуванні та реалізації.

Дані ПЛІС мають високошвидкісні смуги пропускання, велику кількість логічних елементів, можливості обробки сигналів для різноманітних цифрових пристроїв, що розробляються.

Широке поширення ПЛІС стало можливим також завдяки наявності безлічі систем автоматизованого проектування (САПР). На сьогодні найпоширенішими стали кілька потужних САПР для ПЛІС – MAX + PLUS II, Quartus II, Xilinx ISE.

## 2.2 Опис САПР Quartus II.

Quartus II – це інтегроване середовище для розробки проєктів на ПЛІС фірми Altera. Цей пакет дозволяє проводити розробку систем будь-якої складності, включаючи системи на кристалі (system-on-a-programmable-chip



SOPC) від вводу проекту до генерації конфігураційного файлу і програмування мікросхеми. Quartus II підтримує командну розробку (Incremental Compilation), відлагодження проекту на кристалі (SignalTap II), розміщення проекту на кристалі.

Існує декілька версій пакету Quartus II: вільно розповсюджувана версія Quartus II Web Edition, яку можна завантажити з сайту та комерційна версія пакету (Subscription Edition). Версія Web Edition підтримує всі ті можливості, що описані в цій книзі. Різницю між версіями пакету можна подивитись в [6].

До середини 2000-х років компанія Altera випускала пакет MAX+PLUS II, який на сьогоднішній день повністю замінений пакетом Quartus II і нові сімейства мікросхем не підтримує. У книзі [10] наведений приклад роботи з цим пакетом, який фактично є перекладом Getting Started. Слід відмітити декілька особливостей пакету Quartus II.

1. Пакет не допускає використання російських букв і пробілів, як в іменах файлів, так і в іменах каталогів.

2. Небажане маніпулювання із системною датою комп'ютера, оскільки пакет перевіряє дату створення та зміни проекту.

3. При створенні проекту необхідно пам'ятати, що при роботі пакет створює велику кількість файлів. Тому бажано кожний із проектів створювати в окремому каталозі. Для вивчення пакету можна порекомендувати розділ Getting Started Tutorial довідки пакету Quartus II, книгу з пакету [6] та її частковий переклад на російську мову.

Створення проекту. При створенні проекту можуть бути використані графічні (.gdf, .bdf) і текстові (.tdf, .vhd, .v) файли. Можливий також імпорт файлів з інших засобів проектування та використання спеціалізованих бібліотек.

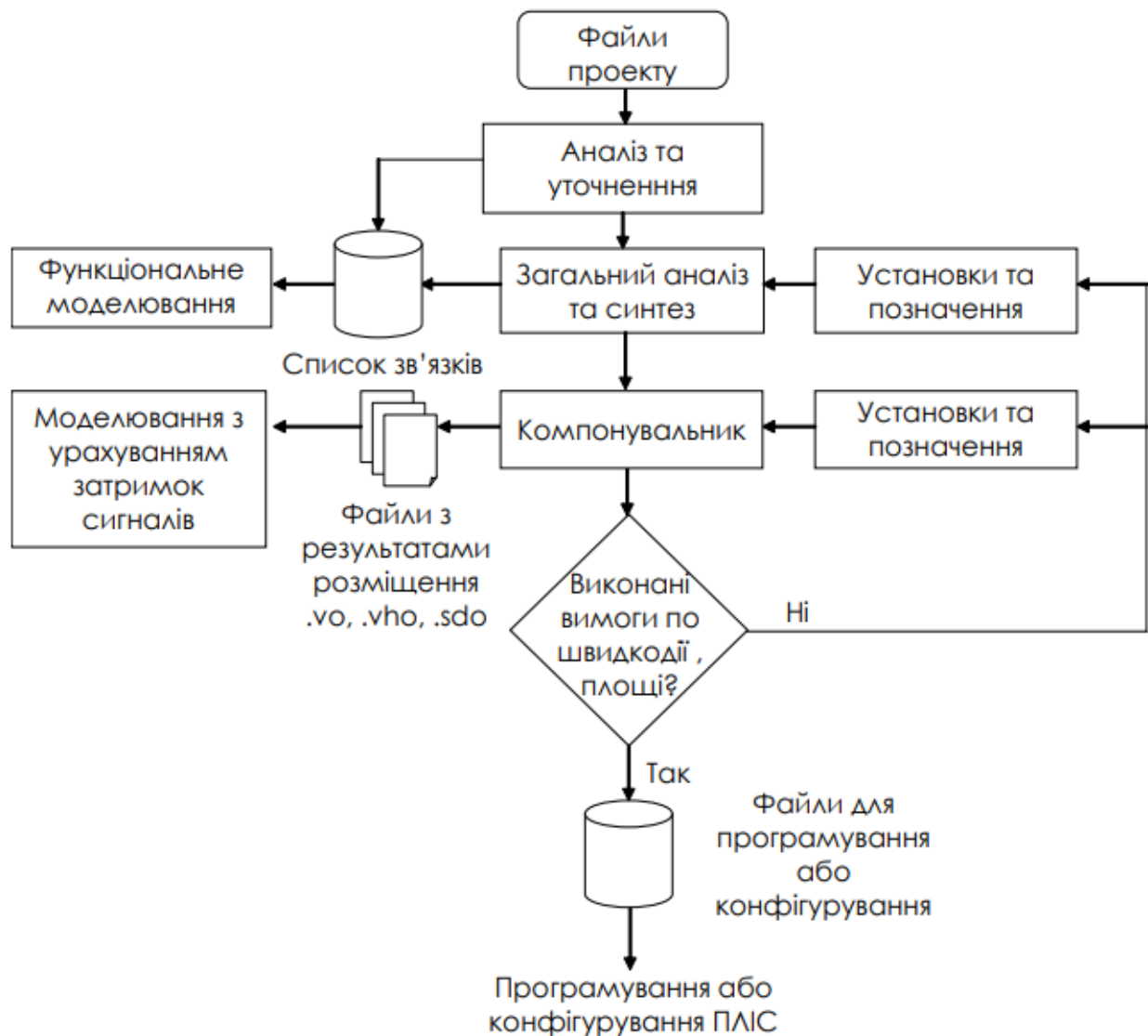


Рисунок 2.3 – Схема створення проектів в Quartus II

У результаті аналізу та компіляції файлів проекту (Analysis & Synthesis) буде отриманий список зв'язків, що дозволяє провести функціональне моделювання проекту, тобто моделювання без урахування затримок сигналів всередині мікросхеми. Даний етап є дуже важливим, оскільки дозволяє проаналізувати працездатність алгоритму.

Далі компанувальник (Fitter) розміщує проект всередині мікросхеми. Після цього з'являється можливість отримати дані про затримки сигналів, максимальні тактові частоти. Ці дані дозволяють провести моделювання з

урахуванням затримок сигналу (Timing Analysis), розрахувати спожиту потужність пристрою (PowerPlay Power Analysis) і т.д [10].

Якщо вимоги по використаній площі кристалу і швидкодії виконані, то генеруються файли для програмування або конфігурування мікросхеми ПЛІС (Assembler (Generate programming file)). Якщо ж вимоги не виконані, то робляться додаткові призначення та установки (Settings & Assignments, Floorplan Location Assignments), а компіляція виконується повторно.

В результаті роботи компілятора на різних етапах генерується декілька файлів, що містять списки зв'язків проекту (Netlist). Розглянемо їх детально, оскільки ці файли використовуються в подальшому для симуляції, часового аналізу та відлагодження проекту.

Pre-synthesis netlist – список зв'язків, який буде отриманий після аналізу проекту, перевірки синтаксису файлів та правильності з'єднань. До цього списку не застосовуються будь-які оптимізації і він містить всі введені користувачем імена.

Post-synthesis netlist – список зв'язків, який отримується після синтезу проекту. Його склад залежить від опцій оптимізації і в ньому можуть бути відсутні деякі сигнали, що були у pre-synthesis netlist.

Post-fitting netlist – список тих зв'язків, що залишились після оптимізації проекту та його розміщення на кристалі ПЛІС. Цей список містить найбільш реальну картину проекту і дозволяє найбільш точно проводити симуляцію та відлагодження [11].

### 2.2.1 Головне робоче вікно програми Quartus II

При розробці проекту на основі ПЛІС можливе спільне використання декількох систем автоматичного проектування. При цьому сполучною ланкою для мікросхем ПЛІС фірми Altera буде пакет Quartus II [12].

Головне робоче вікно програми Quartus II, яке з'являється одразу ж після запуску програми, показано на рисунку 2.4.

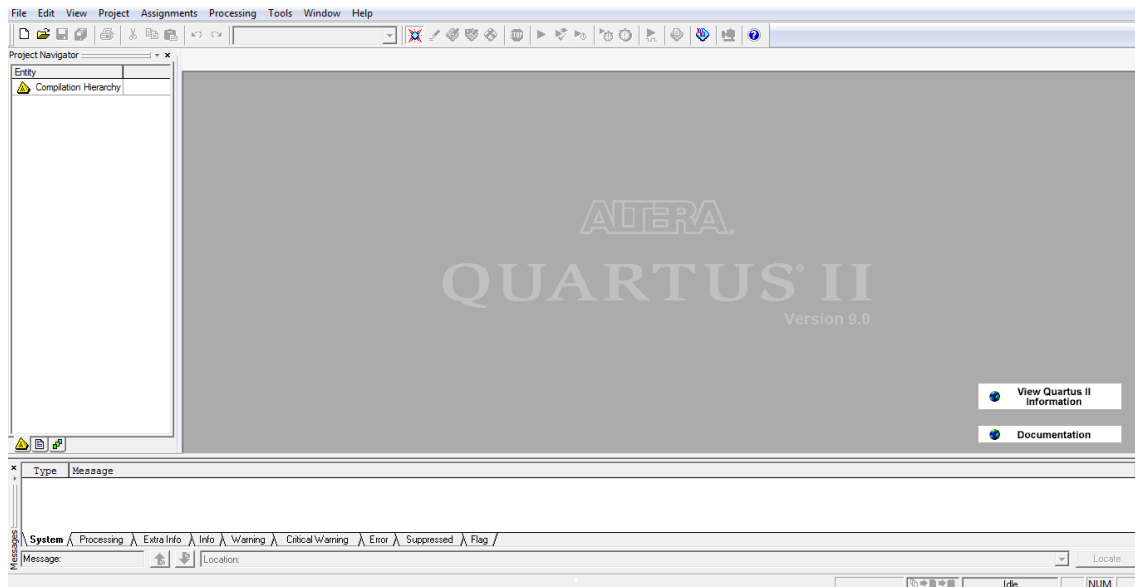


Рисунок 2.4 – Головне робоче вікно програми Quartus II

## 2.2.2 Меню Quartus II

Меню Quartus II є найголовнішим, оскільки з нього запускаються всі редактори, які призначені для повного циклу обробки проекту. Головне вікно програми із відкритим меню Quartus II показано на рисунку 2.5

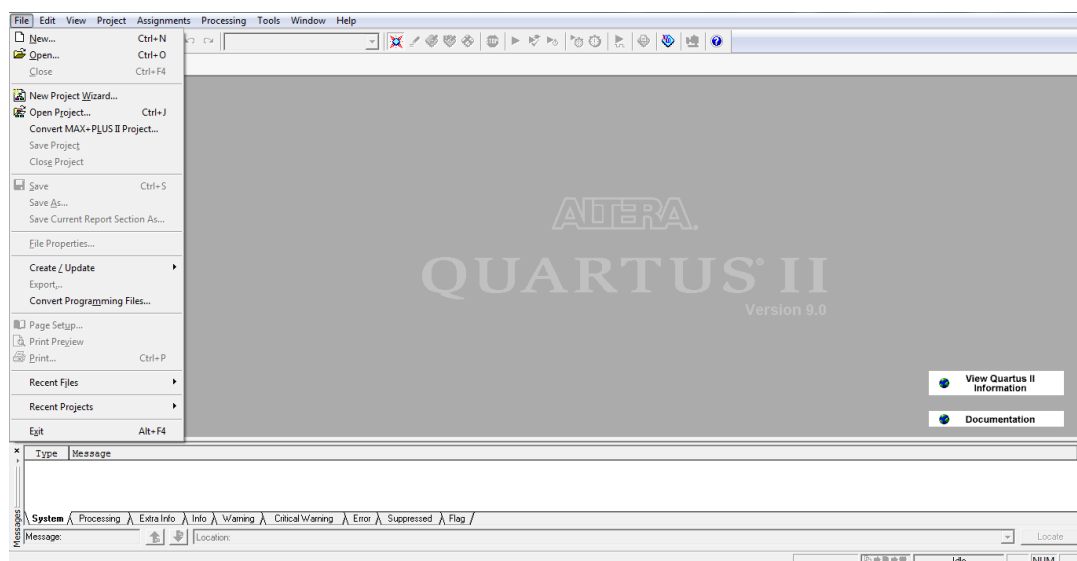


Рисунок 2.5 – Головне вікно програми з відкритим меню Quartus II

Складові меню Quartus II:

- Hierarchy Display – відкриває вікно з ієрархічним відображенням поточного проекту;
- Graphic Editor – запуск графічного редактора;
- Symbol Editor – запуск редактора символів;
- Text Editor – запуск текстового редактора;
- Waveform Editor – запуск редактора часових діаграм;
- Floorplan Editor – редактор зв'язків (порівневий планувальник);
- Compiler – відкриття вікна компілятора;
- Simulator – відкриття вікна системи моделювання;
- Timing Analyser – відкриття вікна часового аналізатора;
- Programmer – відкриття вікна системи програмування НВІС;
- Message Processor – запуск менеджера повідомлень.

Оскільки в даній роботі основним завданням є дослідження цифрових пристроїв на рівні моделювання без кінцевого результату програмування ПЛІС, то доцільно зупинитися на описі важливих для даної роботи складових меню Quartus II.

### 2.2.3 Graphic Editor

Graphic Editor – графічний редактор призначений для введення проекту у вигляді схеми з'єднань символів елементів, що знаходяться у стандартних бібліотеках пакета або в бібліотеках користувача. Вікно графічного редактора показано на рисунку 2.6.

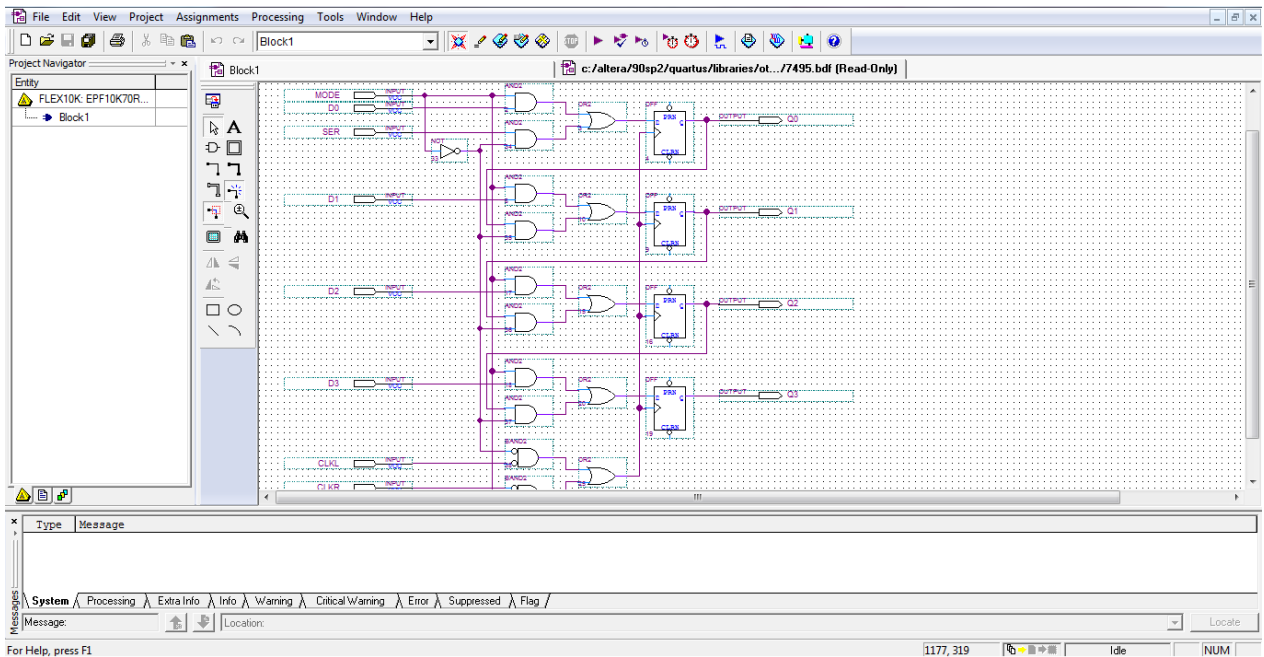


Рисунок 2.6 – Вікно графічного редактора

Для створення графічного проекту можна використовувати бібліотеки примітивів, макрофункцій і параметризованих мегафункцій. Примітиви включають великий набір основних логічних елементів, тригерів, елементів входу і виходу (INPUT, OUTPUT), а також допоміжні елементи: GND (логічний нуль), VCC (логічна одиниця).

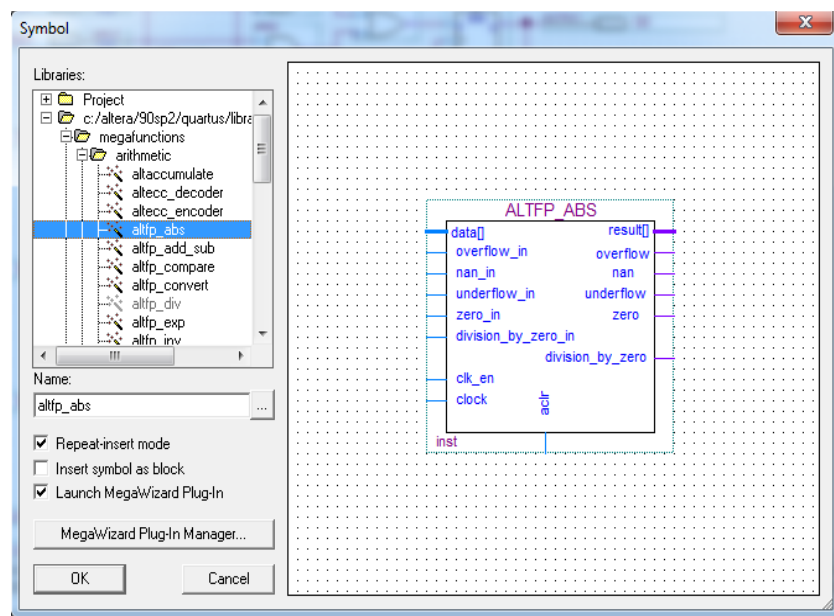


Рисунок 2.7 – Вікно вибору елемента

Параметризовані мегафункції дозволяють реалізувати багатомовні і багато розрядні елементи цифрової схемотехніки (шифратори, регістри, мультиплекси та ін.) шляхом введення ряду параметрів в спеціальних областях умовних графічних позначень цих елементів. При створенні графічних модулів можливий імпорт файлів з системи OrCAD.

Для розміщення елементів у вікні редактора використовується діалогове вікно Symbol (рисунок 2.8).

## 2.2.4 Symbol Editor

Symbol Editor – символний редактор (рисунок 2.8) дозволяє редагувати існуючі символи і створювати нові. Також будь-який відкомпільований проект може бути згорнутий у символ, поміщений у бібліотеку символів і використаний як елемент у будь-якому іншому проекті. Символьне представлення зручно використовувати при ієрархічній побудові проекту, адже проект самого вищого рівня створюється в графічному редакторі, де використання символів є найдоцільнішим.

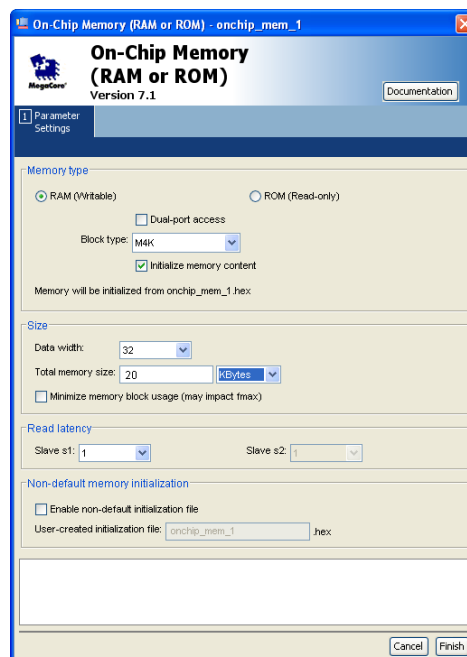


Рисунок 2.8 – Вікно редактора символів

## 2.2.5 Text Editor

Text Editor – текстовий редактор (рисунок 2.9) призначений для створення і редагування текстових файлів, в яких проєкт вводиться не графічно, а мовою опису пристроїв AHDL (Altera Hardware Description Language) або близькими до неї мовами типу VHDL чи Verilog HDL. В цьому редакторі дещо зменшується наочність та простота реалізації. Необхідним пунктом у цьому редакторі являється знання алгоритму побудови програм, а також вміння їх відлагоджувати і компілювати.

Проте тут з'являється можливість досить швидко та оперативно оперувати із вхідними та вихідними змінними. Ще одна перевага даного редактора — це його пристосованість до логічних виразів. Тут з'являється можливість уникнення громіздких та складних структурних побудов (хоча в графічному редакторі передбачено цьому випадку створення власних функцій, мікро- та макрофункцій). Це досить зручно при проєктуванні ручним методом.

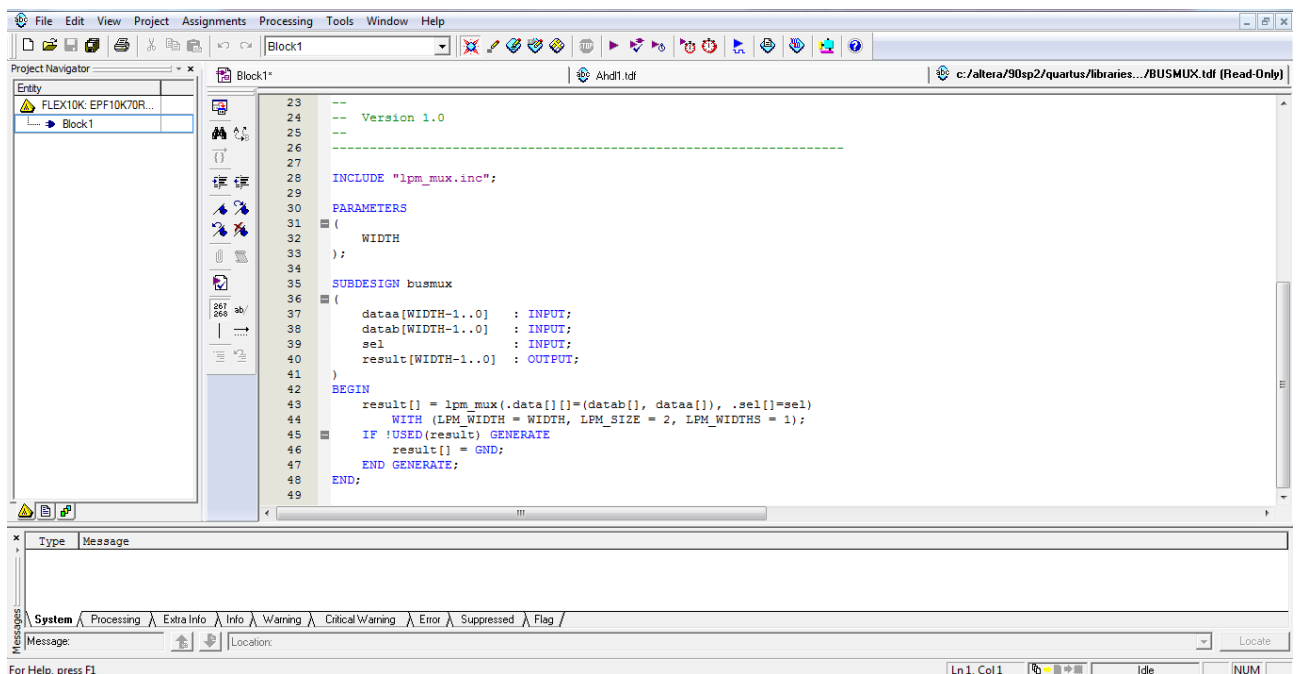


Рисунок 2.9 – Вікно текстового редактора

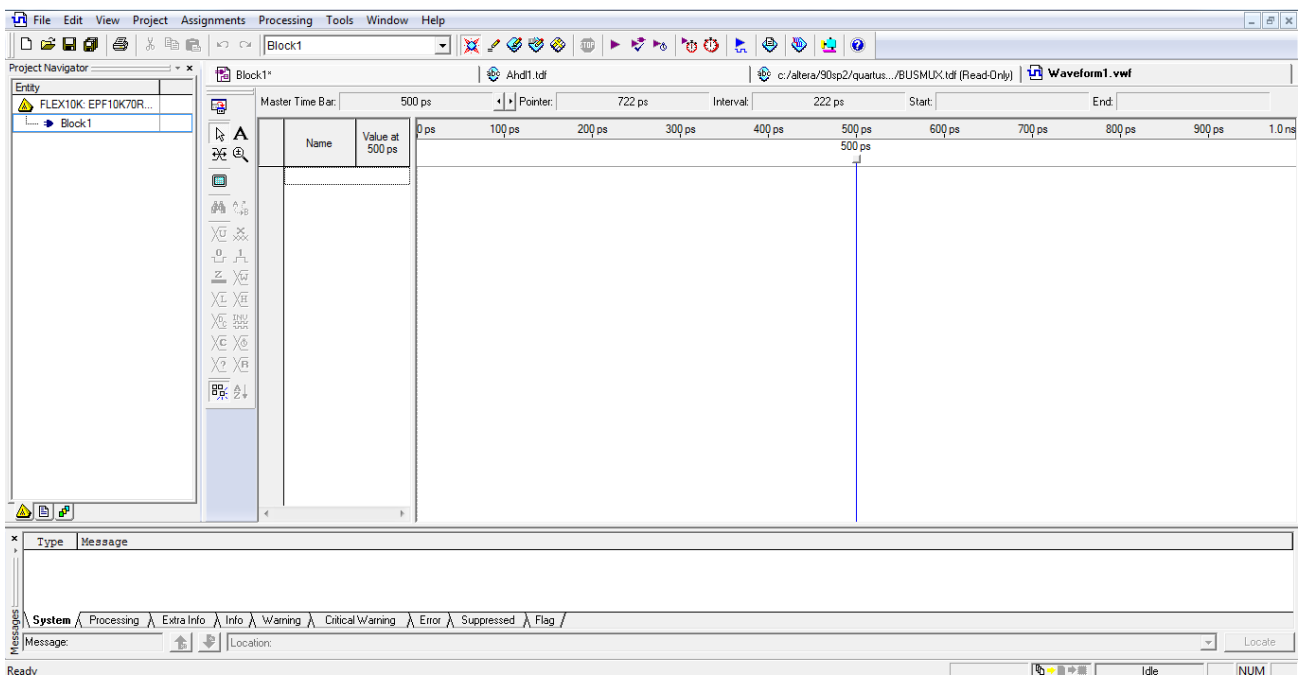


## 2.2.6 Waveform Editor

Waveform Editor – редактор часових діаграм (рисунк 2.10) виконує функцію введення вхідного вектора у вигляді діаграм (епюр) станів входів та формування на основі компіляції і функціонального моделювання логіко-часових діаграм виходів. Цей редактор являється досить важливим та зручним інструментом при проектуванні пристроїв. Він дає змогу проаналізувати роботу розроблюваного пристрою у всіх його точках (тут мається на увазі в будь-який момент часу на будь-якій ділянці). Для цього потрібно ввести вихідну змінну, задану певною функцією, яка б вказувала на певну точку вихідної функції, а також дозволяє переглянути сигнал у довільній проміжній точці.

Потім, сформувавши відповідні вхідні тестові сигнали, можна у досить зручний спосіб переглянути результат дослідження.

Основним етапом проектування являється визначення часових затримок та тривалості сигналів, що дає змогу визначити можливу непрацездатність спроектованого пристрою, ділянки невірному функціонування в силу затримок на логічних елементах.



Рисунк 2.10 – Вікно редактора часових діаграм

Вікно редактора має два поля, розділені вертикальною лінією. Перше поле ліворуч складається з двох частин: Name – призначене для введення імені вузла, Value – показані стани виводів, що відповідають положенню спеціальної вертикальної візирної лінії, що при відкритті вікна встановлена в початок горизонтальної осі, розміщеної в одиницях часу. Друге поле призначене для задання необхідних станів входів, при цьому використовується панель інструментів редактора, що розташована вертикально вздовж лівої сторони вікна.

### 2.3 Висновки до розділю

Сучасна елементна база передбачає використання нових технологій проектування та сучасних засобів проектування. Компанія Altera пропонує розробникам дві системи автоматизованого проектування цифрових пристроїв на базі мікросхем програмованої логіки (ПЛ): MAX + PLUS II - САПР, яка підтримує роботу з відносно простими родинами НВІС ПЛ; Quartus II - САПР, яка підтримує роботу з усіма новими родинами НВІС ПЛ, забезпечує доступ до всіх розвинених ресурсів мікросхем, дозволяє вести проектування програмно-апаратних систем.

Програмні засоби фірми Xilinx серії Xilinx ISE, являють собою систему наскрізного проектування, яка реалізує повний цикл розробки цифрових пристроїв на основі ПЛІС фірми Xilinx, виконаних за різними технологіями (CPLD і FPGA).

### 3 РОЗРОБКА ПРИСТРОЮ

#### 3.1 Розробка генератора функції Мебіуса на FPGA

В основу поставленої мети було створення генераторів функцій Мебіуса на ПЛІС, в якому за рахунок введення нових елементів та зв'язків досягається можливість зміни принципу роботи при незмінній апаратній частині, реалізація декількох генераторів в одній ПЛІС та реалізації систем на кристалі, що приводить до спрощення обробки і відображення отриманих даних. А також, використання такого пристрою дозволяє забезпечити підвищення швидкодії, зменшення енергоспоживання та масо-габаритних властивостей.

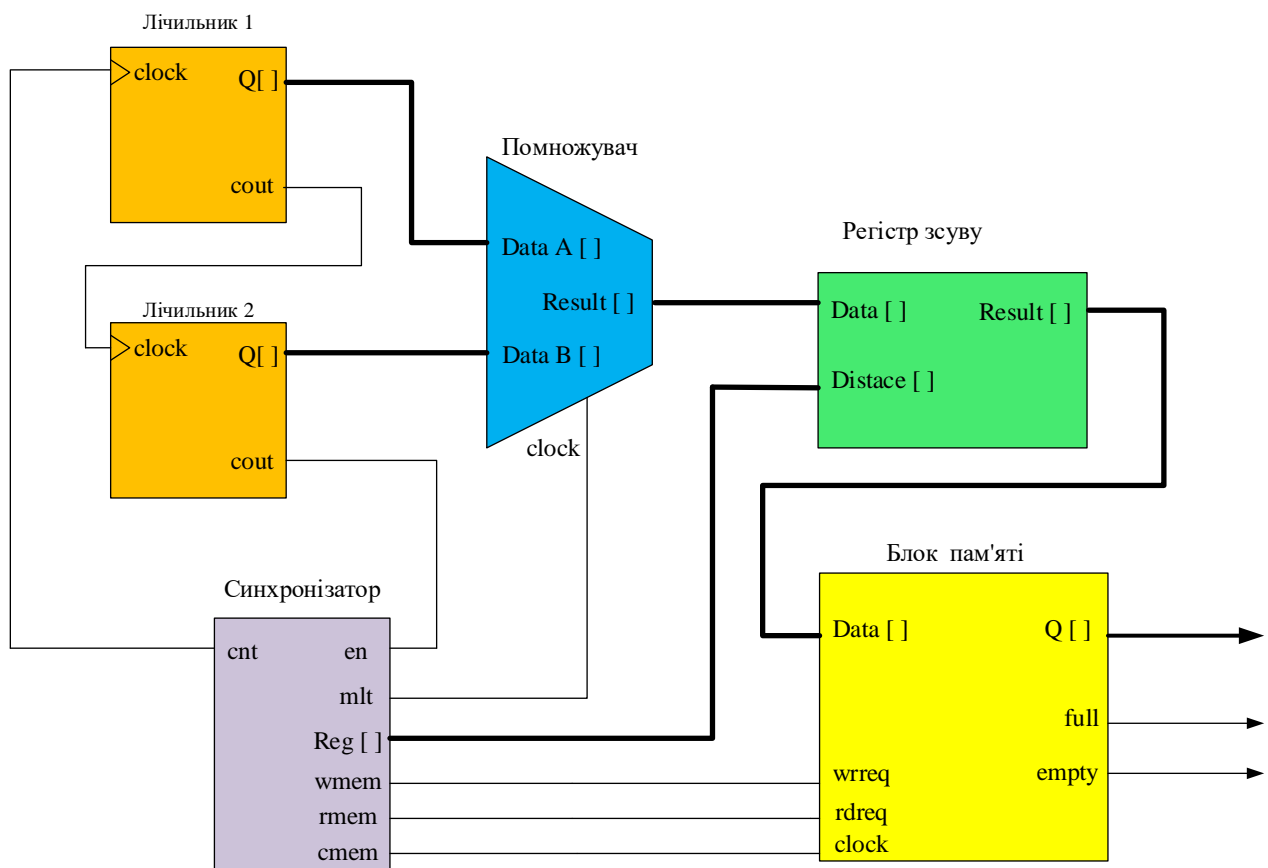


Рисунок 3.1 – Блок схема генератор функцій Мебіуса

Поставлена задача вирішується тим, що в генератор функцій Мебіуса який складається з першого та другого двійкового лічильника і блок пам'яті значень функцій, помножувач, регістр зсуву, синхронізатор, відліковий вхід першого двійкового лічильника з'єднаний з тактовим виходом синхронізатора, вихід переносу з старшого розряду першого двійкового лічильника, підключений до відлікового входу другого двійкового лічильника, причому інформаційні виходи першого і другого лічильників підключені до входів помножувача, вихід помножувача підключений до інформаційного входу регістра зсуву, вихід регістра підключений до адресного входу блока пам'яті значень функцій, вхід синхронізації помножувача, керуючий вхід запису регістра і керуючий вхід зчитування блоку пам'яті значень функцій підключені до відповідних виходів синхронізатора.

Функція Мебіуса  $\mu(a)$  визначається наступним чином:

$$\mu(a) = \begin{cases} 0 \\ -1 \\ 1 \end{cases} \quad (3.1)$$

- 0, якщо при розкладанні  $a = p_1^{\alpha_1} \dots p_n^{\alpha_n}$  щонайменше один з показників перевершує 1.
- -1 якщо при розкладанні числа  $a$  має вигляд,  $a = p_1 \dots p_n$ ,
- 1, якщо  $a$  аргумент функції Мебіуса,  $n$  - порядкові номери простих співмножників.

Наприклад:

$$\mu(1) = 1;$$

$$\mu(2) = -1; \text{ так як } 2=2_1 \text{ і } (-1)^1 = -1;$$

$$\mu(3) = -1; \text{ так як } 3=3_2 \text{ і } (-1)^1 = -1;$$

$$\mu(4) = 0; \text{ так як } 4=2^2 \text{ і } (4) = 0;$$

$$\mu(5) = -1; \text{ так як } 5=5_1 \text{ і } (-1)^1 = -1;$$

$\mu(6) = 1$ ; так як  $6=2_1, 3_2$  і  $(-1)^2 = 1$ ;

$\mu(7) = -1$ ; так як  $7=7_1$  і  $(-1)^1 = -1$ .

Для формування матриці значень функцій Мебіуса необхідно до визначати її значення  $\mu(\Omega) = 1$ , а значення аргументу представити у вигляді добутку номерів рядків  $l$  і стовпчиків  $k$

$$a_{l,k} = \langle 1 \cdot k \rangle_N, \quad (3.2)$$

де  $a$  - значення аргументу матриці функцій Мебіуса 1-го рядка і  $k$ -го стовпчика ( $k$ -е значення аргументу 1-ї функції Мебіуса),  $l, k = 0, 1, \dots, N-1$ ,  $N-2$  - кількість елементів рядка стовпчика матриці;  $\langle 1 \cdot k \rangle_N$  означає  $(1 \cdot k) \bmod N$ .

Підставляючи (2) в (1), отримують

$$\mu(a) = \mu(\langle 1 \cdot k \rangle_N) = \mu_l(a_{l,k}), \quad (3.3)$$

іє  $\mu_l(a_{k,l})$  -  $l$ -я функція Мебіуса.

Для  $N = 8$  матриця значень функції Мебіуса з урахуванням (3.1) - (3.3) має вигляд

$$M = \begin{array}{c|cccccccc|c} & 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 & 0=1 \\ & 1 & 1 & -1 & -1 & 0 & -1 & 1 & -1 & 1 \\ & 1 & -1 & 0 & 1 & 1 & -1 & 0 & 1 & 2 \\ M = & 1 & -1 & 1 & 1 & 0 & -1 & -1 & -1 & 3 \\ & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 4 \\ & 1 & -1 & -1 & -1 & 0 & 1 & 1 & -1 & 5 \\ & 1 & 1 & 0 & -1 & 1 & 1 & 0 & -1 & 6 \\ & 1 & -1 & -1 & -1 & 0 & -1 & -1 & 1 & 7 \\ \hline K = & 0 & 1 & 2 & 3 & 4 & 5 & 6 & 7 & \end{array}$$

У відповідності з (3.2) і (3.3) набір значень аргументу для  $N \times N$  елементів матриця виглядає як цілочисельний ряд  $0, 1, \dots, N-1$ .

Генератор функцій Мебіуса працює таким чином.

У лічильнику cnt 1, підраховують такти, формується послідовність значень k, у лічильник cnt 2, підраховують переноси з лічильника cnt 1, формується послідовність значень cnt 1.

Введення помножувача і регістра в склад блоків генератора дозволяє в  $2^n$  раз зменшити ємність блоку пам'яті значень функцій. Ємність лічильників - N (n - двійкових розрядів).

На помножувачі mul 4 формується відображення ;  $\langle 1 * k \rangle N$ , причому результат по модулю N знімається з n молодших розрядів, записується в регістр reg 5 і використовується в якості адреси для блоку 6 пам'яті значень функцій mem. В блоці 6 пам'яті по N адресами  $0, 1, \dots, N-1$  ( n розрядів адресу ), які ототожнюються з значенням аргументу, записані відповідні значення (0, -1, +1) функції.

В результаті на виході блоку 6 пам'яті значень функцій mem з тактовою частотою послідовно виводяться відлік значень функцій Мебіуса. (Рядки матриці): спочатку нульова функція ( $l = 0$ ), потім перша ( $l = 1$ ) і т.д. до  $(N-1)$  – і функцій.

Інформаційні виходи full та empty блоку 6 пам'яті значень функцій mem відображають стан, поява логічної 1 на виході full вказує, що блок 6 пам'яті значень функцій переповнений, при появі логічної 1 на виході empty вказує, що блок 6 пам'яті значень функцій пустий.

### 3.2 Розробка генератор хвильових функцій Мебіуса на FPGA

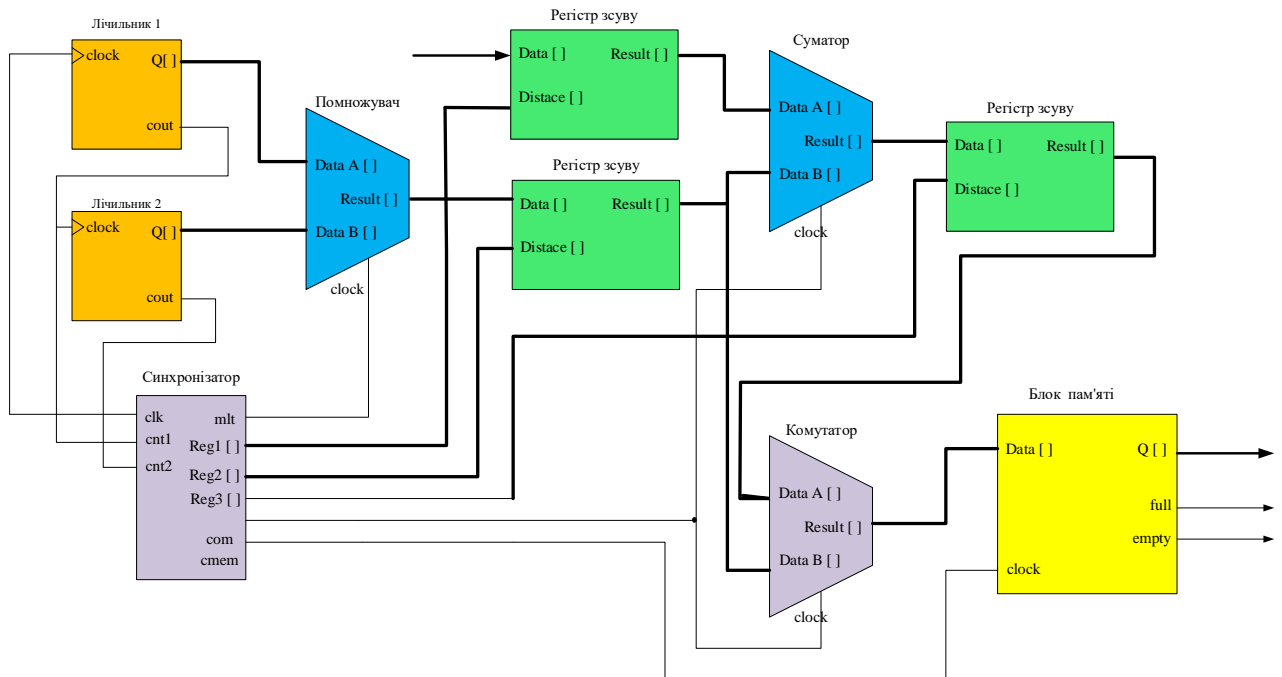


Рисунок 3.2 – Блок схема генератор хвильових функцій Мебіуса на ПЛІС

Поставлена задача вирішується тим, що в генератор хвильових функцій Мебіуса на ПЛІС, складається з двох лічильників, блока пам'яті, синхронізатора, причому сумуючий вхід першого лічильника підключений до тактового входу синхронізатора, вихід переносу з старшого розряду першого лічильника, підключений до рахункового входу другого лічильника, вхід блока пам'яті підключений до виходу генератора, помножувач, суматор, три регістра і комутатор, причому інформаційні входи першого і другого лічильників підключенні до інформаційних входів помножувача, вихід помножувача підключений до інформаційного входу першого регістра, інформаційний вхід другого регістра з'єднаний з входом заданої константи регістра, виходи першого і другого регістрів підключенні до входів суматора, виходи суматора з'єднаний з інформаційними входами третього регістра, виходи першого і третього підключенні до інформаційних входів комутатора, виходи комутатора підключенні до адресного входу блока пам'яті, вхід старту синхронізатора

підключений з входом генератора і з'єднаний з керуючим входом запису другого регістра, синхронізуючий вхід помножувач, керуючі входи запису першого і третього регістрів, керуючий вхід комутатора і керуючий вхід запису блока пам'яті підключений до відповідного виходу синхронізатора.

Хвильові функції Мебіуса визначаються наступним чином

$$\mu(a) = \begin{cases} 0, & 0 < X \bmod 1 < 0.5 \\ (-1), & 0.5 < x \bmod 1 < 1 \\ 1, & X \bmod 1 = 0 \text{ або } 0.5 \end{cases}, \quad (3.4)$$

при будь-якому цілому фіксованому  $n$  системі функцій Мебіуса породжує  $(2^n \times 2^n)$  - матрицю з елементами  $0, \pm 1$ , кожен рядок якої представляє одну її ВФМ. Для формування матриці ВФМ значення аргументу  $X$  представимо у вигляді значень номерів рядків  $l$  і стовпців  $k$

$$X_{l,k} = \begin{cases} \frac{\langle 1k + N/4 \rangle_N}{N}, & l = 0, \frac{N}{2} \\ \frac{\langle 1k \rangle_N}{N}, & l \neq 0, \frac{N}{2} \end{cases}, \quad (3.5)$$

де  $X_{l,k}$  - значення аргументу матриці ВФМ  $l$ -го рядка і  $k$ -го стовпця ( $k$  - значення аргументу  $l$ -й ВФМ);  $l, k = 0, 1, \dots, N-1$ ;  $N = 2^n$  - кількість елементів рядка (стовпця) матриці ВФМ;  $\langle 1k + N/4 \rangle_N$  означає  $(1k + N/4) \bmod N$ .

Підставивши (3.5) в (3.4), отримаємо (3.6)

$$\mu(X) = \mu(X_{l,k}) = \begin{cases} \mu \frac{\langle 1k + N/4 \rangle_N}{N}, & l = 0, \frac{N}{2} \\ \mu \frac{\langle 1k \rangle_N}{N}, & l \neq 0, \frac{N}{2} \end{cases}, \quad (3.6)$$

де  $\mu(X_{l,k})$  -  $l$ -а ВФМ.

Нижче наведено приклад матриці ВФМ порядку  $2^3$  ( $N=8$ ). Значення  $+1$  і  $-1$  елементи на  $+$  та  $-$  відповідно.



$$M = \begin{array}{c|cccccccc|c}
 & + & + & + & + & + & + & + & + & 0=1 \\
 & 0 & + & + & + & 0 & - & - & - & 1 \\
 & 0 & + & 0 & - & 0 & + & 0 & - & 2 \\
 M = & 0 & + & - & + & 0 & - & + & - & 3 \\
 & + & - & + & - & + & - & + & - & 4 \\
 & 0 & - & + & - & 0 & + & - & + & 5 \\
 & 0 & - & 0 & + & + & - & 0 & + & 6 \\
 & 0 & - & - & - & 0 & + & + & + & 7 \\
 K = & 0 & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 
 \end{array}$$

Відповідності до (2) та (3) набору значень аргументу  $X$  для елементів матриці являється множина потужності  $N$ , які при побудові аргументу ( $N * X$ ) представляється цілочисельним рядом  $0, 1, \dots, N-1$ .

Генератор працює наступним чином.

Перед початком роботи в блок 9 пам'яті по  $N$  адресам записується значення функції Мебіуса  $0, +1, -1$ . В якості адресів використовуються цілочисельні значення аргументу. Розрядність адрес  $n$  та розрядність зчитуючих даних залежить від методу кодування значення функції (достатньо двох двійкових розрядів).

Лічильник 1, 2 та регістри 5, 6 в початковому стані обнулення.

При надходженні сигналу «Старт» на вході 12 виконується запис з входу 11 констант  $N/4$  в регістр 4 і початок роботи синхронізатора 10. Тактові імпульси від синхронізатора 10 надходять на вхід лічильника 1, а імпульси переповнення лічильника 1- на вхід лічильника 2. Двійкові  $n$  - розрядні лічильники 1 та 2 рахують номери  $k, l$  стовбців і рядків відповідно ( $k, l = 0, N-1$ ). Стан лічильників задає позицію елемента матриці на перетині  $k$ -го стовбця з  $l$ -м рядком, причому спочатку розглядається всі елементи нульового рядка ( $l=0$ ), а наступним ( $l=1$ ) і т. д. до  $(N-1)$  – рядка.

На помножувачі 3 формується значення  $k_1$  (з записом в регістр 5), на суматорі 7 – сума  $k_1 + N/4$  (з записом в регістр 6), причому результати беруться по модулю  $N$  в відповідності з (2), (3), ...,  $n$  молодших розрядів. При  $l \neq 0$ ,  $N/2$  в якості адрес для блока пам'яті 9 використовується значення  $k_1$ , до адресного входу через комутатор 8 підключений до регістра 5. Значення  $l=0$ ,  $N/2$  супроводжують періодичним сигналом від синхронізатора 10 на керуючому вході комутатора 8, в якості адреси використовуються  $k_1 + N/4$  (до адресного входу блока пам'яті 9 підключається до регістра 6). Відповідності до послідовних адресних входів 13 блока пам'яті 9 послідовно виводиться відлік значень сигналу нульової функції Мебіуса, а далі перший і т. д. до  $(N-1)$ .

### 3.4 Висновки до розділу

В даному розділі магістерської кваліфікаційної роботи було розроблено структурні схеми генераторів Мебіуса на FPGA, описані переваги запропонованих рішень та функціональні можливості даних генераторів. А також описано процес генерування кодових послідовностей за допомогою функцій Мебіуса та хвилевою функцією Мебіуса.

## 4 РОЗРОБКА МАКЕТНОЇ ПЛАТИ ДЛЯ ГЕНЕРАТОРІВ МЕБІУСА НА FPGA

### 4.1 Розробка блок схеми макетної плати для генераторів Мебіуса на FPGA

Згідно технічним завдання, дана система для генераторів Мебіуса на FPGA, має забезпечувати швидкодію прийому і передачу інформації. Так як система працює в режимі реального часу, а також приймає дані по декільком каналам, для зв'язку з комп'ютером необхідно застосовувати високошвидкісні інтерфейси передачі даних, тому для цього використаємо інтерфейс USB [13].

Так як система для генераторів Мебіуса на FPGA, керування нею буде здійснюватись мікроконтролером, який буде забезпечувати обробку, прийом та передачу даних між усією периферією.

Таким чином, блок-схема макетної плати для генераторів Мебіуса на FPGA буде мати наступний вигляд (рисунок 4.1) та наведена в додатку М.

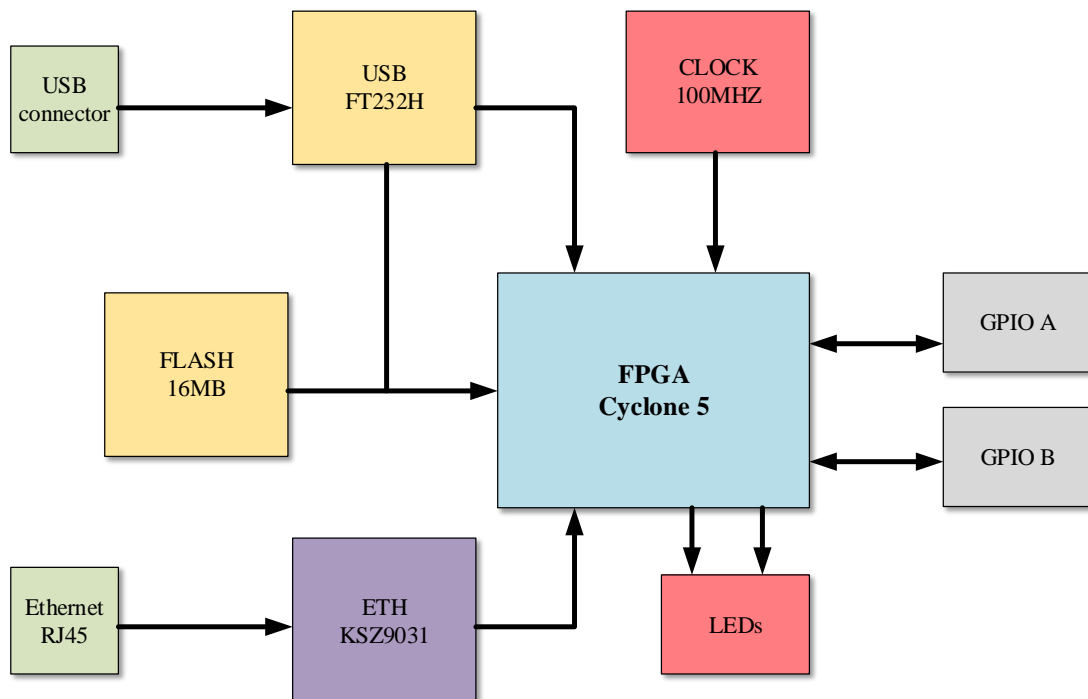


Рисунок 4.1 – Функціональна схема макетної для генераторів Мебіуса на FPGA

На рисунку 4.1 показано блок схему макетної плати для генераторів Мебіуса на FPGA, яка складається з USB (B) connector, FT232H (перетворювача інтерфейсів UART ), зовнішнього формувача тактової в 100 МГц для мікропроцесора, зовнішній блок пам'яті (Flash 16MB), мікропроцесора Cyclone 5 FPGA, 2-ох 40 контактних роз'ємах для підключення додаткової периферії, Ethernet RJ45 connector, трансивера фізичного рівня Ethernet KSZ903110/100/100 Mbps, LEDs індикації перехідних станів мікропроцесора [14].

#### 4.2 Опис основних блоків макетної плати

Вибором мікропроцесора на FPGA для реалізації поставленої задачі , став Cyclone V, адже забезпечує найнижчі в галузі витрати та потужність системи, а також рівень продуктивності, що робить сімейство пристроїв ідеальним для розмежування ваших великих обсягів програм. На 40 відсотків нижчу загальну потужність у порівнянні з попереднім поколінням, ефективні можливості логічної інтеграції, варіанти вбудованого приймача та варіанти SoC FPGA із системою жорстких процесорів (HPS) на базі ARM.

За допомогою Cyclone V можна отримати потужність, вартість та рівень продуктивності, необхідні для великих обсягів програм, включаючи встановлення мостів протоколів, приводів керування двигуном, трансляторів відеокарт і карт захоплення та портативних пристроїв. Дізнайтеся більше про переваги ПЛІС Cyclone® V у різних сегментах ринку [15].

SoC FPGA дозволяють зменшити енергоспоживання системи, вартість системи та простір на платі, інтегруючи HPS - що складається з процесорів, периферійних пристроїв та контролера пам'яті - з тканиною FPGA, використовуючи магістраль з'єднання з високою пропускну здатністю. Поєднання HPS з 28-м низькою потужністю FPGA від Intel забезпечує

продуктивність та екосистему ARM-процесора класу додатків з гнучкістю, низькою вартістю та низьким енергоспоживанням FPGA Cyclone® V. Вчи більше.

Оскільки Cyclone V інтегрують велику кількість блоків жорсткої інтелектуальної власності (IP), можна диференціювати та робити більше за менших загальних витрат системи, потужності та часу проектування. Ключові жорсткі IP-блоки включають наступне:

- Контролери жорсткої пам'яті, що підтримують 400 МГц DDR3 SDRAM з додатковою підтримкою коду виправлення помилок (ECC)
- PCI Express (PCIe ) Gen2 з багатофункціональною підтримкою.
- Блоки цифрової обробки цифрових сигналів із змінною точністю (DSP).

Одними з найбільш стабільно працюючих перетворювачів USB до RS232 є пристрої на основі спеціалізованої мікросхеми ft232h від фірми FTDI з підтримкою USB 2.0 швидкістю до 480 Мбіт/с (UART до 12 Mbaud). одержується одноканальний режим роботи послідовного і паралельного портів. Основною перевагою мікросхеми ft232h з індексом "H" перед перетворювачами тієї ж серії з іншими індексами, в тому числі "R", - є функція мультипротокольної синхронізації послідовних протоколів (MPSSE), яка дозволяє спростити синхронізацію протоколів для побудови перетворювачів USB to JTAG, I2C, SPI (MASTER), bit-bang. Підтримується драйвер віртуального COM-порту (Virtual Com Port, VCP) і апаратного порту (Direct, D2XX). Вбудовані захисні діоди забезпечують захист входів мікросхеми від розрядів статичної електрики напругою до 8 кВ.

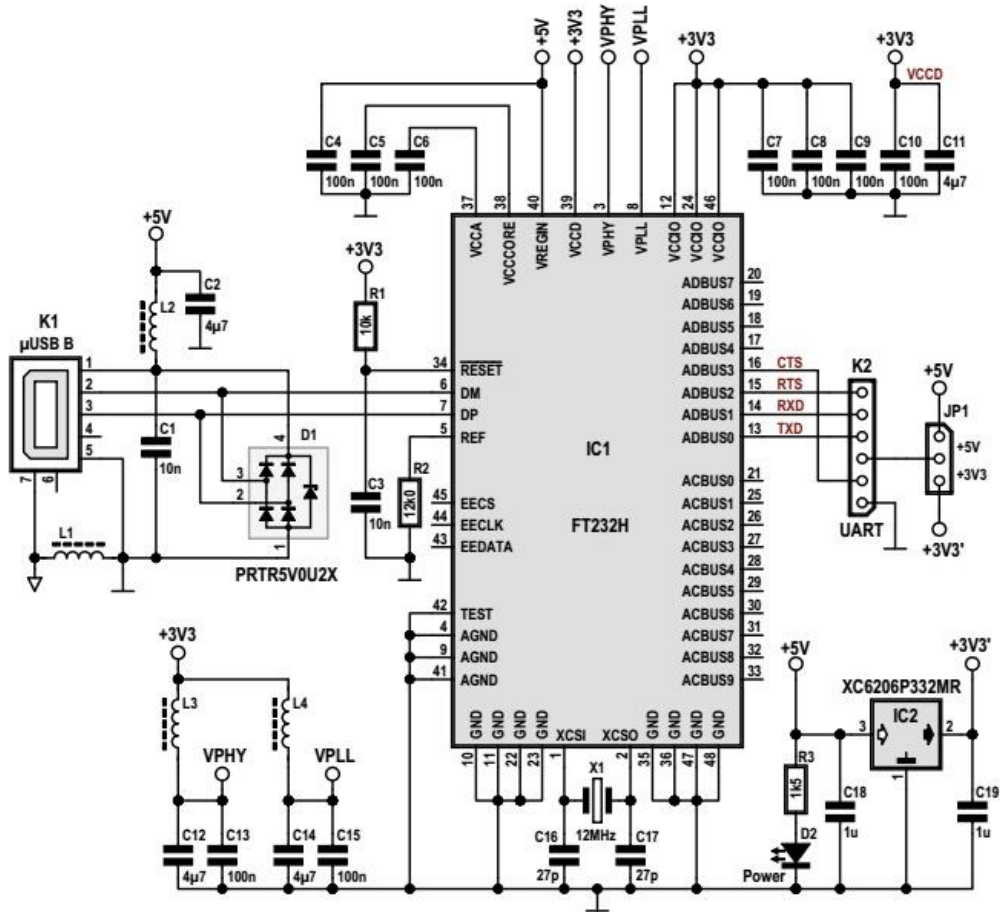


Рисунок 4.2 – Схема підключення мікросхеми ft232h

KSZ9031 - це повністю інтегрований тришвидкісний (10Base-T / 100Base-TX / 1000Base-T) трансивер фізичного рівня Ethernet для передачі та прийому даних за стандартним кабелем не екранованої виті пари (UTP) CAT-5 [16].

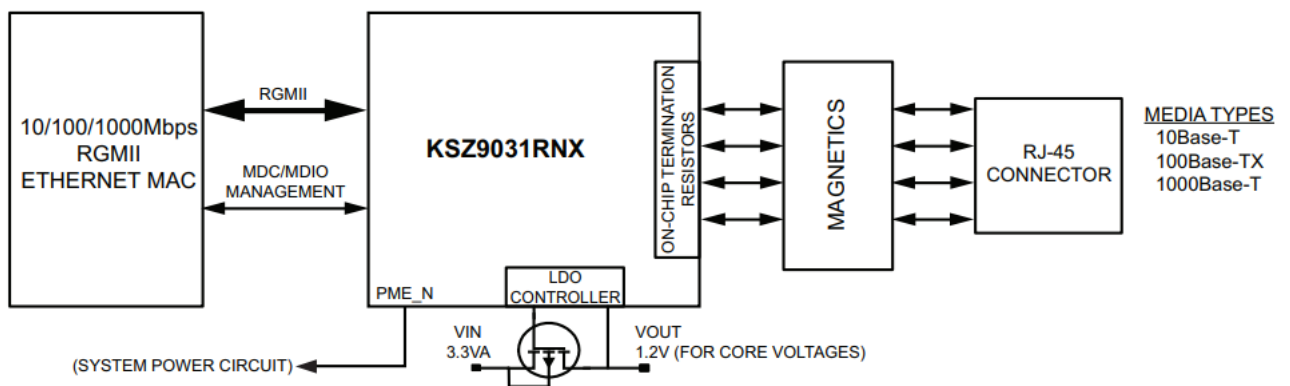


Рисунок 4.4 - блок-схема KSZ9031MNX

KSZ9031MNX пропонує галузевий стандарт GMII / MII (незалежний від гігабітних носіїв інтерфейс / незалежний від носія інтерфейс) інтерфейс для підключення до GMAC / MII MAC в процесорах Gigabit Ethernet і комутатори для передачі даних зі швидкістю 1000 Мбіт / с або 10/100 Мбіт / с. KSZ9031RNX забезпечує незалежний інтерфейс із зменшеним гігабітним носієм (RGMII).

KSZ9031 знижує вартість плати та спрощує компонування плати, використовуючи вбудовані в кінцеві резистори для чотирьох диференціальних пар та інтегруючи LDO-контролер для керування недорогим MOSFET для живлення ядра 1,2 В. KSZ9031 пропонує діагностичні функції для полегшення виведення та налагодження системи під час виробничого тестування та розгортання продукту. Параметрична підтримка дерева NAND дозволяє виявляти несправності між входами/виходами KSZ9031 та платою. Діагностика кабелю на основі LinkMD TDR визначає несправність мідного кабелю. Функції віддаленого та локального зворотного зв'язку перевіряють аналогові та цифрові шляхи передачі даних [17].

MT25Q - це високопродуктивний багатofункціональний послідовний пристрій флеш-пам'яті. Він має високошвидкісний інтерфейс шини, сумісний зі SPI, функціональність виконання на місці (XIP), вдосконалені механізми захисту від запису та розширений доступ до адреси. Інноваційні, високопродуктивні, подвійні та чотириканальні команди введення/виводу дозволяють подвоїти або вчетверо збільшити пропускну здатність передачі для операцій READ та PROGRAM.

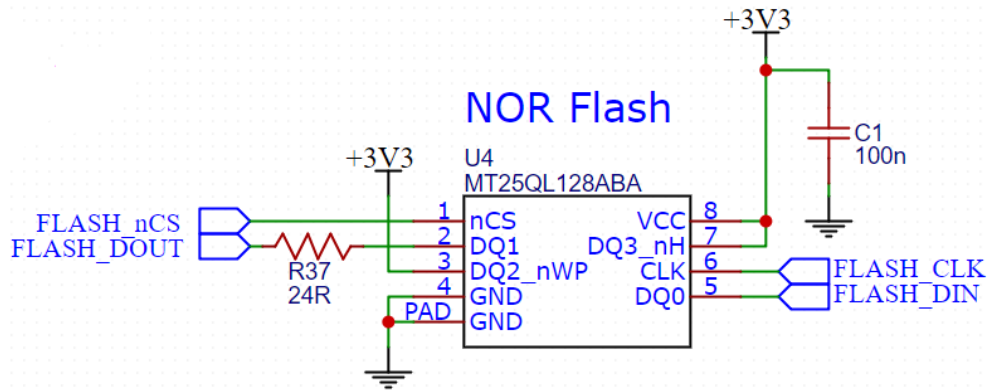


Рисунок 4.5 – Електрична схема MT25Q

Живлення плати виконується здійснюється через USB (B) connector 5В, для формування основних напруги живлення такі, як 1.2 В та 2.5 В для мікропроцесора, а також 3.3 В для живлення сталених мікросхем відповідають DC-DC перетворювачі побудованій на мікросхемах TPS73701 та TPS54331.

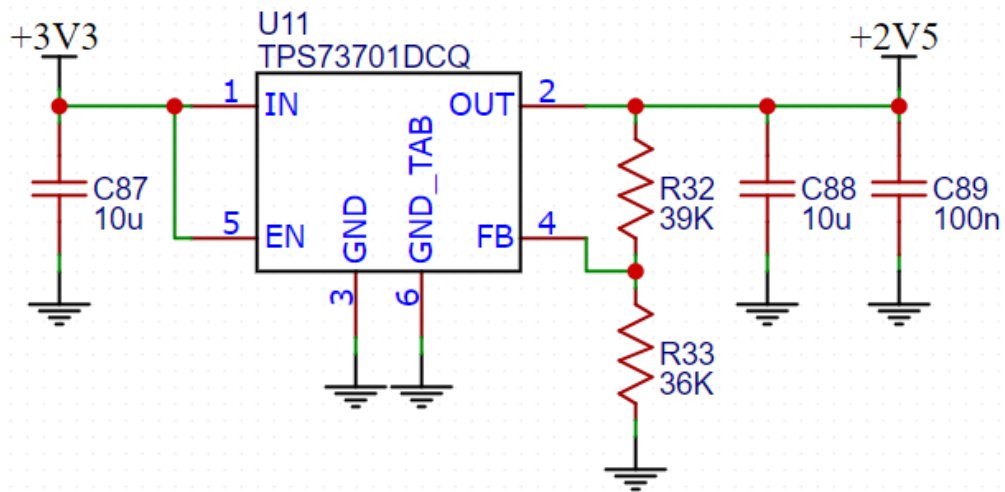


Рисунок 4.6 – Лінійний перетворювач напруги з 3.3В на 2.5В.



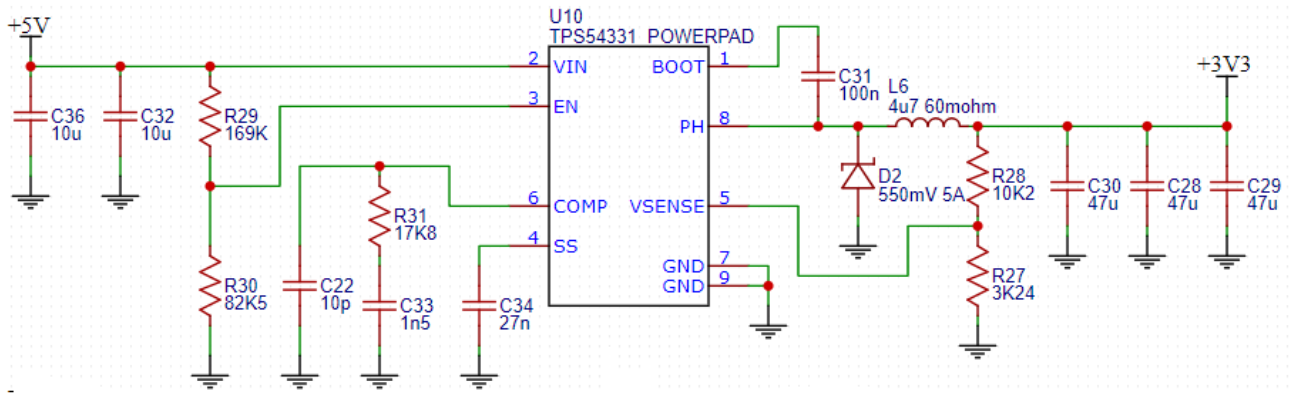


Рисунок 4.7 – DC-DCперетворювач напруги з 5 В на 3.3В

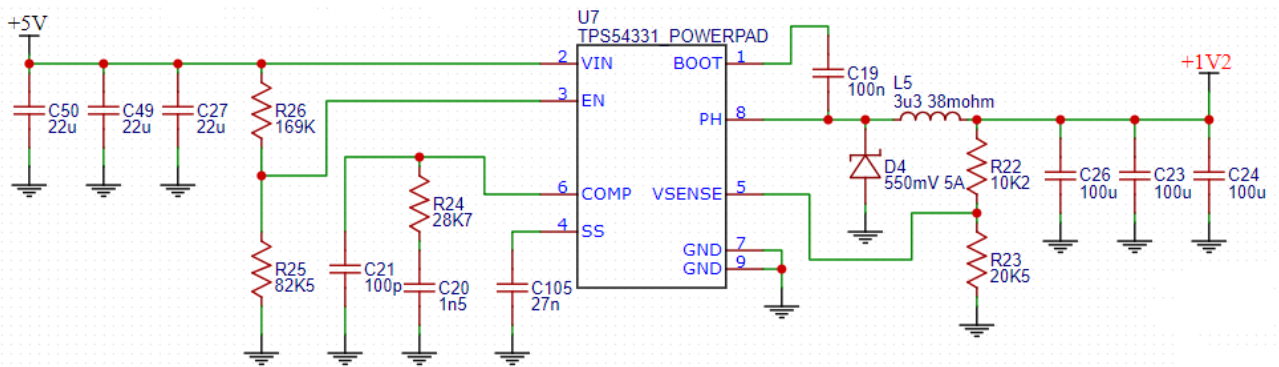


Рисунок 4.8 – DC-DCперетворювач напруги з 5 В на 1.2В

### 4.3 Створення електричної схеми макетної плати в Altium Designer 20

Для дослідження та налагоджування системи було розроблено друковані плати обох блоків системи. Для розробки плати було використано програмний пакет Altium Designer 20. На сьогоднішній день, дана програма є одною з найновіших програм по розробці друкованих плат, і вона призначена для професійної розробки як електричної принципової схеми так і друкованих плат пристрою.

В даній програмі використовуються всі сучасні методи розробки електронних пристроїв від початку, до впровадження даного пристрою у виробництво. Програма підтримує графіку 3D, що дозволяє перевіряти друкований монтаж повністю зібраного пристрою у 3D режимі, і ще на етапі розробки, проектувати монтаж плати у корпус.

При по будові електричної схеми було її розділено на чотири частини так, як Cyclone 5 має 256 виводів та наведені в додатках: Електрична схема реалізації підключення USB до мікропроцесора Cyclone 5, Електрична схема живлення макетної плати, Електрична схема двох 40 контактних роз'єму та LEDs індикації, Електрична схема підключення мікропроцесора Cyclone 5, Електрична схема реалізації підключення Ethernet RJ45.

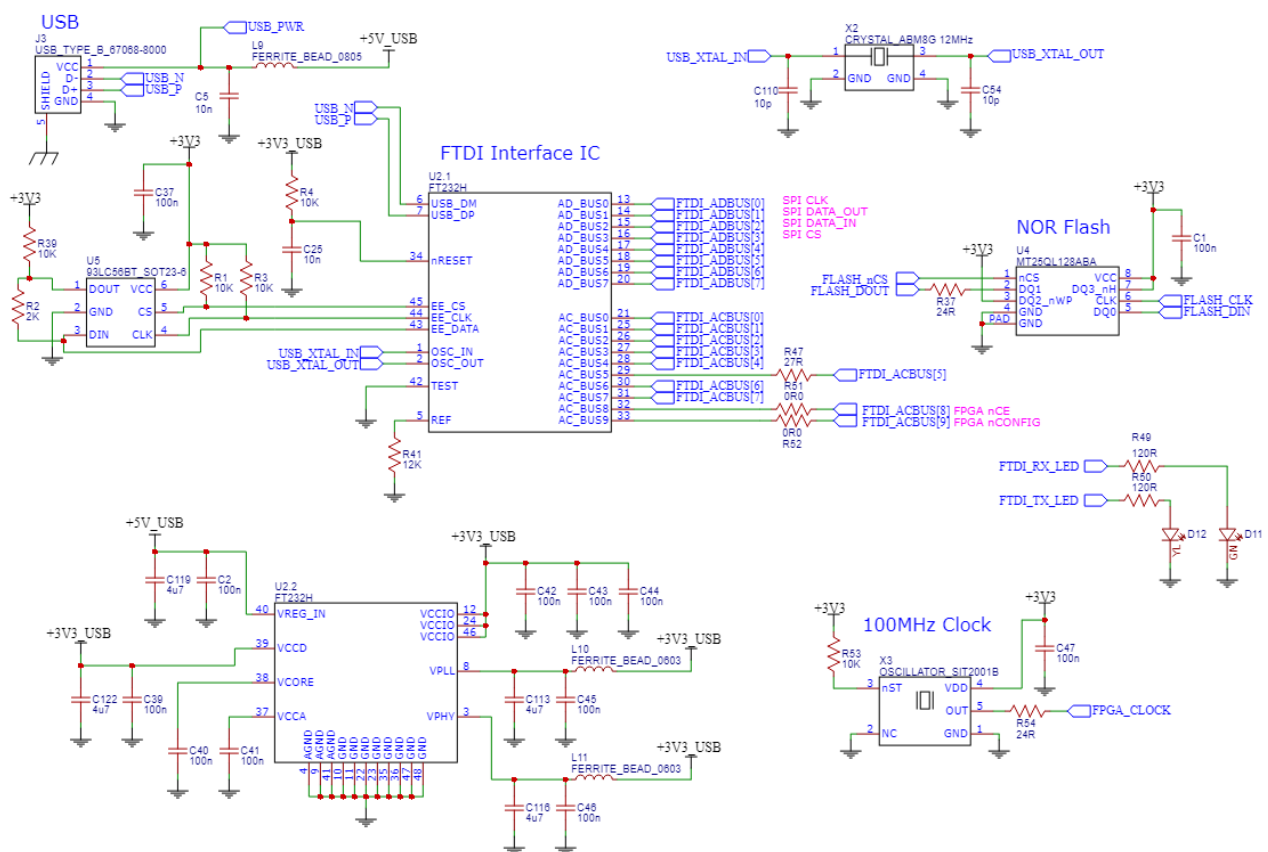


Рисунок 4.9 – Електрична схема реалізації підключення USB до мікропроцесора Cyclone 5.

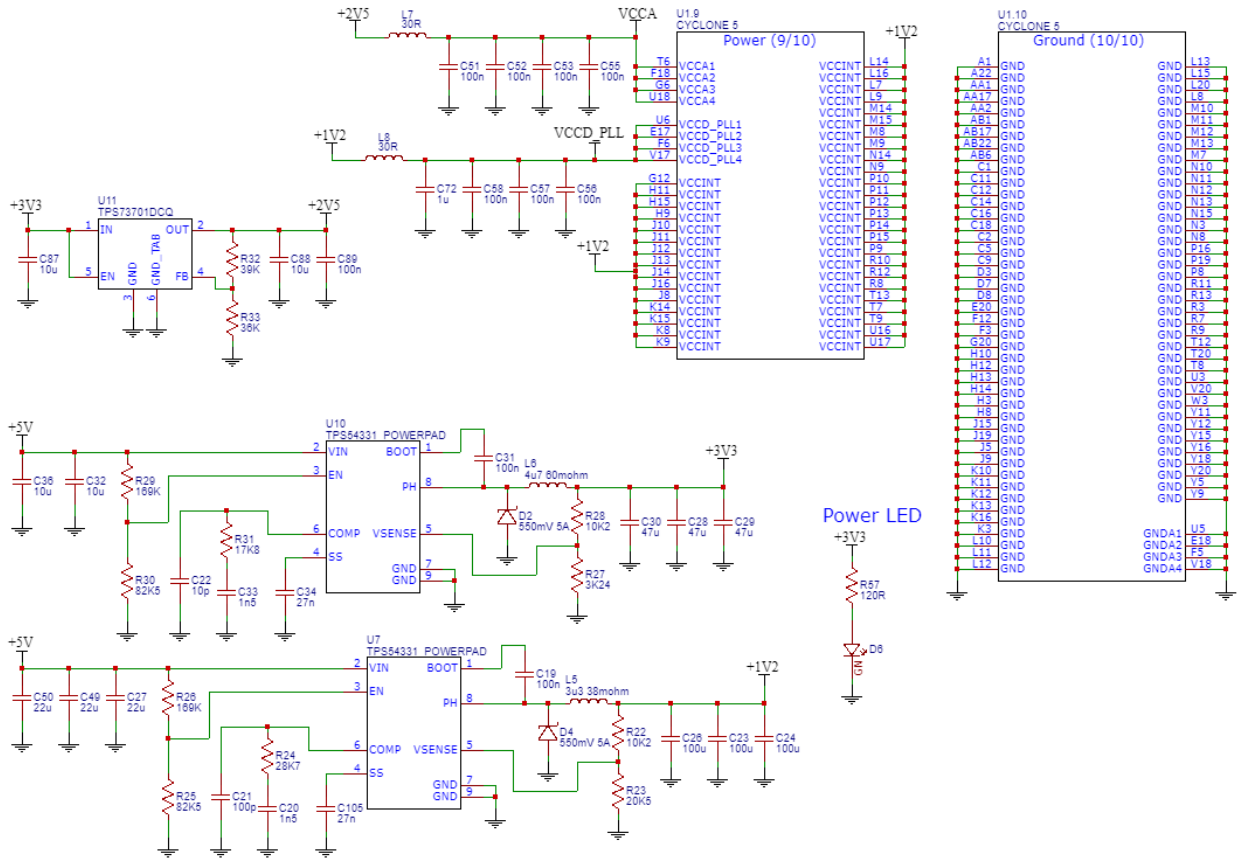


Рисунок 4.10 – Електрична схема живлення макетної плати

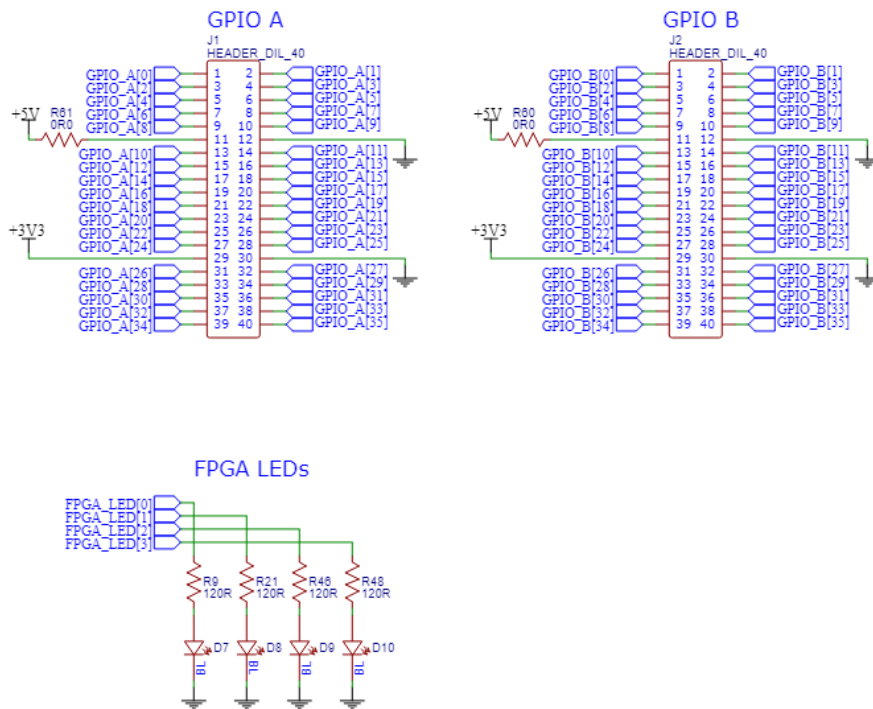


Рисунок 4.11 – Електрична схема двох 40 контактних роз'єму та LEDs індикації

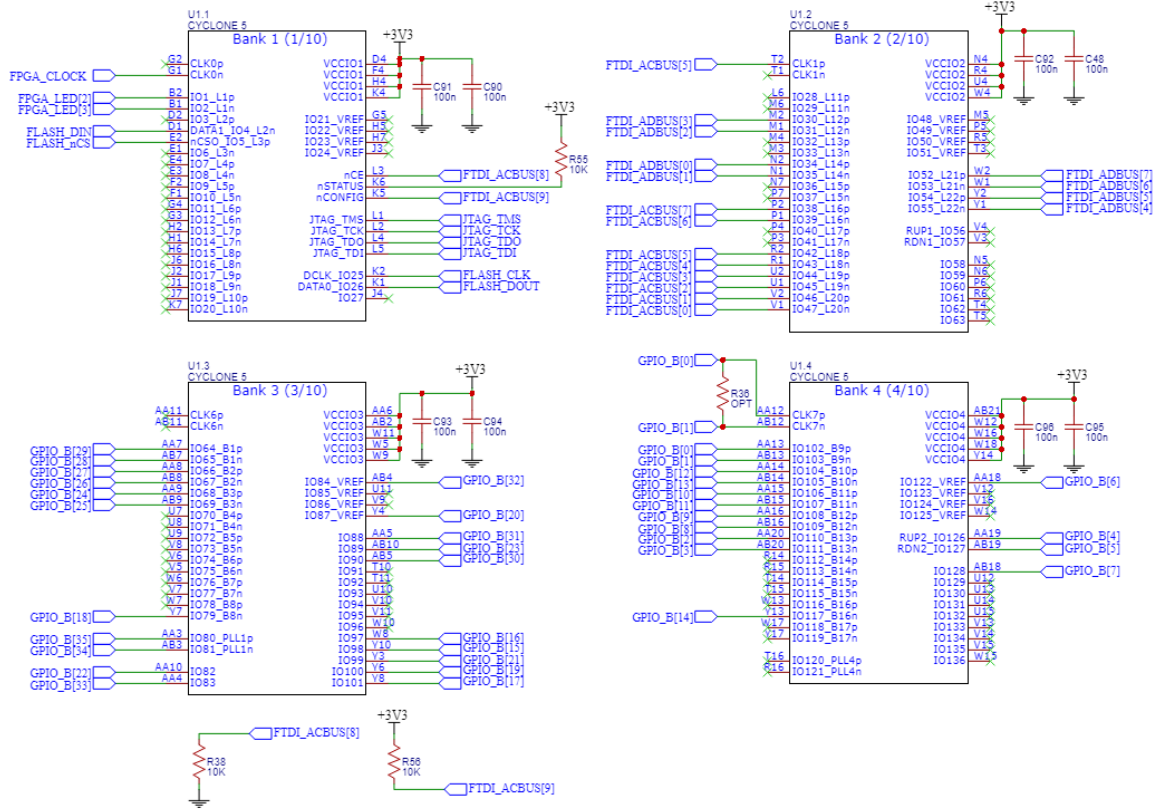


Рисунок 4.12 – Електрична схема підключення мікропроцесора Cyclone 5

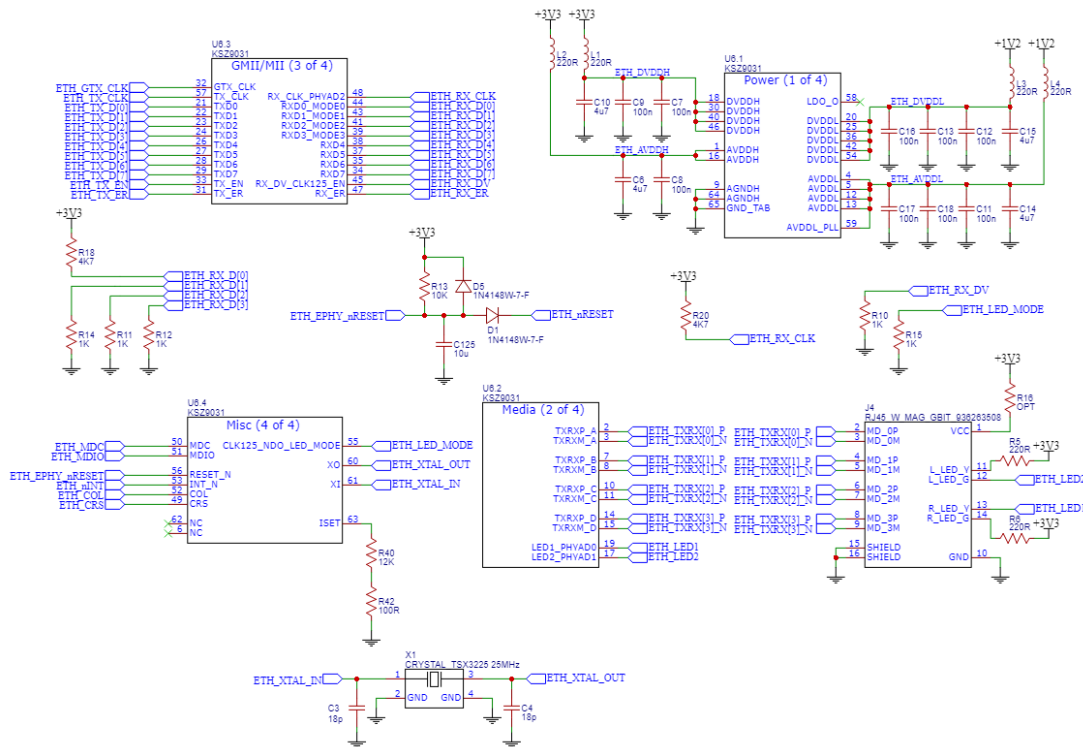


Рисунок 4.13 – Електрична схема реалізації підключення Ethernet RJ45

Схема макетної плати генераторів Мебіуса на FPGA складається з багатьох блоків, що працюють на високих частотах. Тому розробка плати проводилася з урахуванням правил високочастотного проектування, а саме правильне розведення провідників, врахування високочастотних наведень, завад, а також хвилевого опору провідників. Таким чином було спроектовано односторонню друковану плату з SMD монтажем. В додатку [Н] зображено друковану плату пристрою.

#### 4.4 Висновки до розділу

В даному розділі було створено макетну плату для генераторів Мебіуса на FPGA, як забезпечує виконання поставленої мети що описані в технічному завданні. Створення плати відбулося урахуванням правил високочастотного проектування, а саме правильне розведення провідників, врахування високочастотних наведень, завад, а також хвилевого опору провідників.

## 5. АПАРАТНА РЕАЛІЗАЦІЯ ПРИСТРОЮ ТА МОДЕЛЮВАННЯ

Моделювання – дослідження будь-яких явищ, процесів чи систем об’єктів шляхом побудови і вивчення їх моделей; використання моделей для визначення чи уточнення характеристик і раціоналізації способів побудови ново побудованих об’єктів [19].

Для моделювання заданого пристрою виберемо систему Quartus II для того, щоб потім мати також можливість перевірити, відлагодити та створити реальний пристрій на основі ПЛІС. Також обрана система дає можливість змоделювати часові діаграми вихідних сигналів після чого з’являється звіт про моделювання в якому подаються результати в інформаційному віконці [20].

Дана система дає можливість використовувати моделі різних логічних елементів, моделі цифрових пристроїв та систем, застосовувати макрофункції складних цифрових пристроїв із не стандартизованими розрядностями і функціями, які неможливо знайти у стандартних збірках цифрових пристроїв, а також дає можливість вводити нові моделі цифрових пристроїв або створювати їх на основі вже існуючих завдяки мові програмування AHDL [22].

### 5.1 Створення проекту в СПРТ Quartus II

Для моделювання, а також і подальшого програмування та конфігурування створимо новий проект піктограмою Starts the New Project Wizard (запустити майстра нового проекту) з назвою нашого пристрою.

В ході створення проекту ми здійснюємо вибір мікросхем які будемо програмувати або конфігурувати (див. рисунок 5.1), у даному вікні необхідно задати такі параметри для мікросхеми FLEX10K: у розділі Show in 'Available devices' list: Package (тип корпусу) залишаємо всі пункти - Any (довільна); у списку Available devices (доступні IC) – тип відповідної мікросхеми на платі

[23].

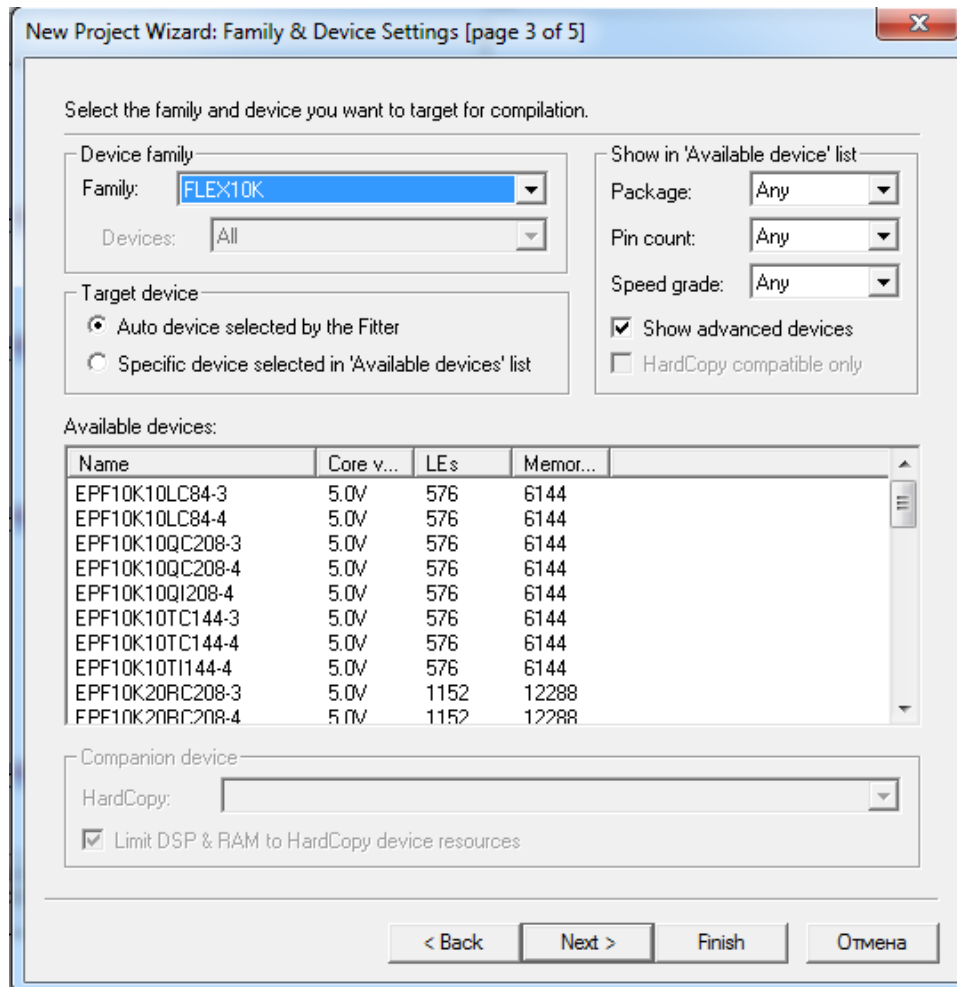


Рисунок 5.1 – Вибір програмованої мікросхеми.

Створено графічний файл .bdf (Block Diagram/ Schematic File) нового проекту, так, як показано на рисунку 5.1, в якій внесемо схему для цього інструментом палітри (або подвійним клацанням у полі файла, або з меню Edit > Insert Symbol викликати діалогове вікно Symbol. Вводимо логічні елементи за допомогою графічного інструментарію. Для подальшого моделювання необхідно позначити назви входів і виходів: інструментом введення тексту вибираємо символ і в діалоговому вікні Pin Properties (властивості штирка), на вкладці General (загальні) вводимо ім'я, наприклад, x1 та вибираємо ОК; так само позначаємо всі інші входи і виходи

Мультиплексор шин реалізовано на мегафункції, для цього піктограмою створювача мегафункцій MegaWizard Plug-In Manager (або з меню Tools > MegaWizard Plug-In Manager) запустити менеджер мегафункцій і відповісти на запитання в наступних діалогових вікнах. На сторінці 1 (page 1) вибрати дію створити (Create ...) новий різновид мегафункції, у разі потреби можна редагувати (Edit ...) існуючу мегафункцію, > Next.

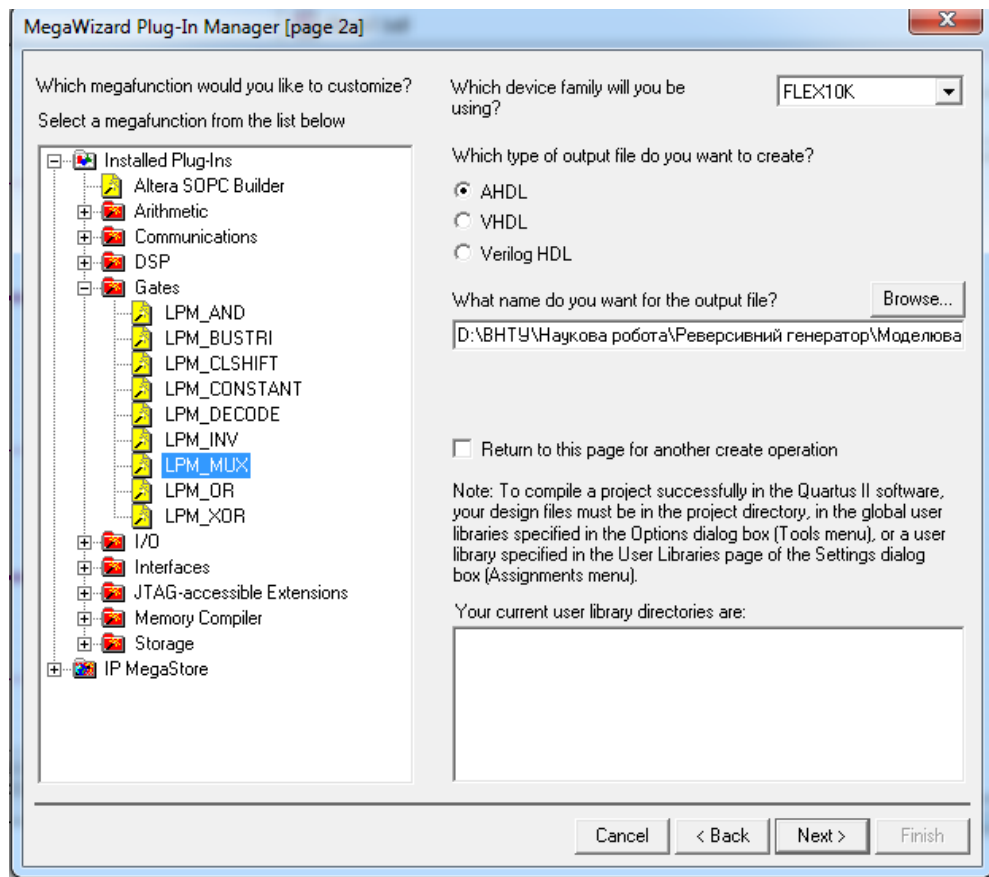


Рисунок 5.2 – Меню MegaWizard Plug-In Manager

На сторінці 2а ліворуч відображаються бібліотеки існуючих мегафункцій, вибираємо бібліотеку (натиснути +) категорію (Gates) і функцію (LPM\_MUX), а праворуч – тип мови для створюваного файла (AHDL) і вибираємо відповідну директорію, до віконця What name ... ввести ім'я файла rde (rod), > Next.



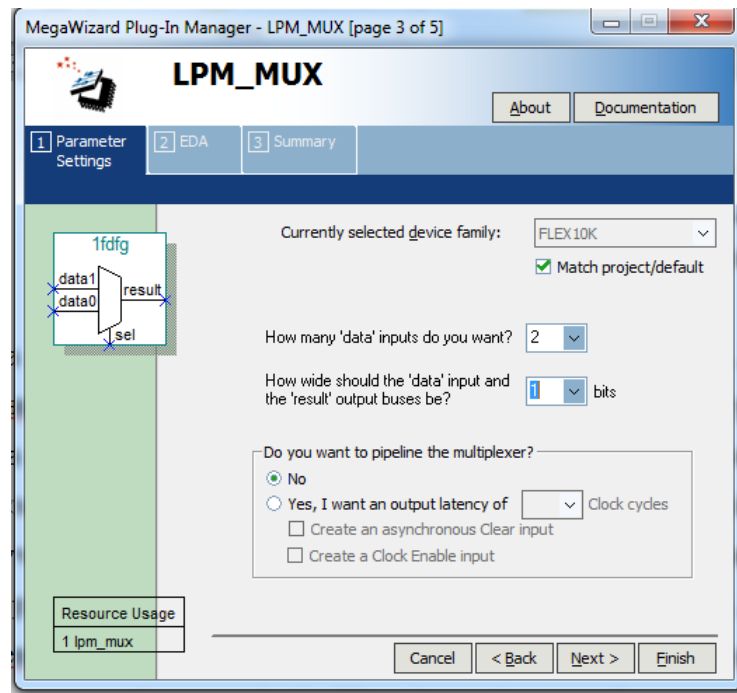


Рисунок 5.3 – Меню створення мультиплексора шин

На сторінці 3 (page 1) потрібно відповісти на два запитання – How many “data”... вибрати потрібну кількість вхідних шин даних, How wide should the “data”... вибрати розрядність шин даних, > Finish.

Після цього виконуємо функціональне моделювання проєктованого пристрою та контрольних точок. Створюємо файл часових діаграм сигналів .vwf, для цього піктограмою горизонтальної панелі створити новий файл у редакторі часових діаграм (Waveform Editor), задаємо параметри часових діаграм згідно з таблицею відповідності (сітку моделювання для зручності вибираємо кратною десяти, наприклад,  $\Delta t = 20 \text{ ns}$ , а весь інтервал моделювання –  $320 \text{ ns}$ ): меню Edit > End Time > 1 ms (прокруткою вибираємо одиницю вимірювання) > ОК, відтак меню Edit > Grid Size > Period 10 ns, Duty cycle (коефіцієнт заповнення) 50% > ОК, після чого піктограмою вписуємо все зображення у вікні. Інструментом палітри Opens the Node Finder window (відчинити вікно пошуку вузлів) або з меню View > Utility Windows > Node Finder викликати вікно вибору сигналів.

У створеному файлі часових діаграм вказуємо вхідні змінні і їх значення в залежності від часу, а також вихідні змінні. При симуляції часові діаграми вихідних змінних в залежності від заданих значень вхідних заповнюються у відповідності до складеної схеми. Результати даного функціонального моделювання приведені у додатку К.

## 5.2 Моделювання пристрою у САПР Altera Quartus II.

Моделювання РГКП у САПР Altera Quartus II проводилось в два етапи : в першому етапі:

- 1) Моделювання генератора функцій Мебіуса на ПЛІС ..
- 2) Моделювання генератора хвильвих функцій Мебіуса на ПЛІС.

### Моделювання генератора функцій Мебіуса на ПЛІС

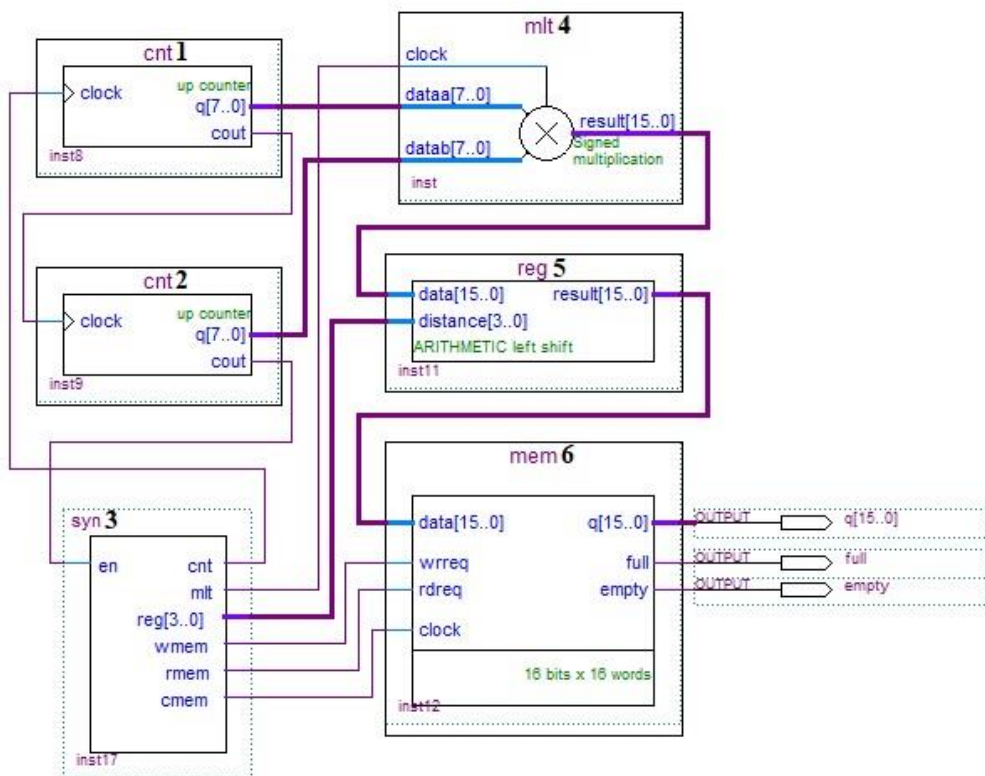


Рисунок 5.4 – Електрична схема генератора функцій Мебіуса на ПЛІС

### Модельовання генератора хвильових функцій Мебіуса на ПЛІС

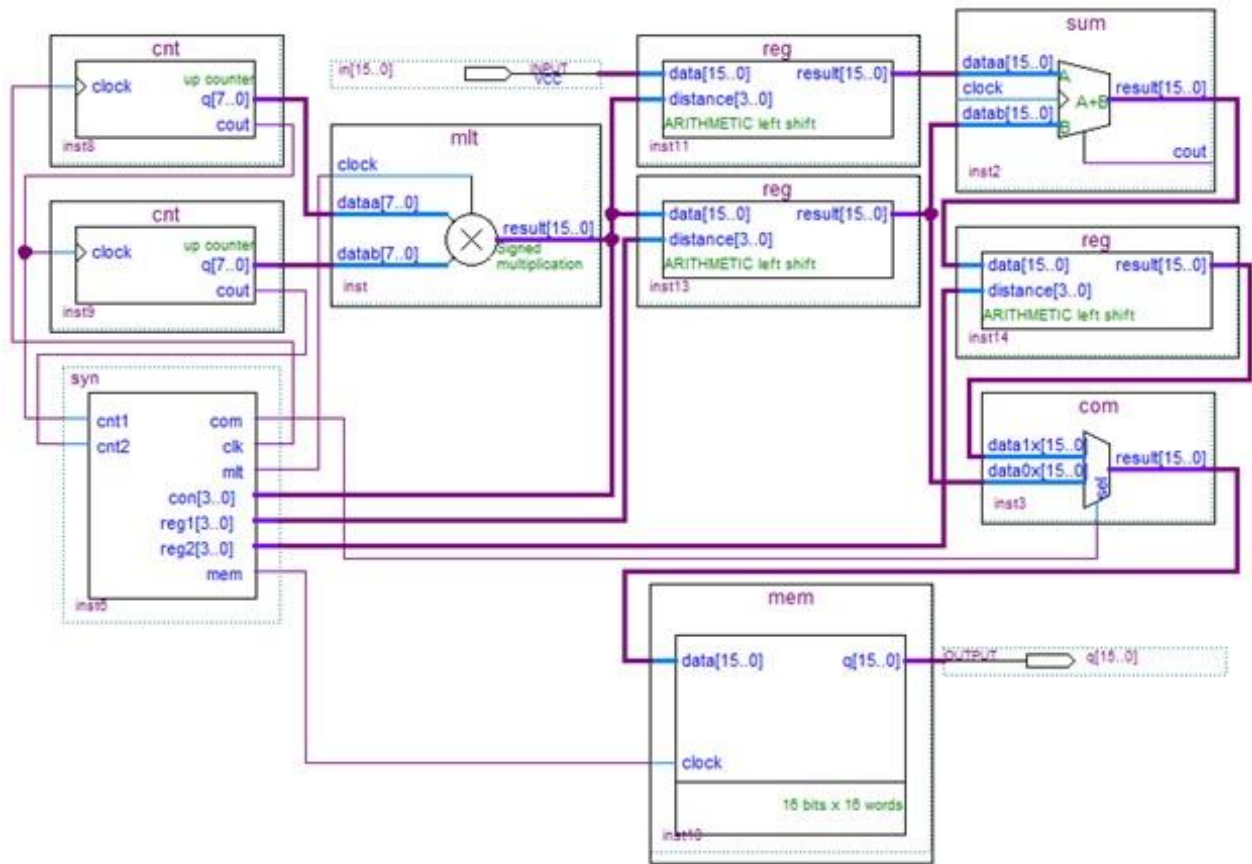


Рисунок 5.4 – Електрична схема генератора хвильових функцій Мебіуса на ПЛІС

Для порівняння складності реалізації пристрою було обрано дві мікросхеми EPF10K70RC240-4 сімейства FLEX10K, EPM7128SLC84-6 сімейства MUX7000S та EP2C70F89618 сімейства Cyclone 5, результат наведено в додатку Ж, та на рис.5.12 - 5.17 [25].

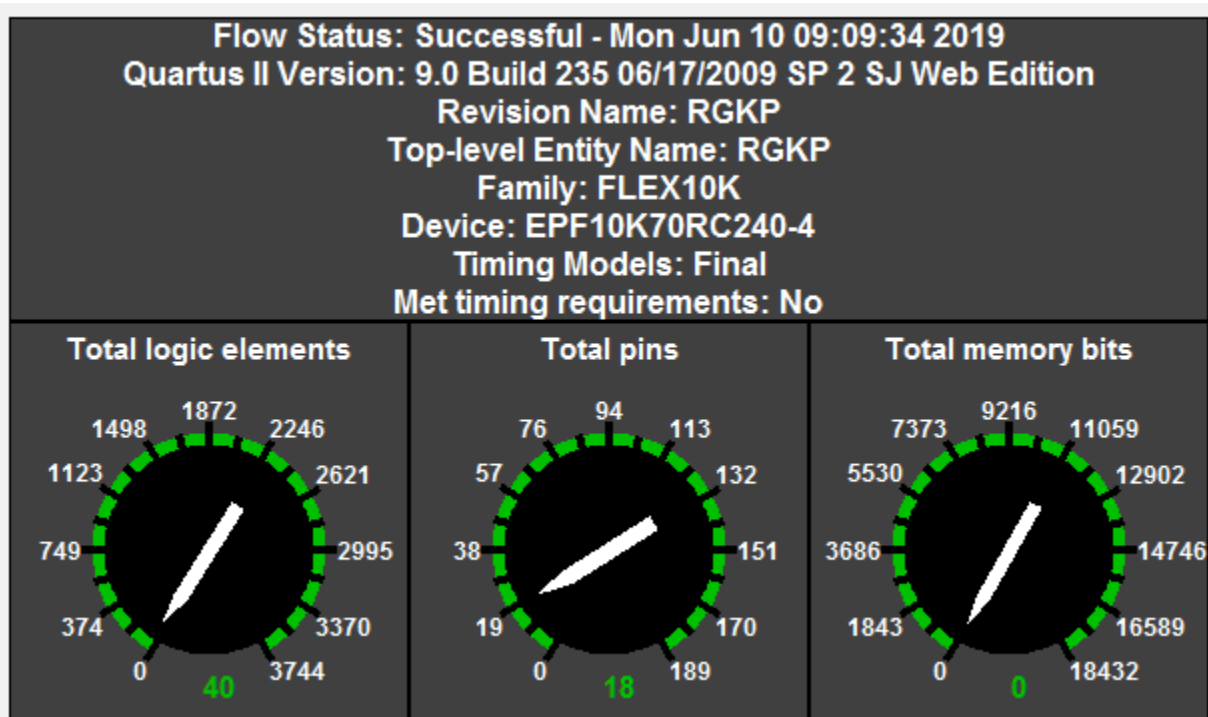


Рисунок 5.12 – Результат моделювання РГКП на мікросхемі EPF10K70RC240-4

	Slack	From	To $\Delta$	Actual P2P Time	Required P2P Time
1	N/A	UP/DN	MODE	34.000 ns	None
2	N/A	UP/DN	Q[0]	30.100 ns	None
3	N/A	UP/DN	Q[1]	29.800 ns	None
4	N/A	UP/DN	Q[2]	30.300 ns	None
5	N/A	UP/DN	Q[3]	37.100 ns	None
6	N/A	UP/DN	a	50.800 ns	None
7	N/A	UP/DN	b	47.100 ns	None
8	N/A	UP/DN	c1	38.200 ns	None
9	N/A	UP/DN	d	40.400 ns	None
10	N/A	UP/DN	e	44.600 ns	None
11	N/A	UP/DN	f	45.500 ns	None
12	N/A	UP/DN	g	48.100 ns	None

Рисунок 5.13 – Час затримки сигналу від входів до виходів на мікросхемі EPF10K70RC240-4

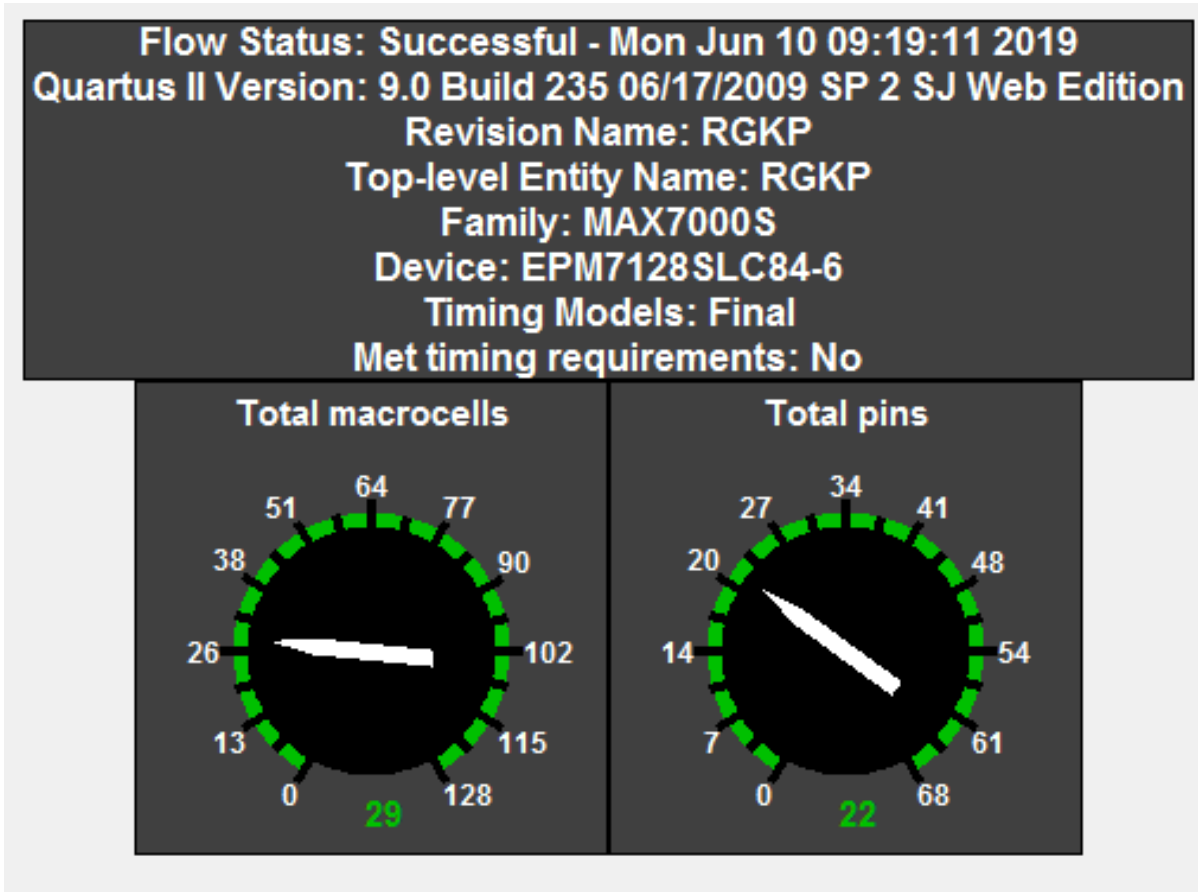


Рисунок 5.14 – Результат моделювання РГКП на мікросхемі EPM7128SLC84-6

	Slack	Actual P2P Time	From	To ▲	Required P2P Time
1	N/A	28.000 ns	UP/DN	MODE	None
2	N/A	17.100 ns	UP/DN	Q[0]	None
3	N/A	17.100 ns	UP/DN	Q[1]	None
4	N/A	17.100 ns	UP/DN	Q[2]	None
5	N/A	17.100 ns	UP/DN	Q[3]	None
6	N/A	18.200 ns	UP/DN	a	None
7	N/A	18.200 ns	UP/DN	b	None
8	N/A	17.100 ns	UP/DN	c1	None
9	N/A	18.200 ns	UP/DN	d	None
10	N/A	17.100 ns	UP/DN	e	None
11	N/A	17.100 ns	UP/DN	f	None
12	N/A	17.100 ns	UP/DN	g	None

Рисунок 5.15 – Час затримки сигналу від входів до виходів на мікросхемі EPM7128SLC84-6

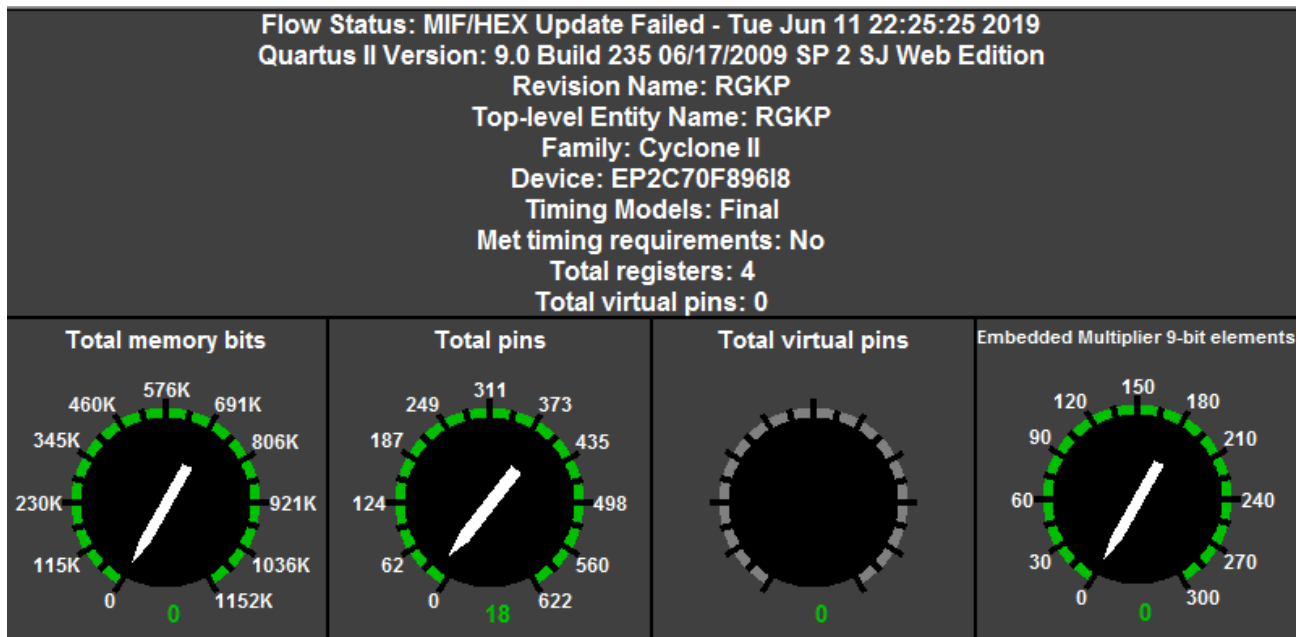


Рисунок 5.16 - Результат моделювання РГКП на мікросхемі EP2C70F89618

	Slack	Actual P2P Time	From	To $\Delta$	Required P2P Time
1	N/A	9.425 ns	UP/DN	MODE	None
2	N/A	8.048 ns	UP/DN	Q[0]	None
3	N/A	7.749 ns	UP/DN	Q[1]	None
4	N/A	7.749 ns	UP/DN	Q[2]	None
5	N/A	8.049 ns	UP/DN	Q[3]	None
6	N/A	9.319 ns	UP/DN	a	None
7	N/A	9.319 ns	UP/DN	b	None
8	N/A	9.619 ns	UP/DN	c1	None
9	N/A	9.319 ns	UP/DN	d	None
10	N/A	9.622 ns	UP/DN	e	None
11	N/A	9.620 ns	UP/DN	f	None
12	N/A	9.619 ns	UP/DN	g	None

Рисунок 5.17 - Час затримки сигналу від входів до виходів на мікросхемі EP2C70F89618

### 5.3 Висновки до розділу

В даному розділі було розглянуто САПР Altera Quartus II та створено схеми генераторів функцій Мебіуса за допомогою мови опису пристроїв HDL (Hardware Description Language). Проведено функціональне моделювання проектуемого пристрою у системі Quartus II, що дало можливість перевірити і відлагодити його перед безпосереднім програмуванням та конфігуруванням мікросхем.

Також даний пристрій був реалізований і промодельований на трьох мікросхемах: EPF10K70RC240-4 сімейства FLEX10K, EPM7128SLC84-6 сімейства MUX7000S та EP2C70F89618 сімейства Cyclone 5 в результаті моделювання отримали наступні дані (табл. 5.1)

Таблиця 5.1 - Результат моделювання

Сімейства	FLEX10K	MUX7000S	Cyclone 5
Мікросхемах	EPF10K70RC240-4	EPM7128SLC84-6	EP2C70F89618
Кількість логічних елементів або макрокомірок	40 з 3744 1,06 %	29 з 128 22,65%	28 з 68416 >1%
Кількість контактів мікросхеми	18 з 189 9,5%	22 з 68 32,35%	18 з 480 2%
Максимальний час затримки	50.800 нс	28.000 нс	9.622 нс

## 6 АНАЛІЗ КОМЕРЦІЙНОГО ПОТЕНЦІАЛУ РОЗРОБКИ

### 6.1 Оцінка наукового, технічного та економічного рівня НДДКР

Проаналізуємо рівень науково-дослідної роботи яка пов'язана з дослідженням генераторів функцій Мебіуса на FPGA. Виходячи з відповідних вимог НТП, доцільно орієнтуватися на час проведення НДДКР 3 роки (+1), причому технічні показники результатів плануються на рівні кращих світових зразків (0); наявність можливості отримання авторських свідоцтв на винахід – частковій можливості (0); а строк окупності витрат – 2 роки і менше (+3).

В таблиці 6.1 наведено критерії та бальна оцінка для визначення наукового та технічного рівня науково-дослідної роботи

Таблиця 6.1 – Критерії та бальна оцінка для визначення наукового, технічного та економічного рівня науково-дослідної роботи.

Критерії оцінки	Шкала критеріїв	Індекс оцінки
Час, необхідний для проведення НДР	2 роки і менше	+2
	3 роки	+1
	4 роки	0
	5-6 років	-1
	7 років і більше	-2
Технічні показники результатів розробки	Вище рівня кращих світових зразків	+2
	На рівні кращих світових зразків	0
	Нижче рівня кращих світових зразків	-2
Можливості отримання авторських свідоцтв на винахід	Впевненість в отриманні авторських свідоцтв	+2
	Частковій можливості	0
	Можливості немає	-1
Строк окупності витрат	2 роки і менше	+3
	3-4 роки	+2
	5 років	0
	6-7 років	-1
	8 років і більше	-2

В таблиці 6.2 наведено можливі результати оцінки теми НДДКР.



Таблиця 6.2 – Можливі результати оцінки теми НДДКР

Сума індексів	Оцінка теми
Позитивна(+)	Розробка є досить перспективною
Задовільна(0)	Розробка перспективна
Негативна(-)	Розробка не перспективна

Проаналізувавши дані таблиць 6.1 та 6.2, та підрахувавши загальну суму балів (+1-0+0+3=+4), робимо висновок, що дана науково-дослідна робота з дослідження генераторів Мебіуса на FPGA є досить перспективною.

#### 6.1.1 Оцінювання комерційного потенціалу розробки

Метою проведення технологічного аудиту є оцінювання комерційного потенціалу результатів НДДКР.

В результаті оцінювання можна зробити висновок щодо напрямів (особливостей) організації подальшого впровадження результатів з врахуванням встановленого рейтингу [24].

Рекомендується здійснювати оцінювання комерційного потенціалу розробки за 12-ма критеріями, наведеними в таблиці 6.3.

Таблиця 6.3 - Рекомендовані критерії оцінювання комерційного потенціалу розробки та їх можлива бальна оцінка

Бали (за 5-ти бальною шкалою)					
Критерій	0	1	2	3	4
Технічна здійсненність концепції:					
1	Достовірність концепції не підтверджена	Концепція підтверджена експертними висновками	Концепція підтверджена розрахунками	Концепція перевірена на практиці	Перевірено робото-здатність продукту в реальних умовах
Ринкові переваги (недоліки):					
2	Багато аналогів на малому ринку	Мало аналогів на малому ринку	Кілька аналогів на великому ринку	Один аналог на великому ринку	Продукт не має аналогів на великому ринку
3	Ціна продукту значно вища за ціни аналогів	Ціна продукту дещо вища за ціни аналогів	Ціна продукту приблизно дорівнює цінам аналогів	Ціна продукту дещо нижче за ціни аналогів	Ціна продукту значно нижче за ціни аналогів
4	Технічні та споживчі властивості продукту значно гірші, ніж в аналогів	Технічні та споживчі властивості продукту трохи гірші, ніж в аналогів	Технічні та споживчі властивості продукту на рівні аналогів	Технічні та споживчі властивості продукту трохи кращі, ніж в аналогів	Технічні та споживчі властивості продукту значно кращі, ніж в аналогів
5	Експлуатаційні витрати значно вищі, ніж в аналогів	Експлуатаційні витрати дещо вищі, ніж в аналогів	Експлуатаційні витрати на рівні експлуатаційних витрат аналогів	Експлуатаційні витрати трохи нижчі, ніж в аналогів	Експлуатаційні витрати значно нижчі, ніж в аналогів

Продовження таблиці 6.3

Ринкові перспективи					
6	Ринок малий і не має позитивної динаміки	Ринок малий, але має позитивну динаміку	Середній ринок з позитивною динамікою	Великий стабільний ринок	Великий ринок з позитивною динамікою
7	Активна конкуренція великих компаній на ринку	Активна конкуренція	Помірна конкуренція	Незначна конкуренція	Конкуренти в немає
Практична здійсненість					
8	Відсутні фахівці як з технічної, так і з комерційної реалізації ідеї	Необхідно наймати фахівців або витратити значні кошти та час на навчання наявних фахівців	Необхідне незначне навчання фахівців та збільшення їх штату	Необхідне незначне навчання фахівців	Є фахівці з питань як з технічної, так і з комерційної реалізації ідеї
9	Потрібні значні фінансові ресурси, які відсутні. Джерела фінансування ідеї відсутні	Потрібні незначні фінансові ресурси. Джерела фінансування відсутні	Потрібні значні фінансові ресурси. Джерела фінансування є	Потрібні незначні фінансові ресурси. Джерела фінансування є	Не потребує додаткового фінансування
10	Необхідна розробка нових матеріалів	Потрібні матеріали, що використовуються у військово-промисловому комплексі	Потрібні дорогі матеріали	Потрібні досяжні та дешеві матеріали	Всі матеріали для реалізації ідеї відомі та давно використовуються у виробництві

## Продовження таблиці 6.3

11	Термін реалізації ідеї більший за 10 років	Термін реалізації ідеї більший за 5 років. Термін окупності інвестицій більше 10-ти років	Термін реалізації ідеї від 3-х до 5-ти років. Термін окупності інвестицій більше 5-ти років	Термін реалізації ідеї менше 3-х років. Термін окупності інвестицій від 3-х до 5-ти років	Термін реалізації ідеї менше 3-х років. Термін окупності інвестицій менше 3-х років
12	Необхідна розробка регламентних документів та отримання великої кількості дозвільних документів на виробництво та реалізацію продукту	Необхідно отримання великої кількості дозвільних документів на виробництво та реалізацію продукту, що вимагає значних коштів та часу	Процедура отримання дозвільних документів для виробництва та реалізації продукту вимагає незначних коштів та часу	Необхідно тільки повідомлення відповідним органам про виробництво та реалізацію продукту	Відсутні будь-які регламентні обмеження на виробництво та реалізацію продукту

Результати оцінювання комерційного потенціалу розробки зведемо до таблиці 6.4.

Таблиця 6.4 - Результати оцінювання комерційного потенціалу розробки

Критерії	експерт		
	1	2	3
	Бали, виставлені експертами:		
1. Технічна здійсненність концепції	4	3	4
2. Ринкові переваги (наявність аналогів)	3	3	4
3. Ринкові переваги (ціна продукту)	4	4	3

Продовження таблиці 6.4

4. Ринкові переваги (технічні властивості)	4	3	3
5. Ринкові переваги (експлуатаційні витрати)	4	4	4
6. Ринкові перспективи (розмір ринку)	2	3	2
7. Ринкові перспективи (конкуренція)	2	2	3
8. Практична здійсненність (наявність фахівців)	3	3	2
9. Практична здійсненність (наявність фінансів)	3	3	3
10. Практична здійсненність (необхідність нових матеріалів)	2	2	2
11. Практична здійсненність (термін реалізації)	3	3	2
12. Практична здійсненність (розробка документів)	1	1	1
Сума балів	35	34	33
Середньоарифметична сума балів <u>СБ</u>	<b><u>34,0</u></b>		

За даними таблиці 6.4 зробимо висновок щодо рівня комерційного потенціалу дослідження. При цьому доцільно користуватися рекомендаціями, наведеними в таблиці 6.5.

Таблиця 6.5 - Рівні комерційного потенціалу розробки

Середньоарифметична сума балів СБ , розрахована на основі висновків експертів	Рівень комерційного потенціалу розробки
0 - 10	Низький
11 - 20	Нижче середнього
21 - 30	Середній
31 - 40	Вище середнього
41 - 48	Високий

Згідно проведених досліджень рівень комерційного потенціалу розробки становить 34,0 бала, що, згідно таблиці 6.5, свідчить про комерційну важливість проведення даних досліджень (рівень комерційного потенціалу розробки вище середнього).

#### 6.1.2 Розрахунок узагальненого коефіцієнта якості для нового рішення

В процесі дослідження необхідно розглянути основні технічні показники, пристрою, що може бути спроектований в результаті проведення дослідження генераторів функцій Мебіуса на FPGA. Ці показники по-різному впливають на загальну якість проектної розробки.

Узагальнений коефіцієнт якості ( $B_n$ ) для нового технічного рішення розрахуємо за формулою

$$B_n = \sum_{i=1}^k \alpha_i \cdot \beta_i, \quad (6.1)$$

де  $k$  – кількість найбільш важливих технічних показників, які впливають на якість нового технічного рішення;

$\alpha_i$  – коефіцієнт, який враховує питому вагу  $i$ -го технічного показника в загальній якості розробки. Коефіцієнт  $\alpha_i$  визначається експертним шляхом і при цьому має виконуватись умова  $\sum_{i=1}^k \alpha_i = 1$ ;

$\beta_i$  – відносне значення  $i$ -го технічного показника якості нової розробки.

Відносні значення  $\beta_i$  для різних випадків розраховують за такими формулами:

для показників, зростання яких вказує на підвищення в лінійній залежності якості нової розробки

$$\beta_i = \frac{I_{ni}}{I_{ai}}, \quad (6.2)$$

- де  $I_{ni}$  та  $I_{na}$  – чисельні значення конкретного  $i$ -го технічного показника якості відповідно для нової розробки та аналога;

- для показників, зростання яких вказує на погіршення в лінійній залежності якості нової розробки

$$\beta_i = \frac{I_{ai}}{I_{ni}}; \quad (6.3)$$

Використовуючи наведені залежності можемо проаналізувати та порівняти техніко-економічні характеристики аналогу та майбутньої розробки на основі отриманих наявних та проектних показників, а результати порівняння зведемо до таблиці 6.6.

Таблиця 6.6 – Порівняння основних параметрів пристрою що проектується та аналога.

Показники (параметри)	Одиниця вимірювання	Аналог	Проектований пристрій	Відношення параметрів нової розробки до аналога	Питома вага показника
Діапазон зміни частоти генерації	МГц	2	5	1,66	0,2
Максимальний час затримки сигналу	Нс.	20	50	2,5	0,35
Кількість інформаційних входів / виходів	Шт.	24	91	3,79	0,1
Максимальна робоча частота	МГц	50	200	4	0,25
Загальний обсяг пам'яті	КБіт	8	270	33,75	0,1

Узагальнений коефіцієнт якості ( $B_n$ ) для нового технічного рішення складе:

$$B_n = \sum_{i=1}^k \alpha_i \cdot \beta_i = 1,66 * 0,2 + 2,5 * 0,35 + 3,79 * 0,1 + 4 * 0,25 + 33,75 * 0,1 = 5,96.$$

Отже за технічними параметрами, згідно узагальненого коефіцієнту якості розробки, проєктований компонент переважає існуючі аналоги приблизно в 5,96 рази.

### 6.1.3 Визначення рівня конкурентоспроможності розробки



Проектування виробу розпочинається з прогнозу його конкурентоспроможності. В процесі попереднього оцінювання доцільності детального проектування нової розробки здійснимо оцінювання рівня конкурентоспроможності, яке проведемо визначенням сукупності параметрів, що підлягають оцінюванню.

Загальні технічні та економічні характеристики пристрою представлено в таблиці 6.7.

Таблиця 6.7 – Основні техніко-економічні показники аналога та пристрою, що проектується

Показники (параметри)	Одиниця вимірювання	Аналог	Проектований пристрій	Відношення параметрів нової розробки до аналога	Питома вага показника
Діапазон зміни частоти генерації	МГц	2	5	1,66	0,2
Максимальний час затримки сигналу	нс.	20	50	2,5	0,35
Кількість інформаційних входів/виходів	Шт.	24	91	3,79	0,1
Максимальна робоча частота	МГц	50	200	4	0,25
Загальний обсяг пам'яті	КБіт	8	270	33,75	0,1
Ціна пристрою	Грн.	5100	3000	0,58	1

Одиничний параметричний індекс розраховується за формулою

$$q_i = \frac{P_i}{P_{базі}}, \quad (6.4)$$

де  $q_i$  – одиничний параметричний індекс, розрахований за  $i$ -м параметром;

$P_i$  – значення  $i$ -го параметра виробу;

$P_{базі}$  – аналогічний параметр базового виробу-аналога, з яким проводиться порівняння.

Нормативні параметри оцінюються показником, який отримує одне з двох значень: 1 – пристрій відповідає нормам і стандартам; 0 – не відповідає.

Груповий показник конкурентоспроможності за нормативними параметрами розраховується як добуток частинних показників за кожним параметром за формулою

$$I_{нп} = \prod_{i=1}^n q_i, \quad (6.5)$$

де  $I_{нп}$  – загальний показник конкурентоспроможності за нормативними параметрами;

$q_i$  – одиничний (частинний) показник за  $i$ -м нормативним параметром;

$n$  – кількість нормативних параметрів, які підлягають оцінюванню.

За нормативними параметрами розроблюваний пристрій відповідає вимогам ДСТУ, тому  $I_{нп} = 1$ .

Значення групового параметричного індексу за технічними параметрами визначається з урахуванням вагомості (частки) кожного параметра

$$I_{гп} = \sum_{i=1}^n q_i \cdot \alpha_i, \quad (6.6)$$

де  $I_{гп}$  – груповий параметричний індекс за технічними показниками (порівняно з виробом-аналогом);

$q_i$  – одиничний параметричний показник  $i$ -го параметра;

$\alpha_i$  – вагомість  $i$ -го параметричного показника,  $\sum_{i=1}^n \alpha_i = 1$ ;

$n$  – кількість технічних параметрів, за якими оцінюється конкурентоспроможність.

Проведемо аналіз параметрів згідно даних таблиці 6.6.

$$I_{mn} = 1,66 * 0,2 + 2,5 * 0,35 + 3,79 * 0,1 + 4 * 0,25 + 33,75 * 0,1 = 5,96.$$

Груповий параметричний індекс за економічними параметрами розраховується за формулою

$$I_{EП} = \sum_{i=1}^m q_i \cdot \beta_i, \quad (6.7)$$

де  $I_{EП}$  – груповий параметричний індекс за економічними показниками;

$q_i$  – економічний параметр  $i$ -го виду;

$\beta_i$  – частка  $i$ -го економічного параметра,  $\sum_{i=1}^m \beta_i = 1$ ;

$m$  – кількість економічних параметрів, за якими здійснюється оцінювання.

Проведемо аналіз параметрів згідно даних таблиці .

$$I_{EП} = 0,87 * 1 = 0,58.$$

На основі групових параметричних індексів за нормативними, технічними та економічними показниками розрахуємо інтегральний показник конкурентоспроможності за формулою

$$K_{ИГТ} = I_{НП} \cdot \frac{I_{ТП}}{I_{EП}}, \quad (6.8)$$

$$K_{ИГТ} = 1 * 5,96 / 0,58 = 10,28.$$

Інтегральний показник конкурентоспроможності  $K_{ИГТ} > 1$ , отже проєктований пристрій переважає аналог за своїми техніко-економічними показниками.

Згідно проведених досліджень рівень комерційного потенціалу розробки становить 34,0 балів, що свідчить про комерційну важливість проведення даних досліджень (рівень комерційного потенціалу розробки вище середнього).

При оцінюванні за технічними параметрами, згідно узагальненого коефіцієнту якості розробки, удосконалений пристрій переважає існуючі аналоги приблизно в 5,96 рази.

Отже можна зробити висновок про доцільність проведення НДДКР з дослідження та розробки генераторів функцій Мебіуса на FPGA.

## 6.2 Розрахунок витрат на проведення НДДКР з дослідження генераторів функцій Мебіуса на FPGA

В техніко-економічному обґрунтуванні представленому в першому розділі даної магістерської кваліфікаційної роботи було приблизно обґрунтовано доцільність проведення НДДКР. Тому в даному розділі будуть проведені більш детальні розрахунки витрат на проведення НДДКР стосовно дослідження генераторів функцій Мебіуса на FPGA.

Для економічного розрахунку проведення НДДКР потрібно скласти кошторис витрат, який передбачає розрахунок визначених основних статей витрат [25].

Основна заробітна плата дослідників та розробників, яка розраховується за формулою 6.9.

$$Z_o = \frac{M}{T_p} \cdot t, \quad (6.9)$$

де  $M$  – місячний посадовий оклад конкретного розробника (дослідника), грн.;

$T_p$  – число робочих днів в місяці, 21 дн;

$t$  – число днів роботи розробника (дослідника).

Проведені розрахунки зводимо до таблиці 6.8.

Таблиця 6.8 – Основна заробітна плата дослідників та розробників

Найменування посади	Місячний посадовий оклад, грн.	Оплата за робочий день, грн.	Число днів роботи	Витрати на заробітну плату, грн.
1. Керівник проекту	10900,00	519,05	28	14533,33
2. Науковий співробітник	9900,00	471,43	20	9428,57
3. Інженер-метролог	9300,00	442,86	10	4428,57
5. Інженер-конструктор РЕА	9300,00	442,86	20	8857,14
5. Лаборант	5250,00	250,00	25	6250,00
Разом				43497,62

Витрати на основну заробітну плату працівників ( $Z_p$ ), що здійснюють підготовку робочих місць необхідних для дослідження генераторів функцій Мебіуса на FPGA, підготовку та формування баз даних, підготовку та монтаж обладнання, макетів, виготовлення дослідних зразків тощо, розраховуються на основі норм часу, які необхідні для виконання даної роботи, за формулою 6.10.

$$Z_p = \sum_1^n t_i \cdot C_i \cdot K_c, \quad (6.10)$$

де  $t_i$  - норма часу (трудомісткість) на виконання конкретної роботи, годин;

$n$  - число робіт по видах та розрядах;

$K_c$  - коефіцієнт співвідношень, який установлений в даний час Генеральною тарифною угодою між Урядом України і профспілками,  $K_c = 1,75$ ;

$C_i$  - погодинна тарифна ставка робітника відповідного розряду, який виконує відповідну роботу, грн./год.

$C_i$  визначається за формулою 6.11.

$$C_i = \frac{M_m \cdot K_i}{T_p \cdot T_{zm}}, \quad (6.11)$$

де,  $M_m$  – прожитковий мінімум працездатної особи, грн.,  $M_m = 2197,00$  (грн.);

$K_i$  - тарифний коефіцієнт робітника відповідного розряду;

$T_p$  - число робочих днів в місяці,  $T_p = 21$  дн;

$T_{zm}$  - тривалість зміни,  $T_{zm} = 8$  годин.

Проведені розрахунки винесемо до таблиці 6.9.

Таблиця 6.9 – Витрати на основну заробітну плату працівників

Найменування робіт	Трудомісткість, нормо-годин	Розряд роботи	Тарифний коефіцієнт	Погодинна тарифна ставка, грн.	Величина оплати, грн.
1. Монтаж	4,1	5	1,7	38,91	159,51
2.Наладка	2,0	6	2	45,77	91,54
3.Випробування	3,0	5	1,7	38,91	116,72
4. Виготовлення плати	4,0	6	2	45,77	183,08
5. Підгонка корпусу	0,9	5	1,7	38,91	33,07
6. Монтаж плати	0,6	6	2	45,77	27,46
Разом					611,38

Додаткова заробітна плата розробників, дослідників та працівників, які приймали участь в дослідженнях та розробці НДДКР розраховується як 11% від основної заробітної плати розробників та працівників 6.13

$$Z_d = Z_o \cdot 11 / 100\% \quad (6.13)$$

$$Z_d = (43497,62 + 611,38) \cdot 11 / 100 \% = 4851,99 \text{ (грн.)}$$

### 6.2.1 Нарахування на заробітну плату дослідників та працівників.

Згідно діючого законодавства нарахування на заробітну плату складають 22% від суми основної та додаткової заробітної плати 6.14

$$H_3 = (Z_o + Z_d) \cdot 22\% / 100\%, \quad (6.14)$$

$$H_3 = (43497,62 + 611,38 + 4851,99) \cdot 22\% / 100\% = 10771,42 \text{ (грн.)}$$

Витрати на матеріали на даному етапі проведення НДДКР пов'язані з використанням моделей елементів та моделювання роботи і досліджень за допомогою комп'ютерної техніки та створення експериментальних блоків і компонентів, тому дані витрати формуються на основі як офісних витратних матеріалів так і обмеженого переліку матеріалів [24].

Витрати на матеріали, що були використані при проведенні досліджень, розраховуються по кожному виду матеріалів за формулою

$$M = \sum_1^n H_i \cdot C_i \cdot K_i, \quad (6.15)$$

де, -  $H_i$  - витрати матеріалу  $i$ -го найменування, кг;

$C_i$  - вартість матеріалу  $i$ -го найменування, грн./кг.;

$K_i$  - коефіцієнт транспортних витрат,  $K_i = 1,1$ ;

$n$  - кількість видів матеріалів.

Проведені розрахунки зводимо до таблиці 6.10.

Таблиця 6.10 – Витрати на основні матеріали

Найменування матеріалу, марка, тип, сорт	Одиниця виміру	Ціна за одиницю, грн.	Витрачено	Вартість витраченого матеріалу, грн.
Папір канцелярський (А4)	уп.	111,00	4	444,00
Компакт-диски	шт.	9,99	5	49,95
Канцелярські товари	компл.	175,00	3	525,00
Тонер для принтера	кг	6250,00	0,3	1875,00
Флюс ФКСН	кг	165,00	0,1	16,50
Припій ПОС-61	кг	524,00	0,2	104,80
Спирт	л	127,00	0,06	7,62
Дріт монтажний	кг	254,00	0,09	22,86
Бензосуміш	л	45,00	0,08	3,60
Лак	л	135,00	0,065	8,78
Склотекстоліт СФ-2Н-35	кг	146,00	0,14	20,44
Смола поліамідна 68С	кг	75,00	0,06	4,50
Пресматеріал К- 124-38	кг	84,00	0,04	3,36
Всього				3086,41

З врахуванням транспортних витрат вартість матеріалів складе

$$M = 3086,41 * 1,1 = 3395,05 \text{ (грн.)}$$

Витрати на комплектуючі (основне обладнання, емулятори, моделі, комплектуючі макетів), що були використані при дослідженні генераторів функцій Мебіуса на FPGA, розраховуються за формулою 6.16.



$$H = \sum_1^n H_i \cdot C_i \cdot K_i , \quad (6.16)$$

де:  $H_i$  - кількість комплектуючих  $i$ -го виду, шт.;

$C_i$  - покупна ціна комплектуючих  $i$ -го виду, грн.;

$K_i$  - коефіцієнт транспортних витрат,  $K_i = 1,10$ ;

$n$  - кількість видів матеріалів.

Проведені розрахунки зводимо до таблиці 6.11.

Таблиця 6.11 – Витрати на комплектуючі для формування компонентів для НДДКР

Найменування комплектуючих	Кількість, шт.	Ціна за штуку, грн.	Сума, грн.
Резистори			
3590S-2-101-100R	2	38,80	77,60
R 0805	8	0,20	1,60
Конденсатори			
ЕСАР-КМ-330mkf - 16v	1	1,50	1,50
ТАЈР475К016RNJ	3	5,71	17,13
САР 0805	12	0,32	3,84
Котушки			
SMD 3D16 4.7UH	2	1,60	3,20
Діоди			
BAT54AW	4	0,40	1,60
HS1D	2	0,82	1,64
SS14	1	1,80	1,80
P4SMAJ5.0C	1	6,54	6,54
Кварцовий резонатор			
HC-49S 24	1	2,50	2,50

Транзистори			
IRFP4568	2	8,30	16,60
Мікросхеми			
EP4CE6E22C8N	1	145,00	145,00
CM6800T	2	35,00	70,00
MX25L3206E	1	12,80	12,80
25L3206E SOP8	1	19,50	19,50
Роз'єми			
РП 13-35	1	15,00	15,00
Всього			397,85

Витрати на комплектуючі з урахуванням транспортних витрат складають:

$$H = 397,85 \cdot 1,10 = 437,64 \text{ (грн.)}$$

### 6.2.2 Амортизація обладнання для проведення досліджень

В спрощеному вигляді амортизаційні відрахування по кожному виду обладнання, приміщень та програмному забезпеченню можуть бути розраховані з використанням прямолінійного методу амортизації за формулою 6.17.

$$A_{обл} = \frac{Ц_{б}}{T_{г}} \cdot \frac{t_{вик}}{12}, \quad (6.17)$$

де  $Ц_{б}$  – балансова вартість обладнання, приміщень тощо, які використовувались для розробки нового технічного рішення, грн.;

$t_{вик}$  – термін використання обладнання, приміщень під час розробки, місяців;

Таблиця 6.12 - Величина амортизаційних відрахувань

Найменування обладнання	Балансова вартість, грн	Строк корисного використання, років	Термін використання обладнання, міс.	Величина амортизаційних відрахувань, грн
Комп'ютеризована система проектування	26200,00	5	1	436,67
Вимірювальний комплекс	8750,00	5	1	145,83
Генератори сигналів	5264,00	7	1	62,67
Осцилограф	3845,00	7	1	45,77
Частотомір	6210,00	5	1	103,50
Вольтметр	5600,00	5	1	93,33
Всього				887,77

Витрати на силову електроенергію на проведення досліджень розраховують за формулою 6.18.

$$V_e = B \cdot P \cdot \Phi \cdot K_n, \quad (6.18)$$

де,  $B$  – вартість 1 кВт-години електроенергії,  $B = 2,91$  грн./кВт –година;

$P$  – встановлена потужність обладнання, кВт.;

$\Phi$  – фактична кількість годин роботи обладнання, годин. ;

$K_n$  – коефіцієнт використання потужності.

Всі проведені розрахунки зведемо до таблиці 6.13.

Таблиця 6.13 – Витрати на електроенергію при проведенні досліджень

Найменування обладнання	Кількість годин роботи обладнання, год.	Встановлена потужність, кВт	Коефіцієнт використання потужності	Величина оплати
Комп'ютеризована система проектування	160	0,72	0,95	318,47

Вимірювальний комплекс	100	0,72	0,95	199,04
Генератори сигналів	65	0,4	0,95	71,88
Осцилограф	65	0,32	0,95	57,50
Частотомір	54	0,4	0,95	59,71
Вольтметр	12,5	0,12	0,95	4,15
Всього				710,75

Інші витрати охоплюють: загальнопромислові витрати, адміністративні витрати, витрати на відрядження, матеріали, окремі непередбачені витрати, зв'язок, витрати на інтернет-послуги тощо.

Інші витрати доцільно приймати як 200...300% від суми основної заробітної плати дослідників та робітників. Величина інших витрат складе

$$I = (43497,62 + 611,38) * 200\% / 100\% = 88218,01 \text{ (грн.)}$$

Загальні витрати на проведення науково-дослідної роботи.

Сума всіх попередніх статей витрат дає загальні витрати на проведення науково-дослідної роботи

$$B = 43497,62 + 611,38 + 4851,99 + 10771,42 + 3086,41 + 437,64 + 887,77 + 710,75 + 88218,01 = 153072,98 \text{ (грн.)}$$

### 6.2.3 Розрахунок собівартості виготовлення розробленого пристрою

Витрати на матеріали, що були використані на розробку пристрою, розраховуються по кожному виду матеріалів за формулою:

$$M = \sum_1^n H_i \cdot C_i \cdot K_i, \quad (6.19)$$

де, -  $H_i$  - витрати матеріалу  $i$ -го найменування, кг;

$C_i$  - вартість матеріалу  $i$ -го найменування, грн./кг.;

$K_i$  - коефіцієнт транспортних витрат,  $K_i = 1,1$ ;

$n$  - кількість видів матеріалів,

Проведені розрахунки зводимо до таблиці 6.13.

Таблиця 6.13 – Витрати на основні матеріали

Найменування матеріалу, марка, тип, сорт	Одиниця виміру	Ціна за одиницю, грн.	Витрачено	Вартість витраченого матеріалу, грн.
Флюс ФКСН	кг	165,00	0,1	16,50
Припій ПОС-61	кг	524,00	0,2	104,80
Спирт	л	127,00	0,06	7,62
Дріт монтажний	кг	254,00	0,09	22,86
Бензосуміш	л	45,00	0,08	3,60
Лак	л	135,00	0,065	8,78
Склотекстоліт СФ-2Н-35	кг	146,00	0,14	20,44
Смола поліамідна 68С	кг	75,00	0,06	4,50
Пресматеріал К- 124-38	кг	84,00	0,04	3,36
Стержні текстолітові	кг	175,00	0,05	8,75
Стрічка поліхлорвінілова ізоляційна	кг	159,00	0,02	3,18
Всього				204,39

Вартість основних матеріалів з урахуванням транспортних витрат складає

$$M = 204,39 \cdot 1,1 = 224,82 \text{ (грн.)}$$

Витрати на комплектуючі, що були використані на виготовлення пристрою, розраховуються за формулою

$$H = \sum_1^n H_i \cdot C_i \cdot K_i, \quad (6.20)$$

де:  $H_i$  — кількість комплектуючих  $i$ -го виду, шт.;

$C_i$  — покупна ціна комплектуючих  $i$ -го виду, грн.;

$K_i$  - коефіцієнт транспортних витрат,  $K_i = 1,1$ ;

$n$  - кількість видів матеріалів.

Проведені розрахунки зводимо до таблиці 6.14.

Таблиця 6.14 – Витрати на комплектуючі

Найменування комплектуючих	Кількість , шт.	Ціна за штуку, грн.	Сума, грн.
Резистори			
3590S-2-101-100R	2	38,80	77,60
R 0805	8	0,20	1,60
Конденсатори			
ЕСАР-КМ-330mkf - 16v	1	1,50	1,50
ТАЈР475К016RNJ	3	5,71	17,13
САР 0805	12	0,32	3,84
Котушки			
SMD 3D16 4.7UH	2	1,60	3,20
Діоди			
BAT54AW	4	0,40	1,60
HS1D	2	0,82	1,64
SS14	1	1,80	1,80
P4SMAJ5.0C	1	6,54	6,54
Кварцовий резонатор			
НС-49S 24	1	2,50	2,50
Транзистори			
IRFP4568	2	8,30	16,60
Мікросхеми			
EP4CE6E22C8N	1	145,00	145,00
CM6800T	2	35,00	70,00
MX25L3206E	1	12,80	12,80
25L3206E SOP8	1	19,50	19,50
Роз'єми			
РП 13-35	1	15,00	15,00

Разом прибл.	397,85
--------------	--------

Витрати на комплектуючі з урахуванням транспортних витрат складають

$$H = 397,85 \cdot 1,10 = 437,64 \text{ (грн.)}$$

Витрати на основну заробітну плату робітників ( $Z_p$ ), що здійснюють виготовлення пристрою, складання та попереднє налагодження, розраховуються на основі норм часу, які необхідні для виконання даної роботи, за формулою 6.21.

$$Z_p = \sum_1^n t_i \cdot C_i \cdot K_c, \quad (6.21)$$

де  $t_i$  - норма часу (трудомісткість) на виконання конкретної роботи, годин;

$n$  - число робіт по видах та розрядах;

$K_c$  - коефіцієнт співвідношень, який установлений в даний час Генеральною тарифною угодою між Урядом України і профспілками,  $K_c = 1,75$ ;

$C_i$  - погодинна тарифна ставка робітника відповідного розряду, який виконує відповідну роботу, грн./год.

$C_i$  визначається за формулою 6.22.

$$C_i = \frac{M_n \cdot K_i}{T_p \cdot T_{зм}}, \quad (6.22)$$

де,  $M_n$  – прожитковий мінімум для працездатної особи, грн.,  $M_n = 2197,00$  грн.;

$K_i$  – тарифний коефіцієнт робітника відповідного розряду;

$T_p$  – число робочих днів в місяці,  $T_p = 21$  дн.;

$T_{зм}$  – тривалість зміни,  $T_{зм} = 8$  годин.

Проведені розрахунки заносимо до таблиці 6.15.

Таблиця 6.15 – Витрати на основну заробітну плату робітників

Найменування робіт	Трудоміст-кість, нормо-годин	Розряд роботи	Тарифний коефіцієнт	Погодинна тарифна ставка, грн.	Величина оплати, грн.
1. Монтаж	1,25	5	1,7	38,91	48,63
2. Наладка	1,3	6	2	45,77	59,50
3. Випробування	0,4	5	1,7	38,91	15,56
4. Виготовлення плати	1,2	6	2	45,77	54,93
5. Підгонка корпусу	0,5	5	1,7	38,91	19,45

Продовження таблиці 6.15.

6. Монтаж плати	0,4	6	2	45,77	18,31
7. Складання пристрою	0,8	6	2	45,77	36,62
8. Наладка пристрою	1,1	7	2,2	50,35	55,38
9. Регулювання компонентів	0,6	7	2,2	50,35	30,21
10. Випробування пристрою	0,6	6	2	45,77	27,46
11. Регулювання пристрою	0,1	7	2,2	50,35	5,03
Разом прибіл.					371,09

Додаткова заробітна плата робітників, які приймали участь в виготовленні пристрою.

Розраховується як 11% від основної заробітної плати розробників та робітників

$$Z_{\partial} = Z_o \cdot 11 / 100\% \quad (6.24)$$

$$Z_{\partial} = 371,09 \cdot 11 / 100 \% = 40,82 \text{ (грн.)}$$



#### 6.2.4 Нарахування на заробітну плату розробників та робітників.

Згідно діючого законодавства нарахування (ЄСВ) на заробітну плату складають 22 % від суми основної та додаткової заробітної плати.

$$H_3 = (Z_o + Z_d) \cdot 22 / 100\% \quad (6.25)$$

$$H_3 = (371,09 + 40,82) \cdot 22 / 100\% = 90,62 \text{ (грн.)}$$

Витрати на силову електроенергію розраховуються за формулою

$$V_e = V \cdot P \cdot \Phi \cdot K_n, \quad (6.26)$$

де,  $V$  – вартість 1 кВт-години електроенергії,  $V = 2,91$  грн./кВт –година;

$P$  – встановлена потужність обладнання, кВт.;

$\Phi$  – фактична кількість годин роботи обладнання, годин. ;

$K_n$  – коефіцієнт використання потужності,  $K_n=0,95$ .

Всі проведені розрахунки зведемо до таблиці 6.16.

Таблиця 6.16 – Витрати на електроенергію

Найменування обладнання	Кількість годин роботи обладнання, год.	Встановлена потужність, кВт	Коефіцієнт використання потужності	Величина оплати, грн
Монтажний комплект	1,4	0,32	0,95	1,24
Вимірювальний комплекс	0,7	0,15	0,95	0,29
Генератори сигналів	0,6	0,15	0,95	0,25
Осцилограф	0,65	0,16	0,95	0,29

Частотомір	2,6	0,82	0,95	5,89
Вольтметр	0,1	0,1	0,95	0,03
Паяльна станція	1,4	0,05	0,95	0,19
Всього				8,18

Загальновиробничі витрати розраховуються згідно нормативів до основної заробітної плати основних робітників і складають:

$$H_{зв} = Z_o * 210 / 100\% \quad (6.27)$$

$$H_{зв} = 371,09 * 210 / 100\% = 779,28 \text{ (грн.)}$$

#### 6.2.5 Виробнича собівартість одиниці продукції

Виробнича собівартість одиниці продукції визначається як сума всіх попередніх витрат

$$S = 371,09 + 40,82 + 90,62 + 204,39 + 437,64 + 8,18 + 779,28 = 1932,01 \text{ (грн.)}$$

Виробнича собівартість пристрою складає 1932,01 (грн.)

#### 6.2.6 Розрахунок ціни реалізації

Визначення можливої ціни реалізації об'єкта розробки здійснюється на підставі аналізу нижньої та верхньої межі ціни [26].

Нижня межа ціни ( $C_{нмр}$ ) захищає інтереси виробника продукції і передбачає, що ціна повинна покрити витрати виробника, які пов'язані з виробництвом та реалізацією продукції, і має забезпечити рівень

рентабельності не нижче того, що має підприємство при виробництві вже освоєної продукції.

Ціна реалізації пристрою в цьому випадку розраховується за формулою

$$C_{нмр} = S_v \cdot \left(1 + \frac{P}{100}\right) \cdot \left(1 + \frac{w}{100}\right), \quad (6.28)$$

де  $C_{нмр}$  – нижня межа ціни реалізації виробу, грн.;

$S_v$  – виробнича собівартість виробу, грн.;

$P$  – нормативний рівень рентабельності, %, рекомендується приймати  $P=20\dots60\%$ ;

$w$  – ставка податку на додану вартість, %, за станом на 2020 рік,  $w=18\%$ .

Необхідність врахування податку на додану вартість виникає у зв'язку з тим, що коли буде встановлюватись верхня межа ціни, а потім договірна ціна, то ціна базового виробу зазвичай містить цей податок.

$$C_{вмр} = 1932,01 \cdot (1 + 20/100) \cdot (1 + 20/100) = 2782,09 (\text{грн}).$$

Верхня межа ціни ( $C_{вмр}$ ) захищає інтереси споживача і визначається тією ціною, яку споживач готовий сплатити за продукцію з кращою споживчою якістю.

Параметри якості продукції змінюються у відповідності до показника якості і складає  $B_2 = 5,96$ , а ціна конкурентів на аналогічний продукт складає 5100,00 грн.

$$C_{вмр} = C_{б} \cdot B_n \quad (6.29)$$

$$C_{вмр} = 5100,00 \cdot 5,96 = 30401,10 (\text{грн.})$$

Договірна ціна ( $C_{дог}$ ) може бути встановлена за домовленістю між виробником і споживачем в інтервалі між нижньою та верхньою лімітними цінами згідно виразу 6.30.

$$C_{нмр} < C_{дог} < C_{вмр} \cdot \quad (6.30)$$

З метою забезпечення реалізації продукції договірну ціну приймемо у розмірі 3000,00 грн. Така ціна забезпечить підприємству виробнику покриття витрат і додаткові конкурентні переваги на ринку, зацікавивши споживачів покращеними характеристиками та нижчою ціною в порівнянні з конкурентами.

### 6.2.7 Розрахунок чистого прибутку для виробника від реалізації нового технічного рішення

Розрахунок чистого прибутку для виробника проводиться за формулою 6.31.

$$\Pi = \left\{ \left[ C_p - \frac{(C_p - MP) \cdot f}{100} - S_b - \frac{q \cdot S_b}{100} \right] \cdot \left[ 1 - \frac{h}{100} \right] \right\} \cdot N \quad (\text{грн.}), \quad (6.31)$$

де:  $C_p$  – ціна реалізації виробу, носія з програмним продуктом тощо, грн.;

$MP$  – вартість матеріальних та інших ресурсів, які були придбані виробником для виготовлення готової продукції; рекомендується приймати:  $MP = (0,4 \div 0,6)C_p$ ;

$S_b$  – виробнича собівартість вибору, носія з програмним продуктом тощо, (грн.);

$f$  – зустрічна ставка податку на додану вартість, % . В 2020 р.  $f = 16,67\%$ ;

$h$  – ставка податку на прибуток, %. В 2020 р.  $h = 18\%$ ;

$q$  – норматив, який визначає величину адміністративних витрат, витрат на збут та інші операційні витрати, %; рекомендується приймати  $q = 5 \div 10\%$  .

$N$  – число виробів (носіїв), які планується реалізувати за рік, 280 шт.;

$\Pi = 3000,00 - (3000,00 - 642,02) \cdot 16,67/100\% - 1932,01 - (0,1 \cdot 1932,01) \cdot (1 - 18/100) \cdot 280 = 110601,73$  (грн.)

Чистий прибуток для виробника складе 110601,73 (грн.)

Розрахуємо термін окупності витрат  $T_o$  ( в роках) для виробника за формулою 6.32

$$T_o = \frac{B}{\Pi} \quad (6.32)$$

де  $B$  – кошторис витрат на розробку та дослідження,  $B=153072,98$  грн.

$\Pi$  – чистий прибуток для виробника протягом одного року  
 $\Pi=110601,73$  грн.

$$T_o = 153072,98 / 110601,73 = 1,38 \text{ року.}$$

Термін окупності складає менше нормативного строку, отже розробку можна вважати економічно вигідною для виробника.

Розрахунок економічного ефекту на ціні для споживача від придбання нового технічного рішення проведемо за формулою 6.33.

$$\Delta Ц = Ц_1 - Ц_2 \quad (6.33)$$

де:  $Ц_1$  – ціна аналога, 5100,00 (грн.);

$Ц_2$  – ціна нового виробу, 3000,00 (грн.)

$$\Delta Ц = Ц_1 - Ц_2 = 5100,00 - 3000,00 = 2100,00 \text{ (грн.)}$$

Отже споживач буде мати економічний ефект на ціні від придбання нового виробу, тому розробку можна вважати економічно вигідною для споживача.

### 6.3 Висновки до розділу

При проектуванні виробу були проведені розрахунки витрат на науково-дослідну та дослідно-конструкторську роботу, які склали 153072,98 грн та визначена виробнича собівартість одиниці нового технічного рішення, яка

склала 1932,01 грн, визначений чистий прибуток (110601,73 грн), який може отримати виробник протягом одного року від реалізації 280 шт. даної розробки. Також був визначений строк окупності витрат для виробника, який складає 1,38 року і є меншим за нормативний.

Отже, можна зробити висновок, що застосування нового виробу для споживача є економічно вигідним, бо споживач отримує економічний ефект від ціни придбання в 2100,00 грн, що підтверджує економічну доцільність нової розробки.

## 7 ОХОРОНА ПРАЦІ ТА БЕЗПЕКА В НАДЗВИЧАЙНИХ СИТУАЦІЯХ

Зменшення імовірності виникнення виробничого травматизму та захворювань при забезпеченні нормованих показників умов праці є основною метою охорони праці.

В цьому розділі проводиться розгляд шкідливих, небезпечних і уражаючих для людини та оточуючого довкілля чинників, що виникають під час проведення розробки генераторів Мебіуса на FPGA. Тут висвітлюються, зокрема, технічні рішення з виробничої санітарії та гігієни праці, визначення допустимої довжини провідника (антени), при якій напруженість магнітного поля на робочому місці знаходиться в межах норми, технічні рішення з промислової та пожежної безпеки під час проведення розробки, безпека в надзвичайних ситуаціях.

В процесі розробки даного пристрою на працівників впливають ті або інші небезпечні та шкідливі виробничі фактори (НШВФ) фізичної та психофізіологічної груп відповідно до [27].

### 7.1 Гігієна праці та виробнича санітарія

#### 7.1.1 Мікроклімат та склад повітря робочої зони

Вибираємо для приміщення, в якому проводяться роботи з розробки генераторів Мебіуса на FPGA, категорію важкості робіт за фізичним навантаженням – легка Іб.

Згідно із [28] допустимі параметри мікроклімату у робочій зоні для теплового та холодного періодів року приведені у таблиці 7.1.

Таблиця 7.1 – Допустимі показники мікроклімату [2]

Період року	Категорія робіт	Температура повітря, °С для робочих місць		Відносна вологість повітря, %	Швидкість руху повітря, м/с
		постійних	непостійних		
Холодний	Іб	20-24	17-25	75	≤0,2
Теплий	Іб	21-28	19-30	60 при 27°С	0,1-0,3

Розкид значень температури повітря вздовж висоти робочої зони для всіх категорій робіт допускається до 3°С. При опроміненні менше 25% поверхні тіла працівника, нормована інтенсивність теплового опромінення – 100 Вт/м<sup>2</sup>.

Вміст шкідливих речовин в повітрі робочої зони не повинен перевищувати гранично допустимих концентрацій (ГДК), які використовуються при проектуванні виробничих приміщень (будівель), обладнання, технологічних процесів, вентиляцій, для контролю за якістю виробничого середовища. ГДК шкідливих речовин, які використовуються в даному виробничому приміщенні наведено в таблиці 7.2.

Таблиця 7.2 – ГДК шкідливих речовин у повітрі робочої зони

Назва речовини	Параметр, що нормується	Значення	Клас небезпеки
Пил нетоксичний	ГДК, мг/м <sup>3</sup>	0,15	4
Іони n <sup>+</sup> , n <sup>-</sup>	число іонів в 1 см <sup>3</sup> повітря	50000	–

Для забезпечення необхідних за нормативами показників мікроклімату та чистоти повітря робочої зони запропоновано: в приміщенні повинна бути розміщена система кондиціонування для теплого і опалення для холодного



періодів року; щоденне вологе прибирання; припливно-витяжна система вентиляції, а при несприятливих погодних умовах кондиціонування.

### 7.1.2 Виробниче освітлення

Для забезпечення раціональних гігієнічних умов на робочих місцях великі вимоги висуваються до кількісних та якісних параметрів освітлення.

З точки зору задач зорової роботи в приміщенні, в якому проводяться роботи з розробки генераторів Мебіуса на FPGA, відповідно до [29] знаходимо, що вони відповідають III розряду зорових робіт. Приймаємо контраст об'єкта з фоном – середній та характеристику фону – середню, яким відповідає підрозряд 6.

Нормовані значення коефіцієнта природного освітлення (КПО) та мінімальні значення освітленості для штучного освітлення наведені в таблиці 7.3.

Таблиця 7.3 – Нормативні значення КПО та мінімальні освітленості при штучному освітленні

Характеристика зорової роботи	Найменший розмір об'єкта розрізне., мм	Розряд зорової роботи	Під розряд зорової роботи	Контраст об'єкта розрізнення з фоном	Характеристика фону	Освітленість при штучному освітленні, лк			КПО, %	
						Комбіноване		загальне	Природне освітлення (бокове)	Суміщене освітлення (бокове)
						всього	у т. ч. від загального			
Високої точності	0,3-0,5	III	в	середній	Середній	750	200	300	2	1,2

Оскільки приміщення розташоване в місті Вінниця (2-га група забезпеченості природним світлом), а вікна розташовані за азимутом  $180^\circ$ , то за таких обставин КЕО визначатиметься за формулою [28, 29]

$$e_N = e_H m_N [\%], \quad (7.1)$$

де  $e_H$  – табличне значення КЕО, %;

$m_N$  – коефіцієнт світлового клімату;

$N$  – порядковий номер групи забезпеченості природним світлом.

За відомими значеннями отримаємо нормовані значення КПО для бокового та суміщеного освітлення

$$e_{N, \text{б}} = 2 \cdot 0,85 = 1,7 (\%);$$

$$e_{N, \text{с}} = 1,2 \cdot 0,85 = 1,02 (\%).$$

Для забезпечення нормативних значень показників освітлення запропоновано: при недостатньому природному освітлені в світлу пору доби доповнення штучним завдяки використанню газорозрядних ламп з утворенням системи суміщеного освітлення; застосування загального штучного освітлення у темну пору доби.

### 7.1.3 Виробничі віброакустичні коливання

Зважаючи на те, що під час експлуатації пристроїв крім усього іншого обладнання використовується устаткування, робота якого супроводжується шумом та вібрацією, необхідно передбачити шумовий та вібраційний захист.

Встановлено, що приміщення, в якому проводиться робота з розробки генераторів Мебіуса на FPGA може містити робочі місця із шумом та вібрацією, що виходить від суміжних виробничих приміщень.

З метою запобігання травмуванню працівників від дії шуму та вібрації вони підпадає під нормування. Головним документом стосовно виробничого шуму, що діє в Україні, є [30], згідно з яким допустимі рівні звукового тиску, рівні звуку та еквівалентні рівні шуму на робочих місцях у промислових приміщеннях не повинні перевищувати значень, які приведені у таблиці 7.4. Норми виробничих вібрацій наведені в таблиці 7.5 для 3-ї категорії (технологічна) типу "в".

Таблиця 7.4 – Нормовані рівні звукового тиску і еквівалентні рівні звуку

Рівні звукового тиску в дБ в октавних полосах із середньо-геометричними частотами, Гц									Рівні звуку та еквівалентні рівні звуку, дБА
31,5	63	125	250	500	1000	2000	4000	8000	
86	71	61	54	49	45	42	40	38	50

Таблиця 7.5 – Нормовані рівні віброприскорення [6]

Гранично допустимі рівні віброприскорення, дБ, в октавних полосах із середньо-геометричними частотами, Гц						Коректовані рівні віброприскорення, дБА
2	4	8	16	31,5	63	
36	33	33	39	45	51	33

З метою забезпечення допустимих показників віброакустичних коливань в приміщенні передбачено: постійне змащування підшипників вентиляторів вентиляційної системи; використання в конструкціях устаткування віброізоляції та акустичних екранів.

### 7.1.4 Виробничі випромінювання

Аналіз умов праці показав, що приміщення, де проводиться робота з розробки може містити електромагнітні випромінювання.

Гранично допустимі рівні електромагнітних полів наведені в таблиці 7.6.

Таблиця 7.6 – Гранично допустимі значення електромагнітних полів на робочих місцях згідно [14]

Параметри та одиниці вимірювання	Граничні значення в діапазонах частот					
	1-10 кГц	10-60 кГц	0,06-3 МГц	3-30 МГц	30-50 МГц	50-300 МГц
$E_{ГД}$ , В/м	1000	700	500	300	80	
$E_{H_{ГД}}$ , $(В/м)^2 \cdot год$	120000	40000	20000	7000	800	
$H_{ГД}$ , А/м	75	57	50	–	3,0	–
$E_{H_{ГД}}$ , $(А/м)^2 \cdot год$	675	390	200	–	0,72	–

З метою забезпечення захисту та досягнення нормованих рівнів випромінювань необхідно застосовувати екранні фільтри та інші засоби захисту, що пройшли випробування в акредитованих лабораторіях і мають щорічний гігієнічний сертифікат.

Визначимо допустиму довжину провідника (антени), по якому протікає струм силою в  $I = 5,5$  А, при якій напруженість магнітного поля на робочому місці, віддаленому на  $r = 0,35$  м, знаходиться в межах норми.

Біля джерела ЕМВ виділяють ближню зону (зону індукції), що знаходиться на відстані  $r \leq \lambda / 2\pi$ , і далеку зону (зону випромінювання), для якої  $r > \lambda / 2\pi$ , де  $\lambda$  – довжина хвилі, м.

Допустиму довжину провідника (антени) в умовах магнітного поля для ближньої зони можна визначити з формули

$$H_{\text{бл}} = \frac{IL}{4\pi r^2} \text{ [А/м]}, \quad (7.2)$$

звідки

$$L = \frac{4\pi r^2 H_{\text{бл}}}{I} \text{ [м]}, \quad (7.3)$$

де  $H_{\text{бл}}$  – напруженість магнітного поля дальньої зони, А/м;

$r$  – віддаленість робочого місця, м;

$I$  – сила струму, А.

Для діапазону частот 0,06...3 МГц  $H_{\text{ГД}} = 50$  А/м.

Після підстановки відомих значень у формулу (7.3), одержимо

$$L = \frac{4 \cdot 3,14 \cdot 0,35^2 \cdot 50}{5,5} = 13,987 \text{ ( м)}.$$

7.2 Технічні рішення з промислової та пожежної безпеки під час проведення розробки генераторів Мебіуса на FPGA

### 7.2.1 Безпека щодо організації робочих місць

Конструкція робочого місця, його розміри та взаємне розташування його елементів повинні відповідати антропометричним, психофізіологічним і фізіологічним характеристикам працівника, а також характеру роботи [31].

Площа одного робочого місця повинна становити не менше 6,0 м<sup>2</sup>, об'єм приміщення – не менше як 20 м<sup>3</sup>, висота – не менше 3,2 м [32].

Інтер'єр приміщень потрібно оздоблювати дифузно-віддзеркалювальними матеріалами з коефіцієнтом відбиття: стелі 0,7-0,8; стін 0,4-0,5; підлоги 0,2-0,3.

Поверхня підлоги повинна бути рівною, без вибоїн, не слизькою, зручною для вологого прибирання, мати антистатичні властивості.

Не дозволяється використовувати для оздоблення інтер'єру полімерні матеріали, які забруднюють повітря шкідливими хімічними речовинами та сполуками.

### 7.2.2 Електробезпека

У середині приміщення, в якому проводиться робота з розробки генераторів Мебіуса на FPGA, значну увагу потрібно надати уникненню небезпеки ураження електричним струмом. Згідно [33] це приміщення належить до приміщень із підвищеною небезпекою ураження електричним струмом в наслідок наявності значної (більше 75 %) відносної вологості. Через це безпека використання електрообладнання має забезпечуватись комплексом заходів, що передбачають використання ізоляції струмовідних елементів, захисних блокувань, захисного заземлення та ін [34].

### 7.2.3 Пожежна безпека

Відповідно до [35] приміщення, в якому проводиться робота з розробки генераторів Мебіуса на FPGA, відноситься до категорії пожежної небезпеки В.

Це приміщення відноситься до 2-го ступеня вогнестійкості, в якому приміщення знаходяться в будівлі з несучими та огорожувальними конструкціями з природних або штучних кам'яних матеріалів, бетону, залізобетону із застосуванням листових і плитних негорючих матеріалів.

Мінімальні межі вогнестійкості конструкцій приміщення, що розглядається наведені в таблиці 7.7. В таблиці 7.8 наведено протипожежні норми проектування будівель і споруд.

Таблиця 7.7 – Гранично допустимі рівні електромагнітних полів (безперервне випромінювання, амплітудна або кутова модуляція)

Номер діапазону	Метричний розподіл діапазонів	Частоти	Довжина хвиль, $\lambda$	ГДР, В/м
5	Кілометрові хвилі (низькі частоти, НЧ)	30-300 кГц	10-1 км	25
6	Гептаметрові хвилі (середні частоти, СЧ)	0,3-3 МГц	1-0,1 км	15
7	Декаметрові хвилі (високі частоти, ВЧ)	3-30 МГц	100-10 м	$3 \cdot \lg \lambda$
8	Метрові хвилі (дуже високі частоти, ДВЧ)	30-300 МГц	10-1 м	3

Таблиця 7.8 – Мінімальні межі вогнестійкості приміщення [36]

Ступінь вогнестійкості будівлі	Стіни				Колони	Східчасті майданчики	Плити та інші несучі конструкції	Елементи покриття	
	Несучі та східчасті клітки	Самонесучі	Зовнішні несучі	Перегородки				Плити, прогони	Балки, ферми
2	REI 120	REI 60	E 15	EI 15	R 120	R 60	REI 45	REI 15	R 30
	M0	M0	M0	M0	M0	M0	M0	M0	M0

Таблиця 7.9 – Протипожежні норми проектування будівель і споруд [36]

Об'єм приміщення, тис. м <sup>3</sup>	Категорія пожежної небезпеки	Ступінь вогнестійкості	Відстань, м, при щільності людського потоку в загальному проході, осіб/м <sup>2</sup>			Кількість людей на 1 м ширини евакуиводу	Відстань між будівлями та спорудами, м, для ступеня їх вогнестійкості			Найбільша кількість поверхів	Максимально допустима площа поверху, м <sup>2</sup> , для числа поверхів		
			до 1	2-3	4-5		I,II	III	IV,V		1	2	3 і більше
до 15	B	2	100	60	40	110	9	9	12	8	не обмежується		

Примітка. R – втрати несучої здатності; E – втрати цілісності; I – втрати теплоізолювальної спроможності; M – показник здатності будівельної конструкції поширювати вогонь (межа поширення вогню); M0 – межа поширення вогню дорівнює 0 см.

Вибираємо, що приміщення, де проводиться робота з розробки, має бути оснащено двома вогнегасниками, пожежним щитом, ємністю з піском [37].

7.3 Безпека у надзвичайних ситуаціях. Дослідження безпеки роботи генератора Мебіуса на FPGA в умовах дії загрозливих чинників надзвичайних ситуацій

В даній частині розділу необхідно провести дослідження безпеки роботи генератора Мебіуса на FPGA в умовах дії іонізуючих випромінювань та електромагнітного імпульсу.

Вплив радіації приводить як до оборотних, так і необоротних змін електричних властивостей твердотільних приладів і інтегральних схем. Оскільки такі зміни можуть призводити до відмов електронних підсистем, значні зусилля останнім часом направляються на розробку методів, що дозволяють уникнути погіршення параметрів мікроелектронного обладнання



при опроміненні. У багатьох випадках вирішувати цю проблему доцільно шляхом створення радіаційно-стійких приладів і інтегральних схем [38].

Основні наслідки впливу опромінення на електронні пристрої – іонізація і зсув атомів. Вони викликають різні зміни в напівпровідникових приладах.

При бомбардуванні кремнію й заряджені частинки можуть викликати зсув атомів з положення рівноваги. У випадку фотонів цей процес реалізується за рахунок появи комптоновських електронів з досить великою енергією, які потім взаємодіють із ядрами мішені. Поки ядрам передається мінімальна енергія (для кремнію 21 еВ), буде відбуватися зсув атомів. Відсутність атома у своєму нормальному положенні – це перший вид радіаційного дефекту.

В опроміненому кремнії можуть зустрічатися різні типи дефектів. Елементарні дефекти іноді називають точковими або ізольованими. Можливе виникнення областей з більшим числом досить близько розташованих дефектів. Така область називається кластером дефектів або каскадом зсувів. Згідно з фізикою напівпровідників, атоми домішки в решітках кремнію мають дискретні рівні енергії, які лежать у забороненій зоні між мінімумом зони провідності й максимумом валентної зони. Порушення періодичності атомної решітки може привести до виникнення деяких рівнів енергії в забороненій зоні. До їхньої появи приводять, зокрема, радіаційні дефекти, і саме ці дефектні стани або центри впливають на електричні властивості напівпровідникових приладів. Тому є необхідним провести оцінку стійкості роботи генератора Мебіуса на FPGA саме при впливах іонізуючих випромінюваннях та електромагнітному імпульсі.

### 7.3.1 Дослідження безпеки роботи генератора Мебіуса на FPGA в умовах дії іонізуючих випромінювань

За критерій безпеки роботи генератора в цих умовах приймається таке максимальне значення дози опромінення елементної бази ( $D_{epi}, P$ ), при якому в

елементній базі можуть виникнути зміни, але пристрій ще буде працювати з необхідною якістю.

В якості критерію по стійкості роботи можна використати граничне значення дози радіації

$$D_{gp} = k \cdot D_{zv} \cdot k_{nosl}, \quad (7.4)$$

де  $k$  – коефіцієнт надійності (приймається  $k = 0,92$ );

$D_{zv}$  – доза, яка відповідає початку зворотних змін в елементах;

$k_{nosl}$  - коефіцієнт послаблення радіації (приймається  $k_{nosl} = 5$ ).

Доза, яка відповідає початку зворотних змін в елементах, що дорівнює мінімальному значенню  $D_{epi}$ . Оскільки даний генератора Мебіуса на FPGA міститиме в своїй будові мікросхеми, тому допустима експозиційна доза цих елементів РЕС становитиме  $D_{epi} = 10^3$  (P). Отже подальші розрахунки проводяться відповідно до цього значення.

Шляхом підстановки числових значень в (5.1) розраховується  $D_{gp}$ :

$$D_{gp} = 0,92 \cdot 10^3 \cdot 5 = 4600(P).$$

Отже, працездатність генератора Мебіуса на FPGA в умовах дії іонізуючих випромінювань можлива при  $D_{gp} < 4600P$ .

### 7.3.2 Дослідження безпеки роботи генератора Мебіуса на FPGA в умовах дії електромагнітного імпульсу

Початкові дані: напруга живлення:  $U_{жс} = 12V$ ; максимальна довжина горизонтальної струмопровідної частини електричної принципової схеми:  $l_B = 5$  м.

В якості показника стійкості елементів системи до дії електромагнітного імпульсу використовують коефіцієнт безпеки [39]

$$K_{\delta} = 20 \lg \frac{U_{\delta}}{U_{B(\Gamma)}} \geq 40 \text{дБ}, \quad (7.5)$$

де  $U_{\delta}$  - допустиме коливання напруги живлення;

$U_{B(\Gamma)}$  - напруга наведена за рахунок електромагнітних випромінювань у вертикальних (горизонтальних) струмопровідних системах.

Спочатку визначається допустиме коливання напруги живлення

$$U_{\delta} = U_{\text{жс}} + \frac{U_{\text{жс}}}{100} \cdot N, \quad (7.6)$$

де  $N$  - допустимі коливання (приймається  $N = 5\%$ )

Шляхом підстановки числових даних в (5.3) отримується

$$U_{\delta} = 12 + \frac{12}{100} \cdot 5 = 12,6(B).$$

Визначається максимально очікувана напруга в горизонтальних лініях [20]

$$U_B = \frac{U_{\delta}}{10^{\frac{K}{20}}}. \quad (7.7)$$

Після підстановки числових даних

$$U_B = \frac{12,6}{10^{\frac{40}{20}}} = 0,126(B).$$

З формули визначається горизонтальна складова напруженості електричного поля [40]

$$U_B = E_{\Gamma} \cdot l_B. \quad (7.8)$$

Отже,  $E_r$  визначається

$$E_r = \frac{U_B}{l_B}. \quad (7.9)$$

Після підстановки числових даних в формулу (7.9)

$$E_r = \frac{0,126}{5} = 0,0252 (B/m).$$

Вертикальна складова напруженості електричного поля визначається з формули [40]

$$E_r = 10^{-3} \cdot E_B. \quad (7.10)$$

Тоді  $E_B$  буде

$$E_B = 0,0252 \cdot 1000 = 25,2 (B/m).$$

Це значення вертикальної складової напруженості електромагнітного поля можна вважати граничним, до якого гарантується безпечна робота генератора Мебіуса на FPGA.

#### 7.4 Висновки

Під час написання цього розділу було розглянуто такі питання охорони праці і безпеки в надзвичайних ситуаціях, як технічні рішення з гігієни праці і виробничої санітарії, визначення допустимої довжини провідника (антени), при якій напруженість магнітного поля на робочому місці знаходиться в межах норми, технічні рішення з промислової та пожежної безпеки при проведенні розробки генераторів Мебіуса на FPGA, безпека у надзвичайних ситуаціях.

## ВИСНОВКИ

В даній магістерській кваліфікаційній роботі проведено дослідження існуючих методів реалізації функцій Мебіуса, та враховуючи їх недоліки розроблено схеми генераторів Мебіуса на FPGA, на основі отриманої схеми побудовано генератор функцій Мебіуса, а також генератор хвильових функцій Мебіуса, що дозволяє розширити функціональні можливості генератора та галузь застосування даних генераторів при обробці сигналів різної складності, та вирішення ряду важливих обернених задач у прикладній фізиці та задач обробки сигналів. Застосувавши методи перетворення Мебіуса до оцінок обернених перетворень ряду Фур'є деяких часто використовуваних форм хвиль, таких як квадратна хвиля, трикутна хвиля, і вивів розширену формулу синуса, косинуса та загальні періодичні функції на різних часто використовуваних формах сигналів.

Пристрій було побудовано на програмованих логічних інтегральних схемах (FPGA) та проведено автоматичне проектування пристрою на рівні тригерних примітивів, макрофункцій та мегафункцій у графічному редакторі САПР Altera Quartus II. Також пристрій був реалізований і промодельований на трьох мікросхемах: EPF10K70RC240-4 сімейства FLEX10K, EPM7128SLC84-6 сімейства MUX7000S та EP2C70F89618 сімейства Cyclone 5, в результаті отримали що максимальна затримка становить 50,8 нс та ресурс мікросхеми займає 40 логічних елементів.

При проектуванні виробу в розділі аналізу комерційного потенціалу розробки були проведені розрахунки витрат на науково-дослідну та дослідно-конструкторську роботу, які склали 153072,98 грн та визначена виробнича собівартість одиниці нового технічного рішення, яка склала 1932,01 грн, визначений чистий прибуток (110601,73 грн), який може отримати виробник протягом одного року від реалізації 280 шт. даної розробки. Також був

визначений строк окупності витрат для виробника, який складає 1,38 року і є меншим за нормативний.

Отже, можна зробити висновок, що застосування нового виробу для споживача є економічно вигідним, бо споживач отримує економічний ефект від ціни придбання в 2100,00 грн, що підтверджує економічну доцільність нової розробки.

В розділі охорони праці та безпека в надзвичайних ситуаціях було проведено дослідження безпеки роботи генератора Мебіуса на FPGA при дії іонізуючих випромінювань та електромагнітного імпульсу. Як видно з отриманих результатів, генератора Мебіуса на FPGA є стійким до дії іонізуючих випромінювань.

Згідно з виконаними розрахунками безпека роботи генератора Мебіуса на FPGA в умовах дії електромагнітного імпульсу можлива при напруженості вертикальної складової електричного поля  $E_B < 25,2 \text{В/м}$ .

Під час виконання охорона праці та безпека в надзвичайних ситуаціях цього розділу було розглянуто такі питання охорони праці і безпеки в надзвичайних ситуаціях, як технічні рішення з гігієни праці і виробничої санітарії, визначення допустимої довжини провідника (антени), при якій напруженість магнітного поля на робочому місці знаходиться в межах норми, технічні рішення з промислової та пожежної безпеки при проведенні розробки генераторів Мебіуса на FPGA, безпека у надзвичайних ситуаціях.

**ПЕРЕЛІК ПОСИЛАНЬ**

1. F. Akhter and M. S. A. Mamun, "Pseudo random binary sequence: A new approach over finite field and its properties," 2017 International Conference on Electrical, Computer and Communication Engineering (ECCE), Cox's Bazar, 2017, pp. 676-680, doi: 10.1109/ECACE.2017.7912990.
2. S. Lin and M. Chen, "Applications of Mobius transform in image processing and cryptography," 2010 2nd International Conference on Signal Processing Systems, Dalian, 2010, pp. V2-257-V2-259, doi: 10.1109/ICSPS.2010.5555500.
3. L. chaodong, C. fang and S. wuxun, "The Chen-Mobius multi-carriers digital communication system and its simulation," 2007 International Workshop on Anti-Counterfeiting, Security and Identification (ASID), Xiamen, Fujian, 2007, pp. 381-385, doi: 10.1109/IWASID.2007.373660.
4. S. Lin, "An introduction of Chen-Mobius transform and its application," 2013 6th International Congress on Image and Signal Processing (CISP), Hangzhou, 2013, pp. 1562-1567, doi: 10.1109/CISP.2013.6743924.
5. Букреев И.Н., Мансуров Б.М. – Микроэлектронные схемы цифровых устройств. – Москва: Сов. Радио, 1975. – 386 с.
6. Проектування комп'ютерних систем на основі мікросхем програмованої логіки: монографія / С. А. Іванець, Ю. О. Зубань, В. В. Казимир, В. В. Литвинов. Суми : Сумський державний університет, 2013. – 313 с. ISBN 978-966-657-491-9.
7. Кофанов В.Л. Математичні та схемотехнічні основи цифрових пристроїв: Навч. посібник. – Вінниця: УНІВЕРСУМ-Вінниця, 2005. – 165 с.
8. Комолов Д.А., Мьяльк Р.А., Зобенко А.А., Филипов А.С. Системы автоматизированного проектирования фирмы Altera MAX+plus II и Quartus II. Краткое описание и самоучитель. – М.: РадиоСофт, 2002. – 352 с.

9. Altera Quartus II Software v12.0 — Subscription Edition vs. Web Edition. [http://www.altera.com/literature/po/ss\\_quartussevswe.pdf](http://www.altera.com/literature/po/ss_quartussevswe.pdf) 3. Quartus II Handbook. Version 9.1. Altera, 2009. – 1820 p.
10. Кофанов В.Л. Базовые элементы цифровых интегральных микросхем: Учеб. пособие. – К.: УМК ВО, 1988. – 116 с.
11. Кофанов В. Л. Посібник з проектування цифрових пристроїв: Навч. посібник (електронний варіант). Вінниця, 2005.
12. Калабеков Б.А. Цифровые устройства и микропроцессорные системы: Учебник для техникумов связи. – М.: Горячая линия – Телеком, 2002. – 336 с.
13. Д.В. Гаврілов, А.Ю. Воловик, Н.М. Гаврілова, Н.В. Кофанова, Д.В. Яровий. Універсальний регістр на ПЛІС // Вісник Хмельницького національного університету. Серія: Технічні науки. – Хмельницький, 2019, № 2 (271). С. 188-191. DOI 10.31891/2307-5732-2019-271-2-188-191.
14. И. Н. Букреев, В. И. Горячев, Б. М. Мансуров. Микроэлектронные схемы цифровых устройств: 4-е издание, переработанное и дополненное. Москва. Россия: Техносфера, 2009
15. Б. В. Басич, Д. В. Гаврілов, О.Е. Белов, Ю. В. Ситай. “Дешифратор семисегментного коду в унітарний”. МКИ Н03М 13/00, Н03М 7/00. №u201600023, Липень 25, 2016.
16. Q. Wang, S. Yu, C. Guyeux, Design of Digital Chaotic Systems Updated by Random Iterations (SpringerBriefs in Applied Sciences and Technology), Springer, 1st ed. 2018 ed., 124 p., 2018, ISBN: 978-3319735481.
17. Chaofan Yu, Lingli Wang and Xuegong Zhou, "Automatic layout generator for embedded FPGA cores," 2011 9th IEEE International Conference on ASIC, Xiamen, 2011, pp. 385-388. doi: 10.1109/ASICON.2011.6157202.
18. P. Pfeifer, F. Hosseinzadeh and H. T. Vierhaus, "On comparison of configurable encoders in Xilinx and Altera FPGAs," 2017 International Conference on Applied Electronics (AE), Pilsen, 2017, pp. 1-4. doi: 10.23919/AE.2017.8053605.



19. Y. Ruan, Y. Tang, W. Yao, Z. Wang and S. Xu, "A single chip multi-functional DDS waveform generator based on FPGA with SOPC design flow," Proceedings of the 10th World Congress on Intelligent Control and Automation, Beijing, 2012, pp. 4206-4210. doi: 10.1109/WCICA.2012.6359183.
20. Д. В. Гаврілов, О. В. Осадчук, О. С. Звягін. Основи комп'ютерного проектування та моделювання РЕА. Частина 1 : лабораторний практикум. Вінниця, Україна: ВНТУ, 2015.
21. Д. В. Гаврілов, О. С. Звягін, О. В. Осадчук, А. Ю. Савицький. Основи комп'ютерного проектування та моделювання РЕА. Частина 2 : лабораторний практикум. Вінниця, Україна: ВНТУ, 2017
22. Д.В. Гаврілов, Д. В. Яровий. Реверсивний генератор кодових послідовностей на FPGA // XLVIII Науково-технічна конференція факультету інфокомунікацій, радіоелектроніки та наносистем (2019) / Секція радіотехніки. Вінниця, Україна: ВНТУ, 2019.
23. Esteban Tlelo-Cuautle, José de Jesús Rangel-Magdaleno, Luis Gerardo de la Fraga, Engineering Applications of FPGAs: Chaotic Systems, Artificial Neural Networks, Random Number Generators, and Secure Communication Systems, Springer, 1st ed., 222 p., 2016, ISBN: 978-3319341132.
24. Методичні вказівки до виконання студентами-магістрантами наукового напрямку економічної частини магістерських кваліфікаційних робіт / Уклад. В.О. Козловський – Вінниця: ВНТУ, 2012. – 22 с.
25. Козловський В.О. Техніко-економічні обґрунтування та економічні розрахунки в дипломних проектах та роботах. Навчальний посібник. – Вінниця : ВДТУ, 2003. – 75с.
26. Кавецький В. В. Економічне обґрунтування інноваційних рішень: практикум / В. В. Кавецький, В. О. Козловський, І. В. Причепка – Вінниця : ВНТУ, 2016. – 113 с.
27. ГОСТ 12.0.003-74.ССБТ. Опасные и вредные производственные факторы. Классификация.

28. ДСН 3.3.6.042-99. Санітарні норми мікроклімату виробничих приміщень.
29. ДБН В.2.5-28-2006. Природне і штучне освітлення.
30. Пособие по расчету и проектированию, естественного, искусственного и совмещенного освещения НИИСФ – М.: Стройиздат. 1985. – 384 с.
31. ДСН 3.3.6-037-99. Санітарні норми виробничого шуму, ультразвуку та інфразвуку.
32. ДСН 3.3.6.039-99. Державні санітарні норми виробничої та загальної вібрацій.
33. ГОСТ 12.2.032-78. ССБТ. Рабочее место при выполнении работ сидя. Общие эргономические требования.
34. Методичні вказівки до опрацювання розділу "Охорона праці та безпека в надзвичайних ситуаціях" в дипломних проектах і роботах студентів спеціальностей, що пов'язані з функціональною електронікою, автоматизацією та управлінням / Уклад. О. В. Березюк, М. С. Лемешев. – Вінниця : ВНТУ, 2012. – 64 с.
35. ДНАОП 0.00-1.21-98 Правила безпечної експлуатації електроустановок споживачів. – К. : Держнаглядохоронпраці, 1998. – 382 с.
36. ДБН В.2.5-27-2006. Захисні заходи електробезпеки в електроустановках будинків і споруд.
37. ДБН В.1.1.7-2002. Пожежна безпека об'єктів будівництва.
38. НАПБ Б.03.001-2004. Типові норми належності вогнегасників.
39. СНиП 2.09.02-85. Противопожарные нормы проектирования зданий и сооружений.
40. ДСанПіН 3.3.6-096-2002. Державні санітарні норми і правила при роботі з джерелами електромагнітних полів.

Додаток А  
(обов'язковий)

ЗАТВЕРДЖУЮ  
Завідувач кафедри РТ  
д.т.н., професор О.В. Осадчук

\_\_\_\_\_ « 26 » \_\_\_\_\_ 09 \_\_\_\_\_ 2020 р.  
(підпис)

ТЕХНІЧНЕ ЗАВДАННЯ  
на виконання магістерської кваліфікаційної роботи  
**Розробка генераторів Мебіуса на FPGA**  
08-36.МКР.019.00.000 ТЗ

Керівник МКР к.т.н., доцент.  
Д.В. Гаврілов  
\_\_\_\_\_ « \_\_\_\_ » \_\_\_\_\_ 2020 р.  
(підпис)

Розробив студент гр. РТ-19м  
Д. В. Яровий.  
\_\_\_\_\_ « \_\_\_\_ » \_\_\_\_\_ 2020 р.  
(підпис)

## 1. ПІДСТАВА ДЛЯ ВИКОНАННЯ РОБОТИ

Робота проводиться на підставі наказу ректора по Вінницькому національному технічному університеті №214 від 25.09.2020 р. та індивідуального завдання на МКР.

Дата початку роботи: 03.09.2020 р.

Дата закінчення: 10.12.2020 р.

## 2. МЕТА І ПРИЗНАЧЕННЯ МКР

**Метою роботи** є створення та дослідження генераторів Мебіуса на FPGA.

**Об'єктом дослідження** є розробка теоретичних засад, методів та засобів для застосування функцій Мебіуса в різноманітних задачах та розробках пристроїв передачі інформації.

**Предметом дослідження** – генератори Мебіуса на основі сучасних спеціалізованих мікросхем та високонадійних напівпровідникових структур. В магістерській кваліфікаційній роботі для досягнення поставленої мети розв'язуються такі завдання:

1. Проведення аналізу сучасного стану розробки пристроїв передачі інформації на основі функцій Мебіуса та виявлено базові переваги та недоліки приладів, що вже існують.

2. Попередній розрахунок структурної схеми генераторів Мебіуса на FPGA, та створення макетної плати для реалізації .

3. Проведення експериментальних досліджень генераторів Мебіуса. Оцінювання роботи пристрою на високих частот за допомогою системи автоматизованого проектування показало, що задані параметри відповідають умовам технічного завдання та принципу роботи пристрою в цілому.

4. Розробка блоків генераторів Мебіуса на новій елементній базі, дозволить розширити та діапазон роботи пристрою, при покращенні масо-габаритних властивостей.

**Методи дослідження ґрунтуються на використанні:**

а) основних положень теорії функції комплексної змінної (створення математичних моделей);

б) диференціального та інтегрального числення (створення математичних моделей);

в) методів розрахунку лінійних електричних кіл з використанням матриць (електричні розрахунки);

**Наукова новизна одержаних результатів**

Наукова новизна роботи полягає в отриманні таких результатів:

1. Запропоновано новий підхід при побудові генераторів функцій Мебіуса з застосуванням спеціалізованих мікросхем.

2. За рахунок використання сучасної елементної бази вдалося вдосконалити швидкодію генераторів функцій Мебіуса при обробці інформації.

3. У порівнянні з іншими методами реалізації функції Мебіуса, які побудовані на аналоговій елементній базі, пристрій побудований з застосуванням швидкодіючих цифрових пристроїв, що дає змогу добитися високої точності вимірювання та більшої стабільності процесі роботи.

4. Удосконалено математичні моделі елементів схеми, що застосовуються при моделюванні у САПР, які, на відміну від існуючих, враховують зміни температури та стабільності напруги живлення.

#### 4 Джерела розробки

1. F. Akhter and M. S. A. Mamun, "Pseudo random binary sequence: A new approach over finite field and its properties," 2017 International Conference on Electrical, Computer and Communication Engineering (ECCE), Cox's Bazar, 2017, pp. 676-680, doi: 10.1109/ECACE.2017.7912990.

2. S. Lin and M. Chen, "Applications of Mobius transform in image processing and cryptography," 2010 2nd International Conference on Signal Processing Systems, Dalian, 2010, pp. V2-257-V2-259, doi: 10.1109/ICSPS.2010.5555500.

3. Калабеков Б.А. Цифровые устройства и микропроцессорные системы: Учебник для техникумов связи. – М.: Горячая линия – Телеком, 2002. – 336 с.

4. Д.В. Гаврілов, А.Ю. Воловик, Н.М. Гаврілова, Н.В. Кофанова, Д.В. Яровий. Універсальний регістр на ПЛІС // Вісник Хмельницького національного університету. Серія: Технічні науки. – Хмельницький, 2019, № 2 (271). С. 188-191. DOI 10.31891/2307-5732-2019-271-2-188-191 с.

5. Козловський В. О. Основи підприємництва. Курс лекцій. Част. 1. / В. О. Козловський – Вінниця : ВНТУ, 2005. – 196 с.

6. Козловський В. О. Основи підприємництва. Курс лекцій. Част. 2 / В. О. Козловський – Вінниця : ВНТУ, 2006. – 184 с.

7. Козловський В. О. Інноваційний менеджмент : Навчальний посібник / В. О. Козловський – Вінниця : ВНТУ, 2007. – 210 с.

8. ДСН 3.3.6.042-99. Санітарні норми мікроклімату виробничих приміщень.

9. ДБН В.2.5-28-2006. Природне і штучне освітлення.

10. Пособие по расчету и проектированию, естественного, искусственного и совмещенного освещения НИИСФ – М.: Стройиздат. 1985. – 384 с.

11. ДСН 3.3.6-037-99. Санітарні норми виробничого шуму, ультразвуку та інфразвуку.

12. ДБН В.1.1.7-2002. Пожежна безпека об'єктів будівництва.

## ВИКОНАВЕЦЬ

Вінницький національний технічний університет, кафедра радіотехніки,  
студент групи РТ-19м Яровий Дмитро Володимирович.

### 5 Технічні вимоги

#### 5.1 Технічні вимоги для реалізації генераторів Мебіуса:

– діапазон робочих частот, МГц	1 ... 200
– зведена похибка вимірювання, не більше	1%
– час вимірювання, не більше	1 мс
– споживана потужність, не більше	50 мА
– живлення пристрою має відбуватися від джерела живлення ЕОМ з напругами	± 5В
– вид обміну інформацією	паралельний
– інформаційна ємність даних	16Мб
– вид передачі даних	неперервний
– час готовності до роботи, не більше	0,5 хв

#### 5.2 Конструктивні вимоги:

– маса пристрою, не більше	1 кг
– габаритні розміри, не більше	150×75×80 мм
– пристрій має вписуватися в сучасний дизайн комп'ютерної техніки	
– конструкція пристрою має бути блочною для покращення ремонтпридатності	

#### 5.3 Експлуатаційні вимоги:

– час неперервної роботи в робочих умовах, не менше	8 год
– час наробки на відмову, не менше	4000 год
– термін роботи, не менше	10 років
– технічний ресурс, не менше	22000 год

#### 5.4 Кліматичні умови експлуатації

– температурний діапазон в робочій зоні	(0 ... 60)°С
– відносна вологість повітря в робочій зоні	(0 ... 80)%
– атмосферний тиск повітря в робочій зоні	(700...800) мм.рт.ст

## 6. ЕТАПИ МКР І ТЕРМІНИ ЇХ ВИКОНАННЯ

№ з/п	Назва етапів магістерської кваліфікаційної роботи	Термін виконання		Очікувані результати	Звітна документація
1.	Огляд літературних джерел. Вибір та узгодження теми МКР	03.09.2020	14.09.2020	Проведено огляд літературних джерел. Вибрана тема	Узгодження теми МКР по кафедрі
2.	Аналіз літературних джерел. Попередня розробка основних розділів	15.09.2020	21.09.2020	Аналіз літературних джерел. Підготовлений матеріал основних розділів	Вступ
3.	Затвердження теми. Розробка технічного завдання	21.09.2020	25.09.2020	Розроблене ТЗ	Наказ ВНТУ про затвердження теми Додаток А
4.	Аналіз вирішення поставленої задачі. Розробка структурної схеми	26.09. 2020	09.10.2020	Проведений аналіз. Розроблені схеми пристрою	Вступ Розділ 1-2 Звіт по переддипломній практиці
5.	Електричні розрахунки. Експериментальне дослідження	10.10.2020	25.10 2020	Проведені розрахунки та дослідження	Розділ 3
6.	Розділ моделювання	26.10.2020	04.11.2020	Проведено моделювання	Результати моделювання
7.	Розробка графічної частини МКР	05.11.2020	15.11.2020	Плакати. Структурні та електричні схеми	Графічна частина
8.	Аналіз економічної ефективності розробки	16.11.2020	19.11.2020	Економічна частина	Розділ 4
9.	Охорона праці (ОП)	19.11.2020	22.11.2020	Частина БЖД	Розділ 5
10.	Оформлення пояснювальної записки та графічної частини	23.11.2020	29.11.2020	Оформлена документація	ПЗ та графічна частина
11.	Нормоконтроль	30.11.2020	01.12.2020	Підпис нормоконтроля	Оформлена ПЗ та графічна частина
12.	Попередній захист МКР, доопрацювання, рецензування МКР	02.12.2020	04.12.2020	Позитивні відзиви	Відзив. Рецензія
13.	Захист МКР ЕК	11.12.2020	14.12.2020	Позитивний захист	Протокол ЕК

## 7. ОЧІКУВАНІ РЕЗУЛЬТАТИ ТА ПОРЯДОК РЕАЛІЗАЦІЇ МКР

В результаті виконання роботи будуть розроблені:

- рапропоновано новий підхід при побудові генераторів функцій Мебіуса з застосуванням спеціалізованих мікросхем.
- за рахунок використання сучасної елементної бази вдалося вдосконалити швидкодію генераторів функцій Мебіуса при обробці інформації.
- у порівнянні з іншими методами реалізації функції Мебіуса, які побудовані на аналоговій елементній базі, пристрій побудований з застосуванням швидкодіючих цифрових пристроїв, що дає змогу добитися високої точності вимірювання та більшої стабільності процесі роботи.
- удосконалено математичні моделі елементів схеми, що застосовуються при моделювання у САПР, які, на відміну від існуючих, враховують зміни температури та стабільності напруги живлення;
- розділ безпеки життєдіяльності.
- розділ економічної частини.

## 8 МАТЕРІАЛИ, ЯКІ ПОДАЮТЬСЯ ПІСЛЯ ЗАКІНЧЕННЯ РОБОТИ ТА ПІД ЧАС ЕТАПІВ

За результатами виконання МКР до ЕК подаються пояснювальна записка, графічна частина МКР, відзив і рецензія.

## 9 ПОРЯДОК ПРИЙМАННЯ МКР ТА ЇЇ ЕТАПІВ

Поетапно результати виконання МКР розглядаються керівником роботи та обговорюються на засіданні кафедри.

Захист магістерської кваліфікаційної роботи відбувається на відкритому засіданні ЕК.

## 10. ВИМОГИ ДО РОЗРОБЛЮВАНОЇ ДОКУМЕНТАЦІЇ

Документація, що розробляється в процесі виконання досліджень повинна містити:

- нову структурну та принципову схеми генераторів Мебіуса на FPGA;



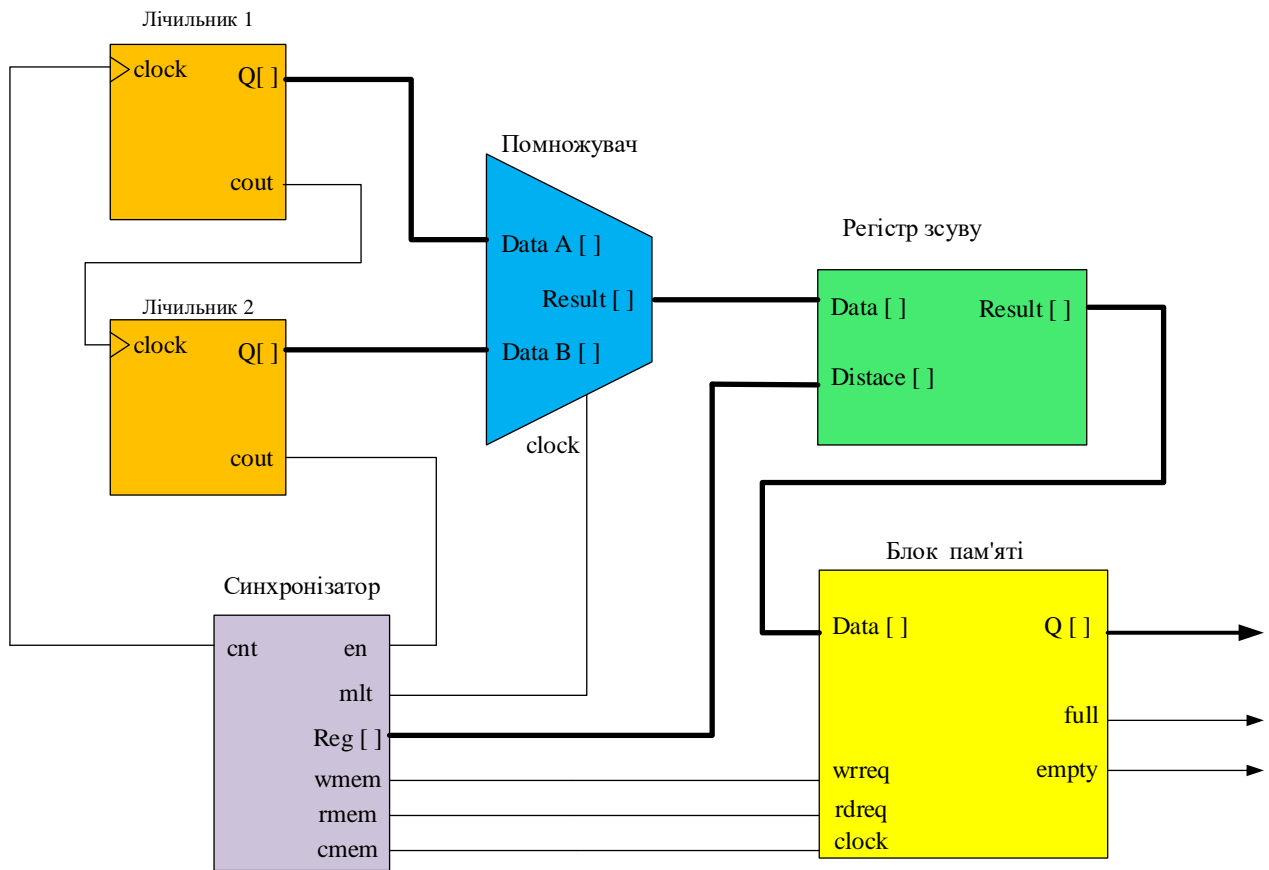
- реалізація генераторів на сучасні елементній базі;
- виконати автоматичне проектування пристрою на доцільному рівні (макрофункції, мегафункції) у САПР. Навести потрібні файли проекту із зазначенням його імені та дати стисле тлумачення результатів, порівняти їх з результатами проектування вручну.
- виконати автоматичне проектування пристрою на тому самому або вищому структурному рівні у САПР;
- розділ безпеки життєдіяльності;
- розділ економічної частини.

## 11. ВИМОГИ ЩОДО ТЕХНІЧНОГО ЗАХИСТУ ІНФОРМАЦІЇ З ОБМЕЖЕНИМ ДОСТУПОМ

У зв'язку з тим, що інформація не є конфіденційною, заходи з її технічного захисту не передбачаються.

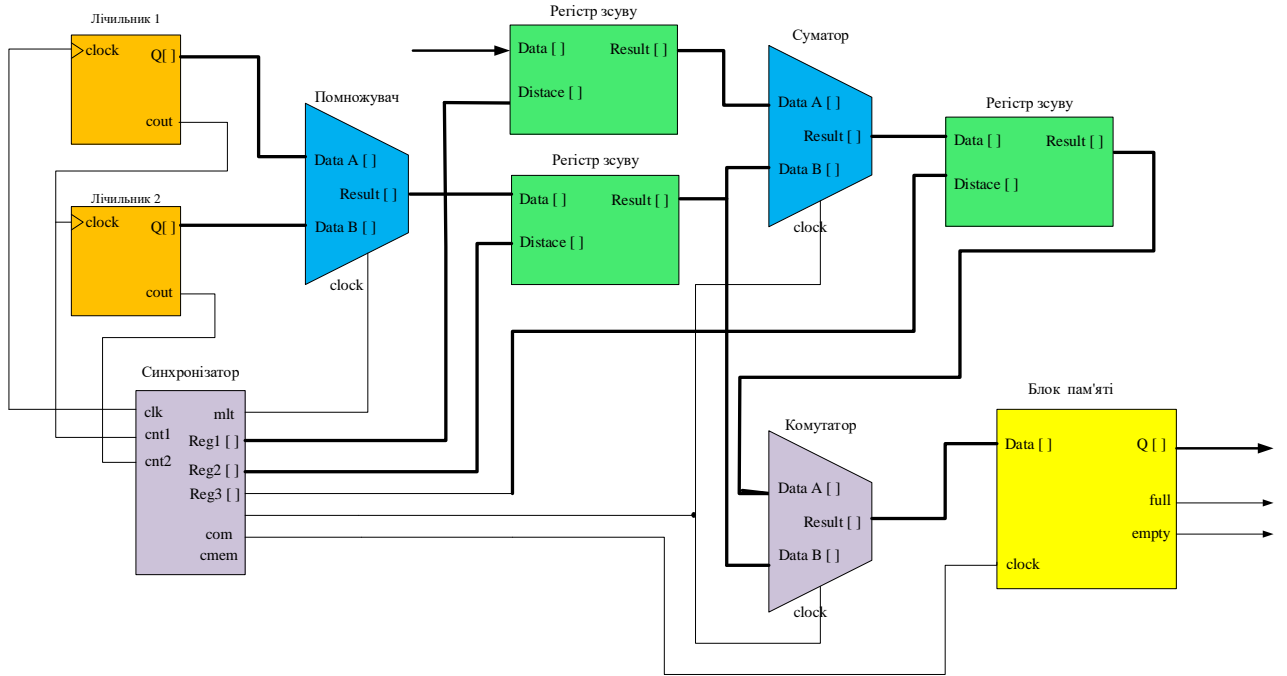
Додаток Б  
(обов'язковий)

**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
Блок-схема генератора функцій Мебіуса на FPGA



Додаток В  
(обов'язковий)

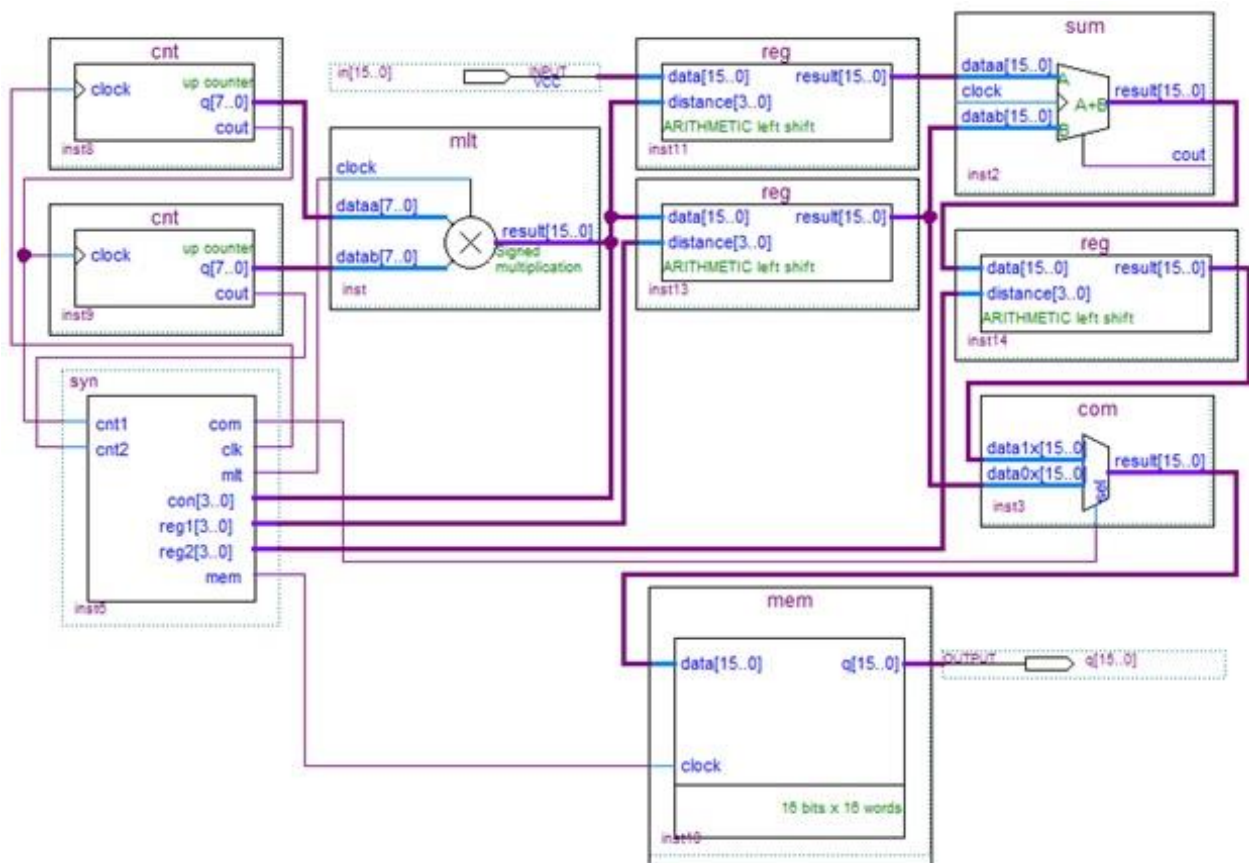
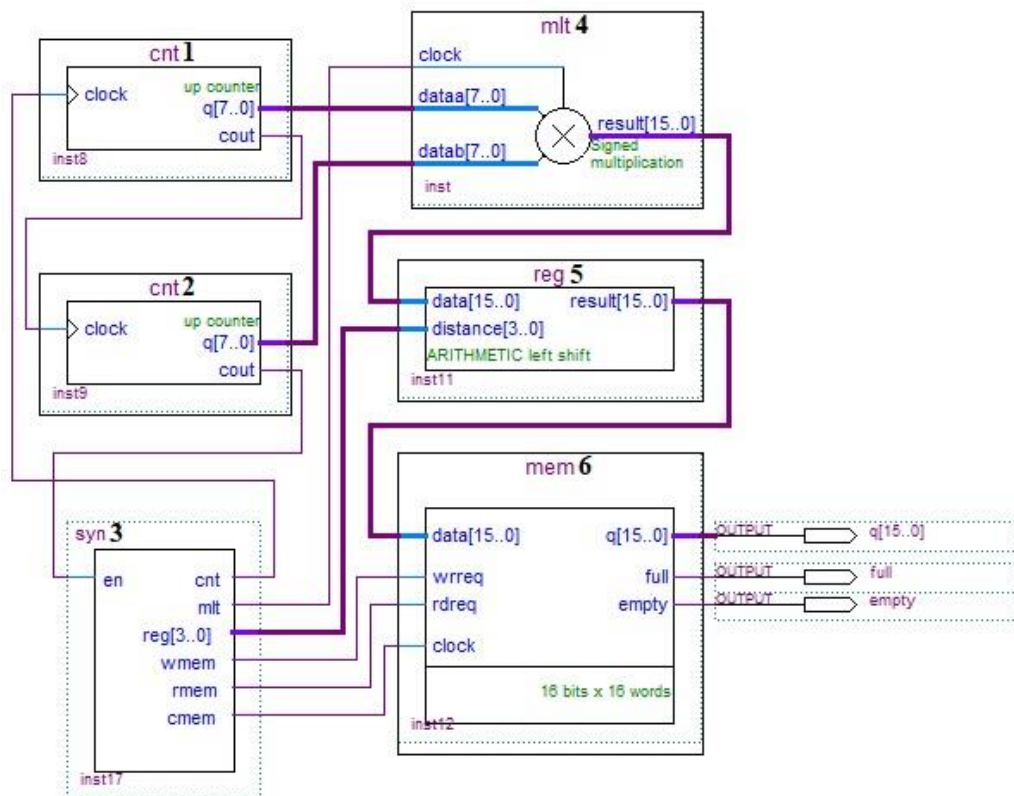
**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
Блок-схема генератора хвильових функцій Мебіуса на FPGA



Додаток Д  
(обов'язковий)

**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**

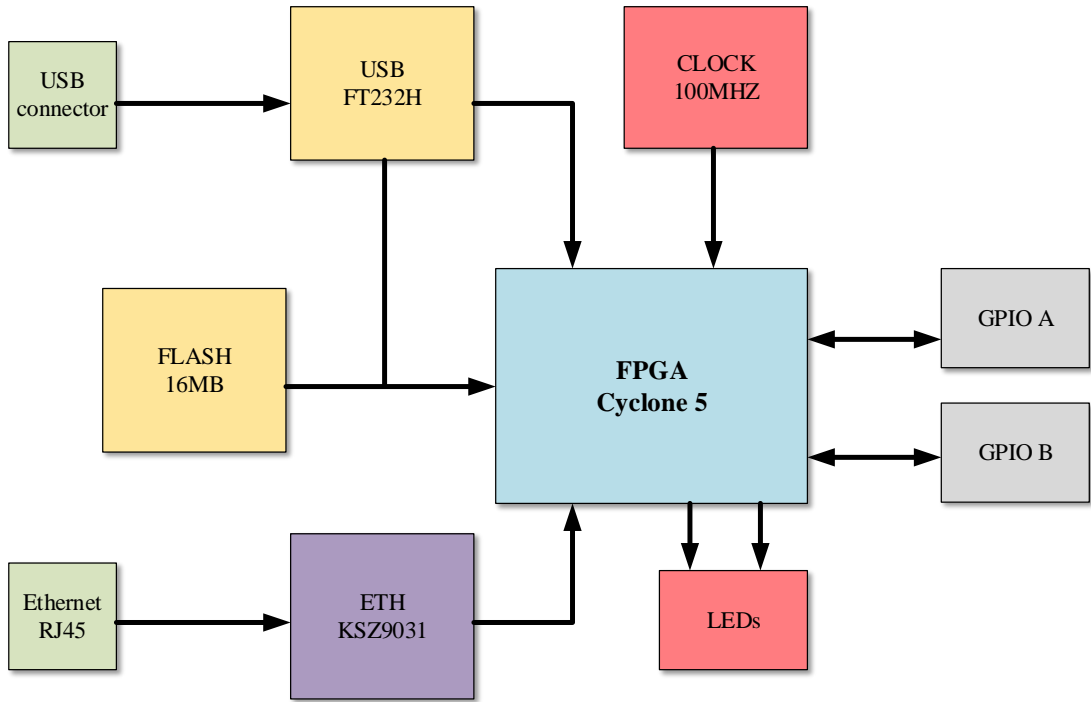
Схема електрично принципова генератора функцій Мебіуса та хвильових функцій Мебіуса в САПР Quartus II



Додаток Е  
(обов'язковий)

**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
Функціональна схема макетної для генераторів Мебіуса на FPGA





Додаток Ж  
(обов'язковий)

## **РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**

Електрична схема реалізації підключення USB до мікропроцесора Cyclone 5

Додаток К  
(обов'язковий)

**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
Електрична схема живлення макетної плати

Додаток Л  
(обов'язковий)

**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
Електрична схема двох 40 контактних роз'єму та LEDs індикації

Додаток М  
(обов'язковий)

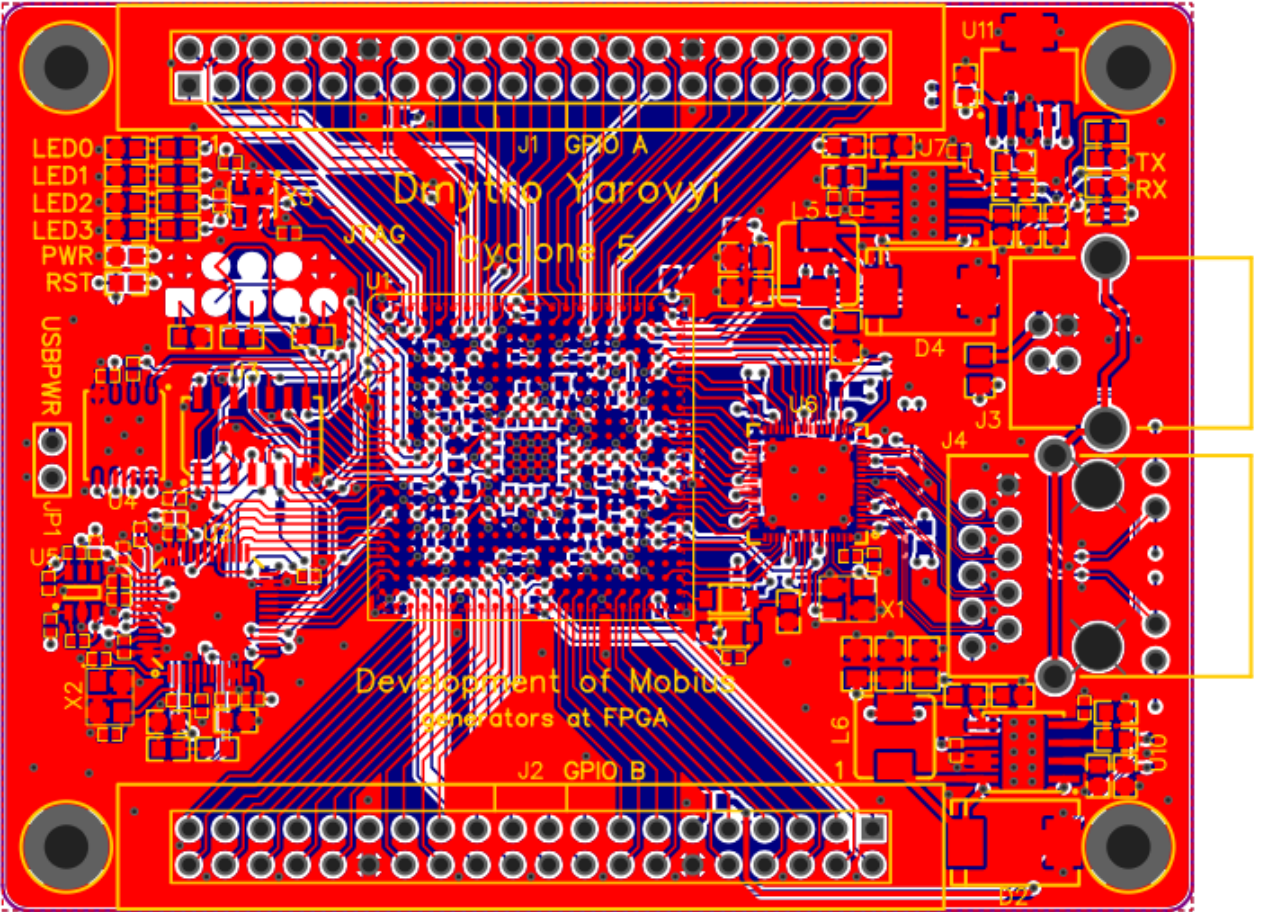
**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
Електрична схема реалізації підключення Ethernet RJ45

Додаток Н  
(обов'язковий)

**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
Електрична схема підключення мікропроцесора Cyclone 5

Додаток П  
(обов'язковий)

**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
Друкована плата пристрою





Додаток С  
(обов'язковий)

**РОЗРОБКА ГЕНЕРАТОРІВ МЕБІУСА НА FPGA**  
3D модель друкованої плати пристрою

