

Вінницький національний технічний університет
Факультет інформаційних технологій та комп'ютерної інженерії
Кафедра комп'ютерних наук

Пояснювальна записка

до магістерської кваліфікаційної роботи

**на тему «Інформаційна технологія формування діагностичних процедур на
основі мережних моделей»**

Виконала: студентка 2 курсу,
групи 2КН-18 м
спеціальності 122 «Комп'ютерні науки»
Данченко Д.Б.

Керівник: к.т.н., ст. викл. Озеранський В.С.

Рецензент: к. т. н., доц. Черноволик Г.О.

Вінниця
2019

ЗАТВЕРДЖУЮ
Завідувач кафедри КН
д.т.н., проф.. Яровий А.А.

(підпис)

“ ____ ” _____ 2019 року

ЗАВДАННЯ

на магістерську кваліфікаційну роботу на здобуття кваліфікації магістра наук зі спеціальності: 122 – «Комп'ютерні науки»

08-22.МКР.028.18.000.ПЗ

Магістранта групи 2КН-18м Данченко Дарії Богданівни

Тема магістерської кваліфікаційної роботи: «Інформаційна технологія формування діагностичних процедур на основі мережних моделей»

Вхідні дані: 1) Кількість елементів схеми – до 100 шт; 2) Кількість компонентів – до 20 шт.; 3) Складність компонентів – до 5 елементів; 4) Об'єктно-орієнтована мова програмування.

Короткий зміст частин магістерської кваліфікаційної роботи:

1. Графічна: Граф-схема алгоритму роботи програмного забезпечення формування діагностичних процедур на основі мережних моделей, структура інформаційної технології формування діагностичних процедур на основі мережних моделей, діаграма класів програмного забезпечення, початкові вікна програмного забезпечення, робочі вікна програмного забезпечення формування діагностичних процедур на основі мережних моделей.

2. Текстова (пояснювальна записка): Вступ, аналіз предметної області діагностування схем цифрових пристроїв, розробка інформаційної технології формування діагностичних процедур на основі мережних моделей, програмна реалізація інформаційної технології формування діагностичних процедур на основі мережних моделей, економічна частина, висновки, перелік використаних джерел, додатки.

КАЛЕНДАРНИЙ ПЛАН ВИКОНАННЯ МКР

№ етапу	Назва етапу	Термін виконання		Очікувані результати
		початок	кінець	
1	Аналіз сучасного рівня розвитку інформаційних технологій діагностування схем цифрових пристроїв. Постановка задач дослідження			Аналітичний огляд літературних джерел, задачі досліджень, розділ 1 ПЗ
2	Аналіз методів розв'язування задач технічного діагностування			Математичні моделі, розділ 2
3	Практичне застосування та оцінка ефективності розроблених моделей			розділ 3
4	Підготовка економічної частини			розділ 4
5	Апробація та/або впровадження результатів дослідження			тези доповідей/акт впровадження
6	Оформлення пояснювальної записки, графічного матеріалу та презентації			Пояснювальна записка, графічний матеріал, презентація

Консультанти з окремих розділів магістерської кваліфікаційної роботи

1. Науковий керівник _____ канд. техн. наук, ст. викл. кафедри КН
(підпис) наук. ступінь, вчене звання (посада)
 “ ____ ” _____ 20__ р. В. С. Озеранський
ініціали та прізвище

2. Економічна частина _____ канд. екон. наук, доц. кафедри ЕПВМ
(підпис) наук. ступінь, вчене звання (посада)

ініціали та прізвище
 “ ____ ” _____ 20__ р.

Дата попереднього захисту роботи “ ____ ” _____ 20__ р.

Рецензент _____ канд. техн. наук, доц., доц. кафедри ПЗ
(підпис) наук. ступінь, вчене звання (посада)
Г. О. Черноволик
ініціали та прізвище

Завдання видав
 науковий керівник _____ канд. техн. наук, ст. викл. кафедри КН
(підпис) наук. ступінь, вчене звання (посада)
В. С. Озеранський
ініціали та прізвище
 “ ____ ” _____ 20__ р.

Завдання отримав магістрант _____ Д.Б. Данченко
(підпис) ініціали та прізвище
 “ ____ ” _____ 20__ р.

АННОТАЦІЯ

Дана магістерська кваліфікаційна робота присвячена удосконаленню інформаційної технології формування діагностичних процедур на основі мережних моделей. В роботі було проаналізовано існуючі методи діагностування схем цифрових пристроїв. Було удосконалено модель формування діагностичних процедур, що відрізняється від існуючих використанням мережних моделей, що збільшує швидкодію створення діагностичних процедур за рахунок зменшення кількості перебору кінцевих варіантів. та приведено її реалізацію у вигляді програмного забезпечення.

В даній роботі проводиться аналіз програмного забезпечення систем покомпонентного діагностування цифрових пристроїв, порівняльна характеристика існуючих на теперішній час програм спрямованого пошуку несправностей.

ABSTRACT

This master's qualification work is devoted to the development of information technology for the formation of diagnostic procedures based on network models. In this work, the existing methods of diagnosing circuits of digital devices were analyzed. The model of forming diagnostic procedures was improved, which differs from the existing ones using network models, which increases the speed of creation of diagnostic procedures by reducing the number of batch finishes. and its implementation is in the form of software.

This paper analyzes the software of component diagnosis systems for digital devices, a comparative characteristic of existing directional troubleshooting programs

ЗМІСТ

ВСТУП.....	8
1 ОБГРУНТУВАННЯ ДОЦІЛЬНОСТІ РОЗРОБКИ ІНФОРМАЦІЙНОЇ ТЕХНОЛОГІЇ ФОРМУВАННЯ ДІАГНОСТИЧНИХ ПРОЦЕДУР НА ОСНОВІ МЕРЕЖНИХ МОДЕЛЕЙ	12
1.1 Аналіз предметної області діагностування схем цифрових пристроїв.....	12
1.2 Аналіз об'єкту проектування	19
1.3 Аналіз методів та засобів декомпозиційного діагностування схем.....	20
цифрових пристроїв	20
1.4 Порівняльний аналіз програм-аналогів.....	24
1.5 Висновок.....	26
2 РОЗРОБКА ІНФОРМАЦІЙНОЇ ТЕХНОЛОГІЇ ДІАГНОСТИЧНИХ ПРОЦЕДУР НА ОСНОВІ МЕРЕЖНИХ МОДЕЛЕЙ	28
2.1 Аналіз методів виявлення типових дефектів мікропроцесорних пристроїв....	28
2.2 Використання мережних моделей для опису схем цифрових пристроїв.....	33
2.3 Формування діагностичних процедур діагностування схем цифрових пристроїв на основі мережних моделей.....	43
2.4 Розробка структури інформаційної технології формування діагностичних процедур на основі мережних моделей.....	50
2.5 Висновок.....	51
3 ПРОГРАМНА РЕАЛІЗАЦІЯ ІНФОРМАЦІЙНОЇ ТЕХНОЛОГІЇ ФОРМУВАННЯ ДІАГНОСТИЧНИХ ПРОЦЕДУР НА ОСНОВІ МЕРЕЖНИХ МОДЕЛЕЙ	52
3.1 Обґрунтування вибору мови та середовища програмування	52
3.2 Проектування програмних засобів формування діагностичних процедур на основі мережних моделей.....	54
3.3 Розробка структури інформаційної системи покомпонентного діагностування схем цифрових пристроїв	56
3.4 Розробка алгоритму функціонування інформаційної системи формування діагностичних процедур на основі мережних моделей.....	60

3.5 Тестування програмного забезпечення формування діагностичних процедур на основі мережних моделей.....	65
3.6 Висновок.....	69
4 ЕКОНОМІЧНА ЧАСТИНА.....	70
4.1 Оцінювання комерційного потенціалу розробки.....	70
4.2 Прогнозування витрат на виконання науково-дослідної роботи та конструкторсько–технологічної роботи.	71
4.3 Прогнозування комерційних ефектів від реалізації результатів розробки	74
4.4 Розрахунок ефективності вкладених інвестицій та період їх окупності	76
ВИСНОВКИ.....	80
ЛІТЕРАТУРА.....	82
Додаток А. Технічне завдання	Ошибка! Закладка не определена.
Додаток Б. Інструкція користувача	Ошибка! Закладка не определена.
Додаток В. Лістинг програми.....	Ошибка! Закладка не определена.
Додаток Г. Графічна частина	Ошибка! Закладка не определена.
Додаток Д. Довідка про впровадження.....	Ошибка! Закладка не определена.

ВСТУП

Актуальність теми дослідження. На сьогоднішній день відбувається швидкий розвиток науки і техніки у всіх областях людської діяльності. При цьому особлива увага приділяється забезпеченню високої якості виготовлення цифрових пристроїв. Це питання може бути вирішене поєднанням різних видів діагностування, які охоплюють всі можливі дефекти та зводять вихід бракованих пристроїв до мінімуму. При цьому має бути забезпечений швидкий пошук і гарантована локалізація несправностей за мінімальний час.

Використовуючи автоматичні тестові методи, наприклад системи внутрішньосхемного діагностування з «літаючими» щупами або системи JTAG-технології, складність і число перевірок практично не зростатимуть, а ефективність діагностування буде приблизно постійною величиною. Пояснюється це тим, що для локалізації дефектів автоматичними методами розміри плати і число електричних ланцюгів не мають значення. Однак у більшості випадків отримати ідеальну постійну залежність можна при грамотній комбінації діагностичних методів і побудові оптимальної стратегії тестування [1].

Технологічні особливості виготовлення цифрових пристроїв обмежують застосування існуючих методів діагностики, вимагаючи пошуку певних компромісів. Досвід багатьох провідних фірм: CheckSum, Agilent 3070, Teradyne, Dyagnosys System (США), Polar Diagnostics LLP (Британія), Гранит-микро (Росія), MicroCraft К.К. (Японія), SPEA (Італія), які виготовляють сучасне діагностичне обладнання, показав, що перспективним напрямком випуску якісної продукції є сумісне використання таких методів як JTAG-технології, систем внутрішньосхемного діагностування з пересувними контактними щупами.

Внутрішньосхемне діагностування охоплює різні методи, що виявляють електричні дефекти і визначають їх місцеположення. Цифрові методи внутрішньосхемного діагностування забезпечують примусову установку певного рівня сигналу на входах приладів для перевірки правильності їх роботи. Додаткові

програмні і апаратні засоби допомагають цифровому діагностуванню провести периферійне сканування.

Але розвиток технології поверхневого монтажу обумовлює серйозні проблеми, з якими стикаються фахівці з внутрішньосхемного діагностування. Розміри компонентів, як і площа тестових контактів, продовжують зменшуватися. Тенденція до підвищення швидкодії викликає постійне скорочення простору всередині приладу. В результаті доступ до контрольних точок став нижчий 100%, через це знижується тестове покриття, причому швидкістю, більшою, ніж швидкість втрати доступу.

Особливістю сучасних цифрових пристроїв є відносно тривалий час їх діагностування. Складність пристроїв безпосередньо впливає на час пошуку несправностей в їх схемах, що нерідко входить в протиріччя з вимогами сучасного виробництва. Тому використання методів штучного інтелекту при розробці інформаційної технології формування діагностичних процедур на основі мережних моделей є досить актуальною задачею [2].

Зв'язок роботи з науковими програмами, планами, темами. Магістерська кваліфікаційна робота виконана відповідно до напрямку наукових досліджень на кафедрі комп'ютерних наук Вінницького національного технічного університету 22К1 "Моделі, методи, технології та пристрої інтелектуальних інформаційних систем управління, економіки, навчання та комунікацій" та плану наукової та навчально-методичної роботи кафедри.

Метою дослідження є збільшення швидкодії систем діагностування схем цифрових пристроїв з використанням інформаційної технології за рахунок застосування теорії графів та мережних моделей.

Для досягнення поставленої мети необхідно розв'язати такі завдання:

- обґрунтувати доцільність розробки інформаційної технології формування діагностичних процедур на основі мережних моделей;
- здійснити аналіз методів та алгоритмів для розробки інформаційної технології формування діагностичних процедур;

- здійснити проектування інформаційної технології формування діагностичних процедур на основі мережних моделей;
- виконати програмну реалізацію інформаційної технології формування діагностичних процедур;
- провести тестування розробленого програмного продукту та аналіз результатів.

Об'єкт дослідження – процес діагностування схем цифрових пристроїв системами спрямованого пошуку несправностей.

Предмет дослідження – інформаційні технології та програмні засоби діагностування схем цифрових пристроїв системами спрямованого пошуку несправностей.

Методи дослідження. Для досягнення поставленої мети у роботі використовуються наступні методи наукових досліджень: аналіз структури інформаційної системи, методи об'єктно-орієнтованого програмування, математичний апарат мереж Петрі, математичний апарат теорії графів, дерева рішень, метод пошуку шляху у графі.

Наукова новизна одержаних результатів полягає в наступному:

- удосконалено модель формування діагностичних процедур, що відрізняється від існуючих використанням мережних моделей, що збільшує швидкодію створення діагностичних процедур за рахунок зменшення кількості перебору кінцевих варіантів;
- удосконалено інформаційну технологію формування діагностичних процедур на основі удосконаленої моделі, що забезпечило підвищення швидкодії створення діагностичних послідовностей.

Практичне значення одержаних результатів полягає у наступному:

1. Удосконалено методику формування діагностичних процедур, що використовує мережні моделі.
2. Розроблено алгоритм функціонування інформаційної системи формування діагностичних процедур на основі мережних моделей.

3. Розроблено програмний засіб формування діагностичних процедур на основі мережних моделей.

Достовірність теоретичних положень магістерської кваліфікаційної роботи підтверджується строгістю постановки задач, коректним застосуванням математичних методів під час доведення наукових положень, строгим виведенням аналітичних співвідношень, порівнянням результатів з відомими, та збіжністю результатів математичного моделювання з результатами, що отримані під час впровадження розроблених програмних засобів.

Особистий внесок магістранта. Всі результати, подані у магістерській кваліфікаційній роботі, отримані автором самостійно. У роботах, опублікованих у співавторстві, автору належать такі результати: [1] – проаналізовано процеси побудови компонентних структур для систем внутрішньосхемного діагностування схем цифрових пристроїв. [2] – розроблено структуру інформаційної технології формування діагностичних процедур на основі мережних моделей. А також проаналізовано основні переваги та недоліки розглянутих систем-аналогів.

Апробація результатів роботи. Результати роботи були представлені на конференціях: XLV науково-технічній конференції професорсько-викладацького складу, співробітників та студентів ВНТУ у 2018р., та «Молодь в науці: дослідження, проблеми, перспективи (МН-2020)» у м. Вінниця, 2019 р.

Публікації. За результатами магістерської кваліфікаційної роботи опубліковано 2 тези доповідей на конференціях [1, 2].

1 ОБГРУНТУВАННЯ ДОЦІЛЬНОСТІ РОЗРОБКИ ІНФОРМАЦІЙНОЇ ТЕХНОЛОГІЇ ФОРМУВАННЯ ДІАГНОСТИЧНИХ ПРОЦЕДУР НА ОСНОВІ МЕРЕЖНИХ МОДЕЛЕЙ

1.1 Аналіз предметної області діагностування схем цифрових пристроїв

За останні 10 років суттєво підвищився рівень складності пристроїв, який вимагає відповідної кваліфікації від технічного персоналу обслуговування ЗТ: багатошарові плати (зменшується глибина діагностування); розміщення на платі як аналогових, так і цифрових мікросхем; складність програмування процедур діагностування шинних структур (де «замішуються» тестові сигнали в вузлах спільних зв'язків елементів); розміщення на платах додаткової апаратури призначених тільки для процесів діагностування і недоліки реалізації таких технологій тестового пошуку.

Суттєвою особливістю усунення несправностей ЦП є автоматизація окремих технологічних етапів тестування пристроїв. Такий підхід, як правило, ґрунтується на конструктивному доступу до внутрішніх вузлів об'єкту: голки стаціонарного контактного адаптера (в середньому 1.500 каналів); літаючі пробники (4-6 штук); пересувний віброщуп (перевірка якості пропаювання BGA-мікросхем на платі); пересувного операторного контактного поля (типу кліпси). Ефективність залучення останніх заходів досягається навичками операторів і налагодженим функціонуванням механічних складових ЗТ. Як показує досвід передових в цьому напрямку підприємств, використання таких засобів виправдовується тільки при масовому виробництві електронних товарів. Для більшості фірм, які не спроможні фінансово залучати такі засоби діагностування, залишається шукати і розробляти альтернативні способи (методи) і технології тестування. При цьому, нерідко, ефект досягається шляхом організації апаратно-програмних тандемів: ICT (In-circuit Testing) + FT (Function Testing), ICT + AOI (Automatic Optical Inspection), AXI (Automatic X-Ray Inspection) + AOI, тощо [3 – 5].

Слід зазначити, що, враховуючи виробничі особливості тестування ЦП (або цифрової частини будь-якого гібридного пристрою), висуваються ряд обов'язкових

вимог до ЗТ, які зорієнтовані на активне залучення додаткових методів пошуку. Наприклад, рентгенівського та оптичного контролю друкованих плат. Вони, як правило, ефективніше проявляються у тандемі з основними підходами і створюють спеціалізоване апаратно-програмне середовище тестування ЦП, від яких вимагається (на сучасному рівні):

- двобічне тестування друкованих плат ЦП (включаючи великі);
- розробку програм тестування з координатами контрольних точок тестування, які транслюються безпосередньо від САПР;
- локалізацію місць на платі, які непроаяні, обірвані або закорочені;
- реалізацію програм тестування з врахуванням умов електричного захисту елементів плати (які дозволяють формувати штучні тимчасові структури найбільш придатні до тестування);
- тестування компонентів плати з урахуванням несправних елементів (процедура безупинного однопрохідного діагностування ЦП);
- програмне забезпечення для робочої станції, що об'єднана з тестером в єдину мережу, при якій є можливість виводити на екран ЗТ графічну інформацію у вигляді кольорових ознак вузлів, які мають різні типи несправностей;
- можливість виконання функцій автоматичної оптичної інспекції на наявність (або відсутність) компонентів, контроль полярності підключення мікросхем і орієнтацію елементів на платі;
- надійний зв'язок з системою управління літаючими пробниками (або літаючими матрицями) вздовж осі Z, яка програмно задає швидкість пересування і тиск щупів на плату;
- можливість установки широко-кутової лінзи для збільшення зони оптичного огляду;
- висока точність позиціонування щупів;
- високі вимоги до кваліфікації операторів, рівень знань яких не повинен бути менший ніж у розробників електронних схем, а також відповідні знання в області програмування (в тому числі системного);

- зведення до мінімум поглинання і розсіювання під час проходження через схему ЦП іонізуючого випромінювання;
- якісне перетворення іонізуючого випромінювання в світлове зображення в реальному часі.

Проведемо порівняльний аналіз сучасних методів електричного ліагностування друкованих плат [5 ÷ 10].

Ручний спосіб. При ручному способі оператор проводить щупом тест усіх ланцюгів плати. Але як показує статистика виробництва відсоток деталей, які пропускаються досягає – 25% і займає достатньо тривалий час, що являється критичним показником під час виробництва ЦП.

Адаптер. Наступним кроком щодо удосконалення і підвищення ефективності автоматичного тестування, є розробка і впровадження контактної пристрою, який використовувався достатньо тривалий період (12 ÷ 15 років). На рисунку 1.1 наведено приклад такого контактної пристрою. Всі зонди (контактні голки), які розміщені на ньому, знаходяться в контакті з контрольними точками пристрою.

З точки зору універсальності вузьке місце припадає саме на багатоконтактний зонд («ложе з цвяхів»). Швидкість тестування плат напряму залежить від часу перемикання ключів. Наявність таких голок в отворах плат, які мають конструктивний доступ до виводів мікросхем, дозволяє з максимальною точністю ідентифікувати дефекти: обриви провідників; короткі замикання; неправильне функціонування елементів; суто виробничі дефекти, тощо. Слід відмітити, що в залежності від числа електричних каналів, які зв'язують контрольні точки з пристроєм вимірювання, адаптери поділяються на пристрої, що використовуються у дрібному виробництві ЦП (рисунок 1.1) або багатоконтактні зонди для великого об'єму виробництва пристроїв (рисунок 1.2). Це пояснюється часом заміни елементів, що тестуються [7].

У процесі виробництва значну увагу приділяють переналаштуванню, що вирішується залученням стандартних адаптерів. В таких контактних пристроях кроки між зондами становлять, як правило, 2.5 мм (рідко 1.25 мм), а для кожного ЦП виготовляють шаблони, в яких є отвори для контактування зондів.

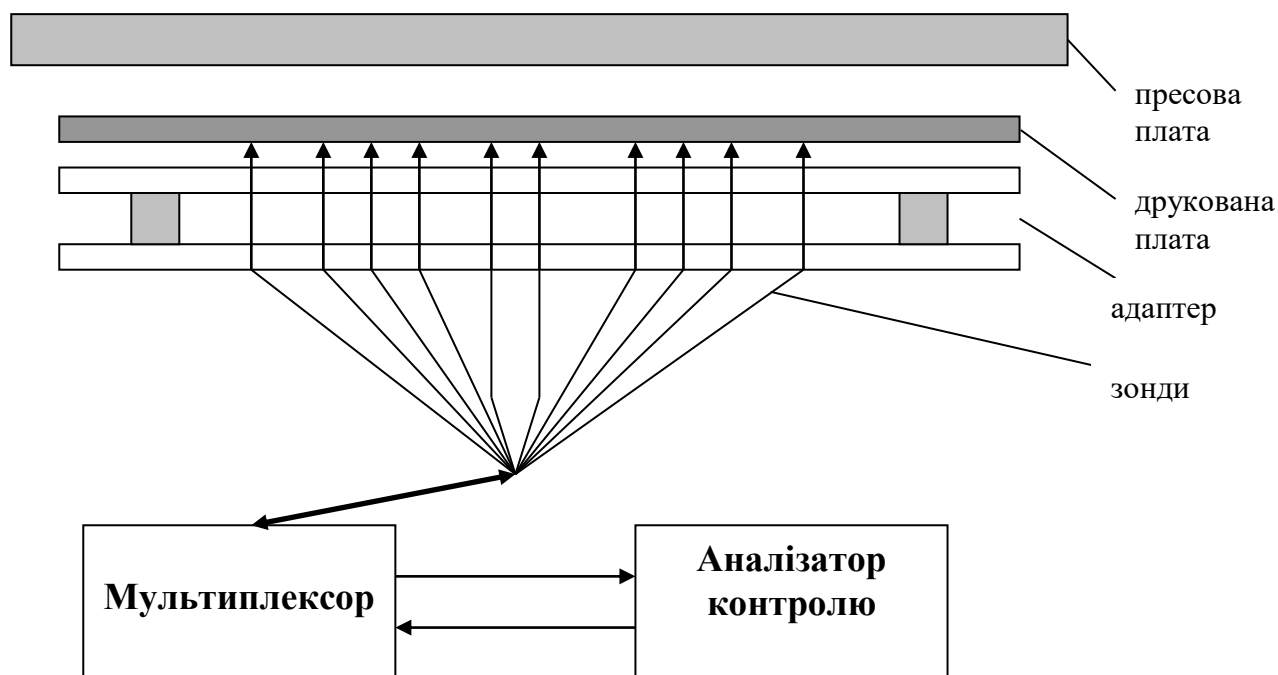


Рисунок 1.1 – Система зі стандартним адаптером

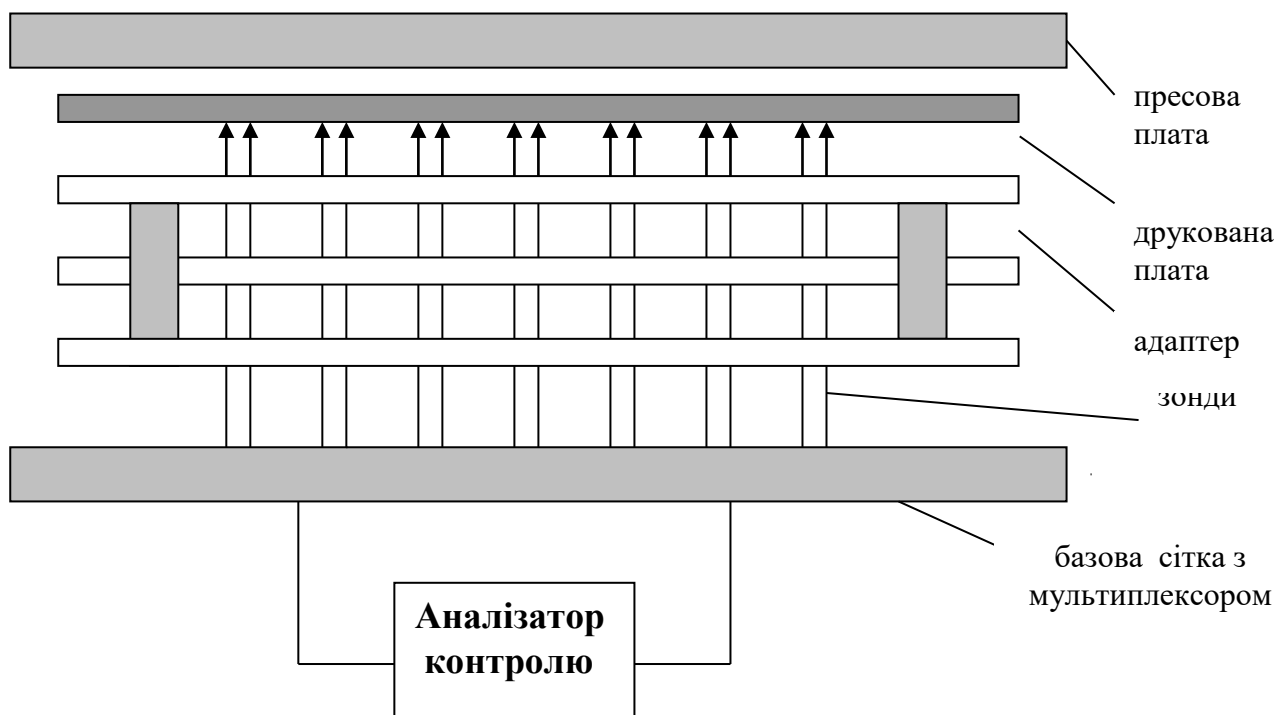


Рисунок 1.2 – Система з швидкозмінним адаптером

При цьому перехід від заміни однієї плати на іншу тривалий і трудомісткий. Але використанню таких адаптерів заважають два фактори: навіть при невеликому тиску на зонд загальний тиск на весь адаптер сягає значної величини (при цьому виготовляти такий адаптер з кроком 1.25 мм достатньо важко); другий фактор пояснюється випуском елементів зі щільними планарними виводами. В такому випадку кроки між отворами мають нестандартні відстані, що заважає їх використання.

Для таких випадків залучають перехідні адаптери, кожен з яких виготовляється індивідуально під кожний виріб.

Рухливі зонди. Використовуються, як правило, у дрібносерійному виробництві високощільних електронних модулів з пересувними зондами.

Засоби тестування такого типу мають декілька головок зондів з приводами по осям X, Y та Z, які по чергово контактують (згідно алгоритму програми пересування зондів) з друкованою платою цифрового пристрою (рисунок 1.3). Під час контактування відбувається процес як подання, так і вимірювання тестових сигналів. При тестуванні цифрового пристрою за таким способом не треба додаткових адаптерів, а при переході від однієї плати до іншої (в умовах виробництва) достатньо лише скоригувати програму. Слід відмітити, що відсутність необхідності виготовлення додаткових адаптерів впливає (при змінах плат) на загальний час діагностування, що підвищує ефективність таких ЗТ. Ефект досягається методом трансляції програм пересування зондів із САПР. Але, не зважаючи на це, такий підхід (в умовах поточного виробництва) не забезпечує високої продуктивності засобів пошуку несправностей [12]. Як показує виробничий досвід, деякі світові компанії успішно залучають послідовне використання різних систем тестування, що суттєво впливає на показники тестового опитування схеми цифрового пристрою. Наприклад, спочатку використовують адаптерні способи, а потім - системи з «літаючими» зондами.

До недоліків такого (тандемного) способу слід віднести [13]:

- високу вартість систем такого класу;

- достатньо складне програмне забезпечення (особливо сумісність функціонування всіх компонентів, як складових ЗТ);
- складність та програмні незручності при зміні друкованих плат;
- зменшення ефективності тандемного підходу при збільшенні областей щільності контактних площадок.

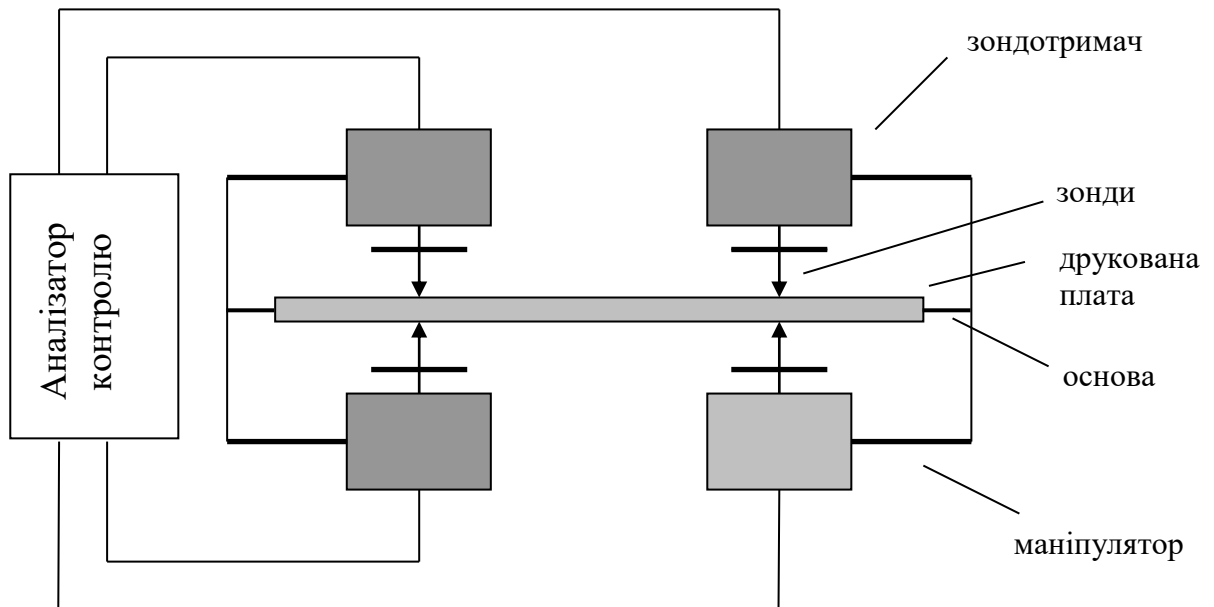


Рисунок 1.3 – Система з «літаючими щупами»

Досвід багатьох виробничих фірм показує, що перспективними напрямками (в цьому випадку) на світових ринках попиту виробів систем тестування ЦП є:

- модернізація етапу тестування при наявності адаптерів з меншою щільністю сітки;
- невелика номенклатура виробів, які випускаються, при наявності в них декількох областей з високою щільністю контактів.

Літаючі матриці. При розробці цього способу за мету було взято вирішення ряду проблем, які властиві існуючим ЗТ: складність перенастроювання систем зі змінними адаптерами; низька працездатність засобів з зондами, які пересуваються. При цьому методі новизною є те, що на кожній каретці розміщується матриця щупів. Кожний щуп має механічну можливість незалежно пересуватися вздовж осі Z. Кожна матриця має певну множину зондів, які розміщуються з визначеним

кроком (як правило 2.5 мм). Такі тестові установки в переважній більшості випадків мають чотири (по дві на кожную сторону) матриці, між якими вставляється друкована плата. Завдяки цьому виникає 100% можливість для будь-якого варіанта розміщення контактних голок ЗТ (на верхній та нижній сторонах друкованої плати). Матриці достатньо швидко пересуваються на короткі відстані по осям X і Y. При цьому опитуються контрольні точки, які розташовані якомога ближче до матриці. Сам зонд активізується і відбувається передача сигналу або вимір його значення. Середнє значення відстані пересування щупу невелике (до 10 мм), що дає значну перевагу у швидкості тестування різних плат цифрових пристроїв.

Для реалізації такого методу пошуку несправностей повинно бути дві великих і дві малих матриці (рисунок 1.4). Наприклад, в системі New System S24-25 кожна велика матриця має 285 зондів (19 стовбців і 15 рядків), а кожна мала матриця – 75 зондів (5 стовбців і 15 рядків). Таким чином всього число зондів на кожную сторону – 360, а сумарне число – 720. При чому число зондів можна збільшити за рахунок зменшення відстані між зондами (тим самим ще збільшуючи швидкість ЗТ). При цьому, додавши зондів в матрицю, ми не ускладнюємо сам механізм [8].

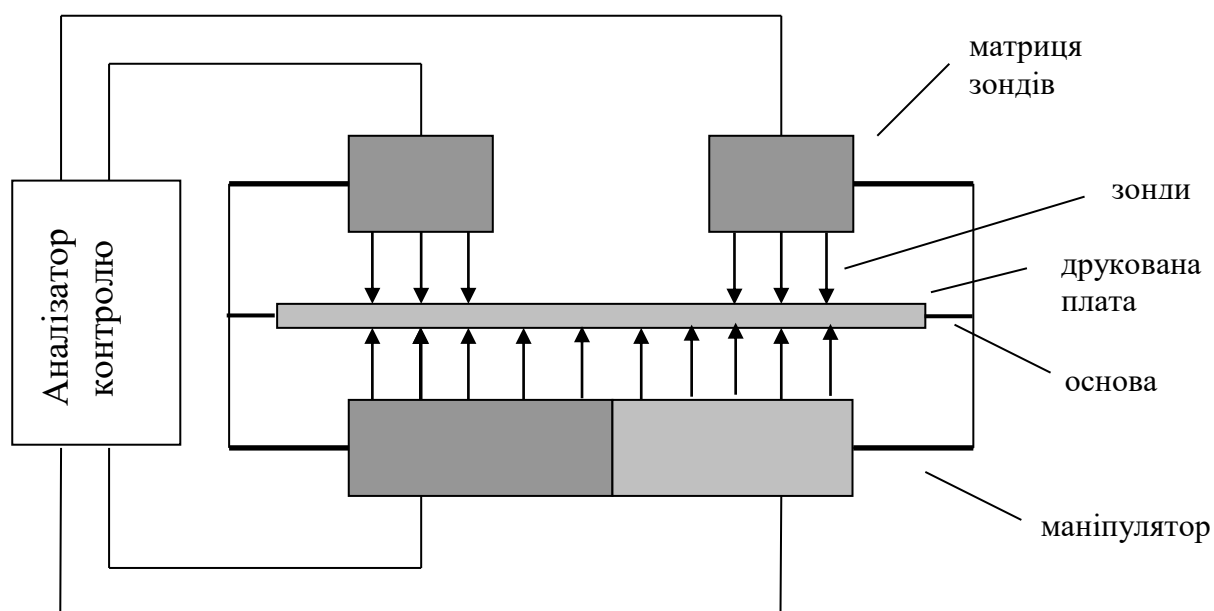


Рисунок 1.4 – Системи з «літаючими матрицями»

Важливою особливістю таких систем з пересувними голками є можливість паралельно тестувати декілька ланцюгів (для нескладних плат) у схемах цифрового пристрою з використанням двох систем вимірювання. Швидкодія при цьому зростає до 70 тестів/секунду, що в 10 разів перевищує аналогічні системи з пересувними щупами. Використання автоматичних завантажувачів дає додаткову можливість працювати у три зміни, завдяки чому досягається відповідна швидкодія тестування і, відносно швидка, окупність таких виробів як сучасні цифрові пристрої.

1.2 Аналіз об'єкту проектування

Можливості декомпозиційних методів покомпонентного діагностування не вичерпуються формальним аналізом розбиття схеми цифрового пристрою, а передбачають наявність програмних засобів СПД, що дозволяють моделювати різні ситуації, наприклад, події, що виконуються в пристрої одночасно, конфліктні ситуації при поданні тестових сигналів у вузли, зв'язаних між собою фрагментів схеми. Результатом такого машинного моделювання може бути, наприклад, прийняття рішення про внесення у схему пристрою обмеженої апаратної надмірності, формування штучних фрагментів схеми з організацією засобами тестового діагностування тимчасових каналів, що комутують між собою певні внутрішні вузли схеми пристрою (композиційний підхід), розробка процедур автоматизованого пошуку дефектів з найбільшою здатністю пошуку, що дозволяє, за рахунок покриття вихідної множини елементів схеми сформованою множиною компонентів, що перетинаються між собою, визначеної структури (декомпозиційний підхід). При цьому враховується число і розміщення голок контактного поля СПД, можливість конструктивного доступу у внутрішні контрольні точки схеми, а також синтез ефективних процедур упорядкованого тестового контролю фрагментів схем пристроїв (алгоритми послідовного і паралельного пошуку дефектів, алгоритм безупинного діагностування пристроїв в умовах кратних дефектів, алгоритм діагностування шинних структур і так далі). Важливим аспектом процесу

декомпозиції і композиції є реалізація принципу неущкоджуючої взаємодії схеми досліджуваного пристрою з СПД.

Реалізація умов електричного захисту елементів пристроїв здійснюється як за рахунок організації спеціальних перевірок, так і шляхом встановлення початкових умов діагностування кожного сформованого компонента. Такий підхід фактично виключає використання заборонених режимів функціонування елементів схеми. При цьому у внутрішніх вузлах схеми, куди будуть подаватися тестові сигнали, встановлюються рівні напруг, які при тестуванні пристрою заглушуються сигналами лог.'0'. (чи лог.'1'). Аналіз показав, що програмно-апаратне вирішення подібних задач не достатньо ефективно враховується у відомих системах діагностування і алгоритмах декомпозицій. Це питання пов'язане з пошуком векторів установчих сигналів, є самостійною задачею, яка є складовою програмного забезпечення системи покомпонентного діагностування.

Для цього запропоновано використати мережі Петрі, що дозволяє ефективно описувати і моделювати процеси, які проходять при наведенні тестових сигналів у контрольні точки схеми, які безпосередньо зв'язують між собою сформовані компоненти структури того, чи іншого пристрою. Шляхом введення кольорів маркерів (які відповідають значенням тестових сигналів: наприклад, лог. 1, лог. 0, z-стану, тощо), а також правил їх змішування вирішуються задачі непошкодження елементів схем, здійснення паралельного діагностування компонентів схеми цифрового пристрою.

1.3 Аналіз методів та засобів декомпозиційного діагностування схем цифрових пристроїв

Складність схем сучасних цифрових пристроїв великий об'єм діагностичної інформації, а також тривалий час розробки програм їх діагностування приводить до протиріччя між вартістю розробки апаратури діагностування (а також рівнем підготовки спеціалістів обслуговування засобів) і відносно невеликим часом існування подібних виробів на ринках попиту. Це вимагає від розробників

апаратури діагностування шукати універсальні (а також нетрадиційні) рішення, які дозволяють знизити трудомісткість і час підготовки та реалізації програм тестування різних за призначенням цифрових об'єктів.

Декомпозиційний підхід для рішення будь яких задач технічної діагностики представляє собою універсальний спосіб представлення цифрових пристроїв в вигляді компонентних структур з метою зниження трудомісткості розробки алгоритмів пошуку несправностей, а також прискорення процесів моделювання різних стратегій тестування цифрових схем. Це, фактично, приводить до зменшення розмірності початкової задачі діагностування шляхом розбиття її на ряд переважно простих підзадач. Декомпозиційний підхід можна залучати як до розбиття самих моделей схем цифрового пристрою, так і для фізичного представлення їх компонентних структур, як це робиться в системах внутрішньосхемного діагностування при підготовці програм діагностування (рисунок 1.5).

Будь який процес декомпозиції цифрових пристроїв зручно описувати глибиною декомпозиції (рівень деталізації схеми), ступінем декомпозиції (кінцева множина компонентів розбиття), числом міжкомпонентних зв'язків, а також складністю сформованих компонентів, як показано на рисунку 1.6. При цьому глибина декомпозиції передбачає встановлення відповідної ієрархії рівнів опису схем цифрових пристроїв. Останній рівень відповідає елементарним компонентам, які ще можна (або доцільно) описувати в алгоритмах діагностування, які розробляються. Слід відмітити, що процес декомпозиції схеми будь якого пристрою має двосторонню направленість створення компонентної структури. Декомпонувати можна згори вниз (*стратегія А*: початок – вершина А (рисунок 1.6)): при цьому схема розбивається послідовно на мінімальне можливе число компонентів, складність яких не перевищує заданого заздалегідь показника, або знизу вгору (*стратегія В*: початок вершина В (рисунок 1.6)), коли схема, спочатку, представляє собою множину елементарних компонентів (ступінь декомпозиції схеми в цьому випадку максимальна), які в процесі синтезу компонентної структури об'єднуються у фрагменти (більш складні компоненти).



Рисунок 1.5 - Види декомпозицій

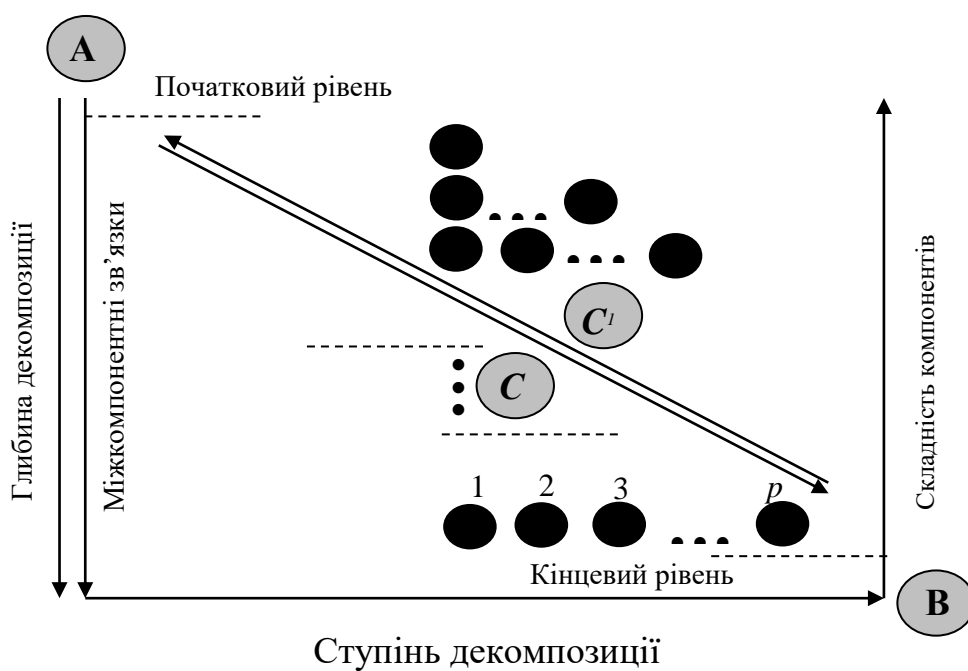


Рисунок 1.6 - Показники, рівні та направленість декомпозицій

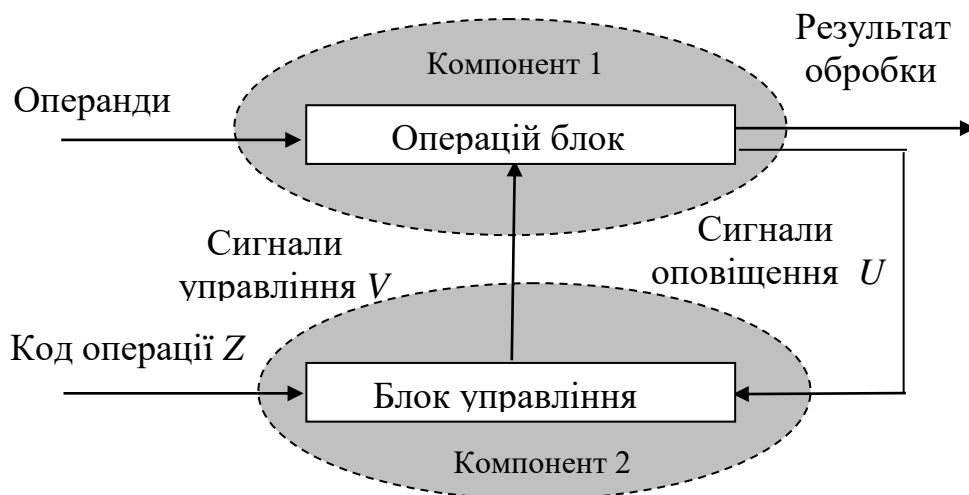


Рисунок 1.7 - Декомпозиційне представлення схеми пристрою

При цьому оптимальне рішення при *стратегії* А (вершина С) і при *стратегії* В (вершина С¹) можуть не співпадати по своїм показникам розбиття. Дві стратегії декомпозиції можна моделювати незалежно одна від одної. В переважній більшості випадків кращою вважається та стратегія, яка найшвидше створює кінцеву компонентну структуру схеми цифрового пристрою і задовольняє основним вимогам і можливостям тих чи інших засобів діагностування. Використання *стратегії* А властиве системам загального тестування і результат декомпозиції може не завжди відповідати оптимальним параметрам розбиття, *стратегії* В – засобам покомпонентного діагностування. Результатом її використання можна скоріше добитися формування мінімальних компонентних структур у схемах цифрових пристроїв. Процес цілеспрямованого формування (стратегія А або В) множини зв'язаних між собою елементів і компонентів схем цифрових пристроїв може бути описаний на основі двох структур: початкової, та кінцевої. При цьому початковий опис процесу декомпозиції структури схеми цифрового пристрою повинен відображати як функціональні, так і топологічні особливості зв'язків елементів схеми, а на кінцевому етапі описувати структуру сформованої множини компонентів з їх властивостями і відношеннями, що повинні відповідати характеристикам процесу декомпозиції, а також глибині діагностування схеми пристрою.

При розробці програм діагностування складних схем цифрових пристроїв, пропонуються наступні рівні опису: системний (компонентами якого являються процесори, запам'ятовуючі пристрої, схеми вводу-виводу, тощо); алгоритмічний (деталізація компонентів зупиняється на таких структурах, як регістри, лічильники – рівень міжрегістрових передач); логічний рівень (компоненти описуються логічними рівняннями, які мають двійкове представлення інформації при синтезу програм діагностування у ЕОМ); рівень елементарних вентилів. При цьому перевага надається стратегії А при пошуку кінцевих компонентних структур у схемах в процесі декомпозицій.

Декомпозиція моделей грає особливу роль і при моделюванні поведінки цифрового пристрою. Існують наступні рівні розбиття: змістовна - підсистема, яка має узагальнений підхід щодо опису пристрою і його інформаційно-фізичну

структуру; типологічна підсистема - це рівень самостійних компонентів пристроїв, яких об'єднує однакові фізичні або інформаційні характеристики; функціональна підсистема, при якій компоненти розбиття описуються визначеними фізичними або інформаційними характеристиками; модульна підсистема, для якої властиве математичне представлення.

Кінцевий результат розбиття структури будь-якого пристрою доцільно описувати за допомогою програмно-часових моделей, які описують кожний сформований компонент як “чорну скриньку”. Наявність дефекту у компоненті (в процесі його тестування) вказує лише на несправність фрагмента в цілому.

Структурно-функціональні моделі мають наступні особливості:

- в моделях такого рівня враховується структура цифрових пристроїв: елементи і зв'язки між ними;
- компоненти є “неподільними” фрагментами схем і тому для їх опису достатньо моделей функціонального рівня.

1.4 Порівняльний аналіз програм-аналогів

Для вирішення задач технічного діагностування схем цифрових пристроїв існує цілий ряд програмно-апаратних комплексів. Найближчими за своїми характеристиками до нової розробки являються зондова система Pilot LX фірми GenRad та система внутрішньосхемного тестування TR8 Series фірми CheckSum.

Зондова система Pilot LX фірми GenRad (рисунок 1.8). Нова система виробничого контролю без контактрона призначена для більш гнучкого, повного і економного діагностування великих плат. Вона містить 4 керовані зонди для верхньої сторони плати і 6 фіксованих зондів для нижньої сторони. Підсистема технічного зору має дві камери, одна - проводить оптичний контроль і оцифровування друкованої плати, друга - використовується під час розробки тесту, і налагодження виробництва. Така система здатна проводити периферійне сканування, цифровий і безвекторний контроль мікроконтролерів. Програмні засоби фірми GenRad, застосовані в системі, дозволяють швидко перетворювати дані САПР в тестову програму, автоматично і досить швидко переміщати зонд в необхідну точку на платі [9].

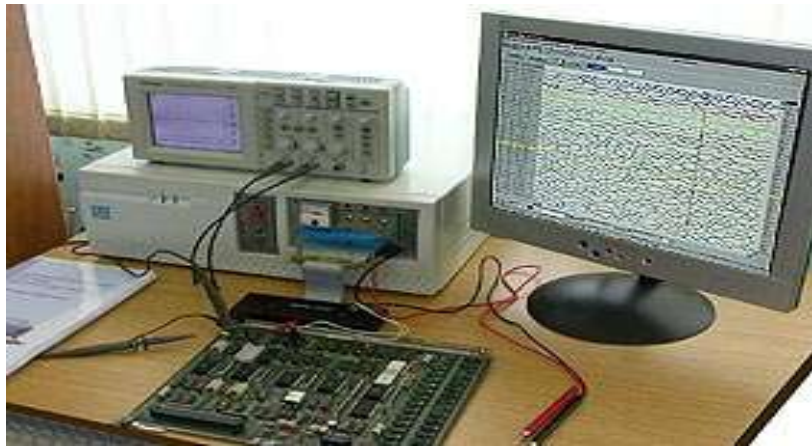


Рисунок 1.8 - Зондова система Pilot LX фірми GenRad

Система Pilot LX має наступні основні технічні характеристики:

- роздільна здатність позиціонування зондів по осях X і Y - 2,5 мкм;
- максимальні розміри контрольованої плати - 610x610 мм;
- максимальна товщина контрольованої плати - 5 мм;
- максимальна висота компонентів на верхній стороні плати - 44 мм;
- максимальна висота компонентів на нижній стороні плати - 100 мм;
- вимірювана напруга постійного струму $\pm 50\text{В}$;
- діапазон вимірювання частоти – до 1 МГц;
- габарити системи 1700x1680x1240 мм;
- маса 1577 кг

Система внутрішньосхемного тестування TR8 Series фірми CheckSum (рисунок 1.9). Аналізатор виробничих дефектів TR8 призначений для внутрішньосхемного діагностування друкованих плат та вузлів з монтажем як в наскрізні металізовані отвори, так і поверхневим монтажем, аналогових і цифрових пристроїв. Така система дозволяє ще до підключення живлення до друкованих вузлів виявляти такі виробничі дефекти, як неправильний або пропущений компонент, помилки монтажу, розриви і короткі замикання. Різні конфігурації TR8 можуть містити контактрон механічного, пневматичного або вакуумного типу, верхні або нижні зондові пристрої. Число контактів змінюється від 200 до 8000.

Програмування системи TR8 можливо як в ручному, так і автоматичному режимах завдяки перетворенню даних САПР.

Система TR8 має наступні основні технічні характеристики:

- Діапазон вимірювання резисторів 19 Ом–10 Мом
- Діапазон вимірювання конденсаторів 1 пФ–20 000 мкФ
- Діапазон вимірювання котушок індуктивності 1 мкГн–1000 Гн
- Діапазон вимірювання напруги постійного струму $\pm(0,2-10)V$
- час контролю розривів/коротких замикань при 400 контрольних точках - 3с
- програмоване джерело живлення -12...+12В



Рисунок 1.9 - Система внутрішньосхемного тестування TR8 Series фірми CheckSum

Головним недоліком таких систем діагностування є їх висока вартість, яку можуть оплатити тільки потужні виробники електронних пристроїв.

1.5 Висновок

У розділі було проведено аналіз сучасних апаратно-програмних методів діагностування цифрових схем, який показав, що доступ до внутрішніх контрольних точок схеми пристрою дозволяє реалізовувати різні стратегії його композиційно-декомпозиційного діагностування.

Як показав аналіз, недоліком апаратних засобів тестування схем цифрових пристроїв є:

- внесення до складу ЦП додаткових схем, що забезпечують безпосередньо процес діагностування. Це призводить до небажаних обмежень у схемних рішеннях і додаткових економічних витрат у процесі розробки або проектування принципів схем цифрових пристроїв на відповідній елементній базі;

Недоліком програмних методів декомпозиційного представлення є:

- в існуючих СПД при реалізації програм перетворення структур компонентів нерідко виникають внутрішні протиріччя, що призводять до зниження глибини діагностування.

2 РОЗРОБКА ІНФОРМАЦІЙНОЇ ТЕХНОЛОГІЇ ДІАГНОСТИЧНИХ ПРОЦЕДУР НА ОСНОВІ МЕРЕЖНИХ МОДЕЛЕЙ

2.1 Аналіз методів виявлення типових дефектів мікропроцесорних пристроїв

У життєвому циклі МПП, як і в будь-якій дискретній системі, можна виділити три стадії: проектування, виготовлення і експлуатація, для кожної стадії існує вірогідність виникнення конструктивних і фізичних дефектів.

Множину дефектів МПП складають: дефекти вхідного контролю, дефекти виробництва, а також допущені прорахунки в період проектування принципів схем МПП. Тому стратегія виявлення і локалізації дефектів МПП багато в чому залежить від глибини розуміння природи дефектів і характеру їх проявів.

Слід зазначити, що дефектів, які зустрічаються в ВІС, набагато більше і, як показує досвід експлуатації мікропроцесорних виробів, вони набагато складніші за дефекти, властиві елементам МІС і СІС.

Особливістю дефектів ВІС є динамічний характер їх проявів. Чим складніша організація МПП, тим важчий і дорожчий процес виявлення дефектів, що вимагає створення певних умов їх виявлення.

Перевірка ВІС обмежена часом тестування. Це пояснюється великим числом внутрішніх станів ВІС як послідовної схеми. Завдання виявлення дефектів МПП в процесі діагностування носить комбінаторний характер, а, отже завжди доводиться йти на компроміс, обмежуючи час діагностування МПП і втрачаючи при цьому в достовірності отриманих результатів.

Несправність ВІС - це стан ВІС, викликаний дефектами одного або декількох елементів внутрішньої структури її кристала. Оскільки інформація прочитується з ВІС по одному або декількома виводами, то більшість дефектів ВІС (пасивних областей напівпровідникового кристала і провідників) виявляються у вигляді збоїв або відмов за певних умов вимірювання або експлуатації ВІС.

Дефекти активних і пасивних областей елементів багаторівневих провідників і пасивних областей кристала ВІС можуть відбуватися з наступних причин:

- замикання або обрив провідників на кристалі;
- відсутність контакту провідника з напівпровідниковою областю або між провідниками в дворівневій металізації;
- обрив або коротке замикання термо-компресивного з'єднання на край кристала;
- утворення струму витоку або короткого замикання р-п переходу;
- наявність струму витоку або короткого замикання через оксид ("прокол оксиду");
- відхилення параметрів елементів від розрахункових унаслідок зміни питомих опорів напівпровідника, глибини залягання р-п переходів, товщини оксиду;
- час життя і рухливості носіїв заряду;
- наявність паразитних зв'язків, утворених топологією ВІС і багато інших дефектів, які виявляються як поєднання раніше перерахованих дефектів ВІС.

Слід також відзначити, що багато видів дефектів МПП проявляються при підвищенні температури або напруги живлення. Такі дефекти апаратури є найбільшою трудністю при їх локалізації. Особливо сильна залежність електричних параметрів від температури для МОП-СХЕМ. Наприклад, така МОП-СТРУКТУРА як транзистор характеризується трьома головними параметрами: порогова напруга, рухливість носіїв заряду і струмом витоку. Напруга логічних рівнів "1" і "0" для такого транзистора є функцією порогової напруги, яка зменшується приблизно на 2 мВ при підвищенні температури на 1°C. Сильно залежать від температури струми витоку.

Особливістю відмов МПП є те, що на них не впливає: зміна навколишнього середовища (наприклад, температура), напруга живлення, тимчасові співвідношення сигналів.

Слід зазначити, що не всі відмови проявляють чутливість до вхідних дій. Наприклад, якщо між двома провідниками існує паразитний зв'язок або дві шини вибірки пристрою закорочені, то такі види відмов виявляються спеціальними функціональними тестами.

Збої МПП виявляються при зміні:

- напруги живлення;
- допустимих статичних перешкод;
- статичних параметрів;
- граничних внутрішніх співвідношень вхідних сигналів і сигналів того, що стробує;
- внутрішніх імпульсних перешкод по ланцюгу живлення і сигнальних провідників;
- внутрішніх перешкод і накладених сигналів на фронтах.

Етап виробництва, що включає збірку і відладку МПП грає важливу роль в життєвому циклі мікропроцесорного виробу. Виробництво МПП характеризується рядом можливих дефектів, які можуть бути внесені на кожному етапі технологічного процесу збірки пристрою.

Дефекти стадії виробництва характеризуються в основному двома причинами: відхиленням технологічного процесу збірки МПП від норм (його недосконалістю) суб'єктивними чинниками, психофізичними особливостями людини-оператора, що пояснюється.

Найбільш типовими дефектами виробництва можна вважати наступні :

- короткі замикання між провідниками друкованої плати;
- обриви провідників;
- неправильна орієнтація мікросхем на друкованій платі щодо шин живлення;
- установка елементів з іншими реалізованими функціями;
- установка зайвого елемента на друкованій платі;
- пропуск елемента на платі.

Оскільки МПП є синтезом апаратних і програмних засобів, то до дефектів МПП слід також віднести помилки, допущені програмістом при написанні програми або складанні алгоритму функціонування як окремих ВІС, так і всього пристрою. Некоректність розрахунку на стадії проектування принципів схем є прихованим дефектом, який знижує надійність апаратури і веде до відмов при її подальшій експлуатації.

У таблиці 2.1 показані етапи виробництва МПП, дефекти, що виявляються, і види контролю.

Таблиця 2.1 - Етапи створення МПП

№ п/п	Найменування етапу	Вид контролю	Типові несправності
1.	Проектування МПП	Моделювання верифікація, тестування	Неточності алгоритмів і програм, помилки в апаратній частині МПП і ін.
2.	Набір комплектуючих виробів для МПП	Вхідний контроль ЕРЕ	Несправності ЕРЕ в стані постачання
3.	Виготовлення друкованої плати	Контроль плати	Несправності топології друкованого монтажу
4.	Монтаж ЕРЕ	Діагностування плати зі встановленими ЕРЕ	Помилкова установка, пропуск і неправильна орієнтація ЕРЕ, несправні ЕРЕ
5.	Збірка МПП	Комплексна відладка МПП	Складні динамічні несправності, помилки в програмах

Дефекти, внесені на різних стадіях виготовлення МПП, лежать в основі неправильної роботи як окремих ВІС, так і функціональних вузлів пристрою. До таких вузлів можна віднести: схеми синхронізації і управління; АЛУ; УВВ; ПЗП; ОЗП і схему управління ОЗП; схеми селекції адреси; МПК.

Наприклад, несправності дешифрування команд і виконання мікрооперацій АЛП виявляються так:

- замість необхідної команди виконується інша;
- необхідна команда не виконується;
- разом з потрібною виконується інша команда;

Для схем селекції адреси і вибірки термінальних пристроїв:

- замість необхідного пристрою вибирається інший;
- необхідний пристрій не вибирається;

– разом з необхідним пристроєм вибирається інший і їх вміст, залежно від технології виготовлення ВІС, є результатом операції І/АБО [6].

Для ВІС ОЗП:

- відсутність вибірки елементу пам'яті (ЕП);
- вибірка ЕП за різними адресами;
- одночасна вибірка декількох ЕП;
- відсутність запису "1" або "0";
- спотворення стану ЕП;
- спотворення ЕП під час запису або зчитуванні в сусідній ЕП.

Природа збоїв лежить в зміні тимчасових співвідношень сигналів (асинхронність) управління всім пристроєм або окремих ВІС МПП. Наприклад, для ВІС ОЗП причини виникнення динамічних відмов можуть бути наступні:

- порушення часу вибірки адреси ЕП;
- зміна мінімального часу імпульсу запису;
- час відновлення сигналу (наприклад, сигналу запису щодо сигналу адреси; сигналу зчитування щодо сигналу адреси);
- час зсуву сигналів (наприклад, сигналів адреси і вибору мікросхеми);
- час збереження сигналу (наприклад, вибору мікросхеми і вхідній інформації);
- час утримання сигналу (наприклад, сигналу інформації щодо сигналу запису);
- час циклу ОЗП (наприклад, сигналів запису і зчитування).

Поза сумнівом, що накопичення досвіду експлуатації МПП надає істотний вплив на розуміння причин і властивостей дефектів, що виникають в них. При цьому якість діагностування мікропроцесорних об'єктів в значній мірі залежить від застосованого методу їх виявлення. Діагностування МПП в принциповому плані нічим не відрізняється від пошуку і локалізації дефектів в пристроях, реалізованих на елементах МІС і СІС. Проте, враховуючи особливості МПП, існуючі методи діагностування не можуть бути повністю застосовні для об'єктів, реалізованих на ВІС.

2.2 Використання мережевих моделей для опису схем цифрових пристроїв

Якщо в пристрої є несправність, то вона виявляється тестом, коли реакція пристрою відрізняється від реакції справного МПП. Здійснення процесу тестового діагностування кожного компоненту МПП припускає виконання трьох етапів:

- побудова тесту компоненту;
- подача тестових дій і вимірювання у відповідь реакцій;
- дешифрування отриманих результатів.

Як правило, при побудові тестів обмежуються класом одиночних константних несправностей. Це спричинено, з одного боку тим, що значна частина фізичних дефектів, що виникають в пристрої, виявляється у вигляді одиночних несправностей цього класу і, з іншого боку, тим, що в даний час розроблені досить ефективні алгоритми пошуку несправностей саме константного класу.

Проте слід зазначити, що досвід виготовлення і експлуатації складних дискретних пристроїв показав, що константні несправності є не єдиними і у ряді випадків далеко не переважаючим типом несправностей.

Якість тестів, що синтезуються, для компонентів МПП багато в чому визначається їх довжиною і повнотою (середнім відсотком дефектів заданого класу, що виявляються). Чим менша довжина тесту, тим вище його якість в порівнянні з іншими тестами при рівності інших показників, тривалість тестового діагностування в умовах масового виробництва МПП вважається однією з найважливіших характеристик технологічного процесу. Отримання тестів мінімальної довжини пов'язане з аналогічними проблемами синтезу мінімальних схем або формул. Як відомо, завдання подібного типу є NP - повними завданнями. Це означає, що отримання тесту мінімальної довжини, навіть для простих схем в скільки-небудь загальному випадку, стикається з великими обчислювальними труднощами.

На рисунку 2.1 приведена усереднена крива залежності повноти тесту від складності схем (число елементів).

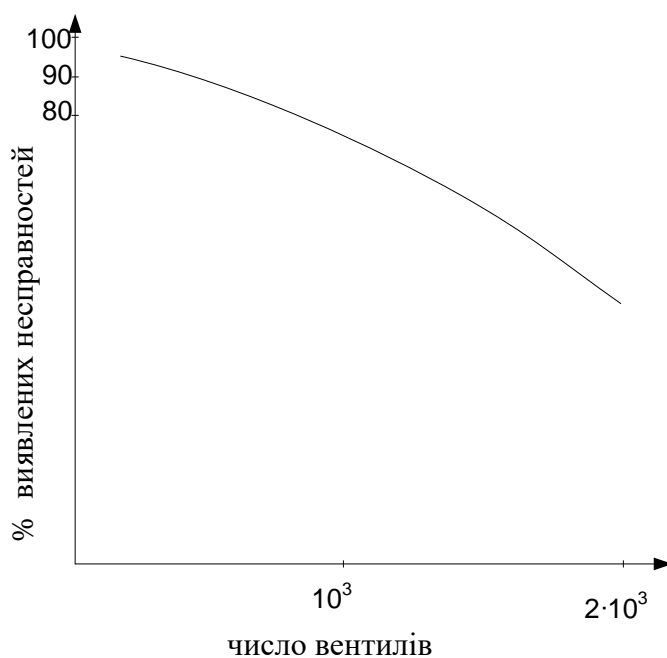


Рисунок 2.1 - Усереднена крива залежності повноти тесту від складності схеми

Накопичений досвід діагностування складних цифрових пристроїв показав, що близько 70% несправностей виявляється тестом порівняно невеликої довжини. Трудомісткість синтезу такого тесту невелика. Такі практичні спостереження дають можливість скорочення довжини тесту за рахунок погіршення його якості. З рисунка 2.1 видно, що для схем з складністю до $5 \cdot 10^3$ вентилів - це реальна можливість доцільного використання існуючих способів генерації тестів, коли критерії якості ще відповідають практичним вимогам. Таке положення примушує переглянути можливості існуючих способів тестового діагностування для пристроїв з елементами підвищеного ступеня інтеграції.

Одним із способів спрощення процесу діагностування МПП є поліпшення керованості і спостережливості у схемі пристроїв. Це досягається за рахунок резервування виводів крайового роз'єму плати, які з'єднуються з выводами внутрішніх елементів пристрою. Такі точки служать для знімання або управління інформацією, що відбувається в МПП.

Одним з ефективних підходів, вживаних при діагностуванні складних пристроїв, є зниження розмірності задач пошуку дефектів. Такі завдання вирішуються шляхом декомпозиції пристрою на фрагменти, що перевіряються. Об'єкт розчленовується на незалежні підсхеми, що не мають загальних зовнішніх і внутрішніх входів. Такі підсхеми, можуть діагностуватися незалежно один від одного. Потім, виходячи із заданих обмежень на складність схеми, розчленовують її на основні блоки з елементами пам'яті (ЕП) і основний логічний блок, виходами якого служать основні виходи схеми, що діагностується. Потім знаходяться тестові послідовності для кожного виділеного блоку. У [5] запропонований спосіб декомпозиції об'єкту, що перевіряється, модель якого задана у вигляді таблиці функцій несправностей, на фрагменти з нижчою розмірністю. У основі такого підходу лежить метод отримання мінімального покриття булевої матриці.

Декомпозиція схем складних цифрових пристроїв, що містять ЕП, полягає в такому розбитті структури схеми, при якому складність кожного фрагмента не перевершує заданої величини B . Складність B визначається числом входів V'_{bx} V'_{bx} кожного фрагмента і числом у елементів пам'яті.

При такій декомпозиції структури схеми зменшується верхня оцінка довжини перевіряючого тесту в порівнянні з традиційними методами синтезу тестів на величину

$$[n'(m' - 2) + 1]n'! - n', \quad (2.1)$$

де n' - число станів плати; m' - число вхідних сигналів схеми.

З появою пристроїв, реалізованих на ВІС і СБІС, значно зростає роль методів покомпонентного діагностування. Можливість доступу до виводів елементів за допомогою голок контактної обладнання дає подальшу перспективу розвитку методів декомпозиції. Для цього, з метою вибору оптимальної стратегії декомпозиції МПП, необхідне вивчення наступних питань:

- дослідження особливостей діагностування МПП;
- збільшення достовірності результатів діагностування;
- аналіз можливостей декомпозиції МПП на фрагменти, що перевіряються, з

метою підвищення глибини діагностування;

- спрощення процедури підготовки програм діагностування;
- вибір ефективних моделей для вивчення процесу по-компонентного діагностування МПП.

Аналіз процесу покомпонентного діагностування МПП необхідно почати з вибору математичної моделі схеми пристрою.

Функціонування МПП – це чітко організований порядок взаємодії своїх компонентів, кожен з яких може мати свою складну структуру і систему обміну інформацією всередині самого компоненту. Структуру будь-якого компоненту, як і всього пристрою в цілому, можна представити у вигляді множини елементів його складових, і зв'язків між ними. Залежно від глибини діагностування моделювання несправностей МПП представляється з різним ступенем деталізації своїх компонентів.

На підставі аналізу математичних моделей МПП можна виділити три основні підходи до їх побудови:

- вентильний,
- структурно-функціональний
- програмно-часовий.

Всі три підходи зв'язані між собою і доповнюють один одного. Група вентильних моделей є дуже докладним описом МПП. Синтез тестів на основі такої логічної моделі украй важкий із-за великого об'єму інформації і часу, необхідного для аналізу всіх можливих несправних станів МПП.

Об'єднання груп вентилів в макроелементи істотно зменшує розмірність задач діагностування МПП, але при цьому знижується глибина пошуку елемента, що відмовив, до рівня макроелемента.

Подальше об'єднання макроелементів є природним переходом до моделей структурно-функціонального рівня. Модель МПП на основі структурно-функціонального підходу задається кінцевою сукупністю функціональних вузлів МПП і зв'язками між ними. Такі моделі є вищим рівнем опису роботи МПП, ніж вентильні.

Моделі на основі програмно-тимчасового підходу розглядають МПП як "чорний ящик". Наявність дефекту указує на несправність пристрою в цілому.

Переваги такого підходу до побудови моделей МПП полягає в простоті синтезу програм діагностування і швидкості їх виконання.

Для моделювання процесу покомпонентного діагностування найбільш доцільно застосовувати структурно-функціональні моделі для опису як цифрової, так і аналогової під-схеми МПП.

Завдяки впровадженню в практику інженерних методів розрахунку стало можливим проектування типових вузлів РЕА. Іноді пропонується виділення аналогових функціонально-закінчених вузлів. Для кожного такого вузла визначаються входи, виходи і зв'язки з іншими компонентами пристрою. Функціонування виділених вузлів описується за допомогою передавальних функцій і виконується в дискретні моменти часу. Така структурно-функціональна модель дозволяє застосовувати методи покрокового моделювання, коли обчислюються функції тільки тих елементів, у яких змінилися значення вхідних і внутрішніх змінних. Такий підхід дає право застосовувати відомі цифрові методи до аналізу несправностей в аналогових і аналого-цифрових компонентах МПП.

Слід зазначити, що представлення МПП структурно-функціональними моделями підкреслює основні переваги методів покомпонентного діагностування: високий ступінь ідентифікації місця і типу дефектів; простоту синтезу тестів для кожного компоненту. Для таких складних компонентів як МП, як його модель можна використовувати алгоритм його роботи.

У таблиці 2.2 показані рівні представлення МПП.

Відмінною рисою сучасних обчислювальних пристроїв, до складу яких входять ВІС, є асинхронність і паралельність інформаційних процесів, що відбуваються в них. Такі особливості організації МПП в значній мірі утрудняють використання теорії кінцевих автоматів для побудови математичних моделей. Наприклад, стан автоматів, які змінюються одночасно, слід об'єднати в один стан. Це приводить до збільшення неадекватності побудованої моделі і структури процесу в МПП.

Однією з перспективних моделей, що долає вказані труднощі, є мережа Петрі. Перевагою мереж Петрі є те, що окрім станів МПП в теорії мереж Петрі використовуються такі поняття, як події і умови.

Умова - логічний опис стану системи, що діагностується. Подія в МП розглядається як деякий факт в системі, що зазвичай трактується як потенційна дія компоненту, яка може відбутися чи ні. У мережах Петрі події і умови представлені абстрактними символами з двох непересічних алфавітів, які називаються множиною переходів і множиною позицій. Графічно переходи зображаються вертикальними паличками, а позиції кружечками. Відносини безпосередньої залежності між позиціями і переходами зображаються за допомогою дуг, які йдуть з переходів в позиції і з позицій в переходи. Дуги в мережі Петрі характеризують причинно-наслідкові зв'язки процесів, які відбуваються в схемі пристрою, що діагностується. Виконання умов зображається маркуванням відповідних позицій в мережі Петрі.

Структура МПП є сукупністю компонентів $K = \{k_1, k_2, \dots, k_m\}$ і множиною провідників $A = \{a_1, a_2, \dots, a_n\}$, що сполучають компоненти схеми пристрою між собою певним чином. Кожному провідникові a_i ставиться у відповідність його номер i . МПП можна розглядати як складну динамічну систему. Функціонування такої системи є сукупність реалізацій подій і змін умов. Тому як формальний апарат опису пристрою можна вибрати мережу Петрі.

Динаміка процесів, що вивчаються, в МПП моделюється в мережі Петрі сукупністю локальних дій, які називаються спрацьовуванням переходів. Спрацьовування будь-якого переходу в мережі відповідає реалізації деякої події і приводить до локальної зміни маркування в позиціях мережі, пов'язаних з даним переходом. При цьому, будь-яку подію з мережі Петрі можна розглядати як елементарну, або як складену - таку, що має деяку внутрішню структуру і що складається з під-подій.

Таблиця 2.2 - Рівні представлення МПП

Рівень ієрархії	Складові частини	
	Система	Елементи системи
Топологічний	Електронні компоненти	Шари транзисторної структури
Схемний	Елементи цифрових і аналогових мікросхем	Електронні компоненти (транзистори, діоди, резистори, конденсатори і ін.)
Вентильний	Логічні елементи (вентилі) і аналогові елементи	I, АБО, НЕ, І-НІ, Або-НІ, тригери, аналогові ключі і ін.
Регістрових передач	Регістрові структури	Регістри, лічильники, суматори, дешифратори, АЦП, ЦАП і ін.
системи команд МПП	Система команд МПП	Мікро-операції, мікрокоманди
Мовний	Мови програмування	Мови регістрових передач, асемблери, мови високого рівня
Структурний	Основні структурні блоки МПП	Мікропроцесор, ОЗУ, ПЗП, пристрої введення-висновку і ін.
Системний	МПП в цілому (архітектура МПП)	Апаратні засоби, програмні засоби

Нехай модель МПП є мережа

$$\bar{H} = (V^1, V^2, I, O, \mu), \quad (2.2)$$

де $V^1 = \{V_1^1, V_2^1, \dots, V_n^1\}$ – множина позицій, які відповідають пронумерованим провідникам МПП; $V^2 = \{V_1^2, V_2^2, \dots, V_m^2\}$ – сукупність переходів, які відповідають компонентам МПП; $I: V^2 \rightarrow V^1$ – вхідна функція, що відображає переходи у вхідний комплект позицій; $O: V^2 \rightarrow V^1$ – вихідна функція, що відображає переходи

у вихідний комплект позицій; $\mu: V^1 \rightarrow N$ – функція, що відображає множину позицій в множину цілих натуральних чисел (маркування мережі Петрі).

Позиція \mathcal{V}_i^1 є вхідною позицією переходу \mathcal{V}_j^2 в тому випадку, якщо і позиція \mathcal{V}_i^1 є вихідною позицією, якщо $\mathcal{V}_i^1 \in O(\mathcal{V}_j^2)$.

Вхідні і вихідні позиції переходу \mathcal{V}_j^2 є вхідні і вихідні комплекти. Поняття комплекту є узагальненням поняття множини, яка включає багатократне повторення елементів. При цьому, функція $\#(\mathcal{V}_i^1, I(\mathcal{V}_j^2))$ визначає стислість позиції \mathcal{V}_i^1 у вхідному комплекті для переходу \mathcal{V}_j^2 . Функцію відображення можна застосувати і для позицій. Тоді $\#(\mathcal{V}_j^2, O(\mathcal{V}_i^1))$ визначає кратність переходу \mathcal{V}_j^2 у вихідному комплекті позиції \mathcal{V}_i^1 .

Маркування μ може бути визначене як n -вектор $\mu = (\mu_1, \mu_2, \dots, \mu_n)$, $n = |V^1|$ і кожне $\mu_i \in N, i = 1, 2, \dots, n$. Вектор μ визначає кількість маркерів в кожній позиції мережі. Перехід $\mathcal{V}_i^2 \in V^2$ в маркірованій мережі Петрі $\bar{H} = (V^1, V^2, I, O, \mu)$ буде дозволений, якщо для всіх $\mathcal{V}_i^1 \in V^1$ виконується умова $\mu(\mathcal{V}_i^1) \geq \#(\mathcal{V}_i^1, I(\mathcal{V}_j^2))$.

В результаті спрацьовувань переходу $\mathcal{V}_j^2 \in V^2$ утворюється нова маркіровка μ' , яка згідно [6] визначається наступним співвідношенням:

$$\mu(\mathcal{V}_i^1) = \mu(\mathcal{V}_i^1) - \#(\mathcal{V}_i^1, I(\mathcal{V}_j^2)) + \#(\mathcal{V}_i^1, O(\mathcal{V}_j^2)) \quad (2.3)$$

Графовим представленням мережі Петрі є дводольний орієнтований мультиграф $G = (V, E)$, де $V = V^1 \cup V^2, E = E^1 \cup E^2$ – комплект дуг, причому $E^1 = \{e_{ij}^1 = (\mathcal{V}_i^1, \mathcal{V}_j^2) / \#(\mathcal{V}_i^1, I(\mathcal{V}_j^2)) > 0\}$ – комплект вхідних дуг, $E^2 = \{e_{ij}^2 = (\mathcal{V}_i^2, \mathcal{V}_j^1) / \#(\mathcal{V}_i^2, O(\mathcal{V}_j^1)) > 0\}$ – комплект вихідних дуг.

Складні мікропроцесорні пристрої - це з'єднання елементів як з малою, середньою, так і елементів підвищеного ступеня інтеграції (ВІС). Для простоти розглянемо фрагмент МПП, реалізованого на елементах малого і середнього ступеня інтеграції (рисунок 2.2).

Представлення мережі Петрі даного фрагмента зображене на рисунку 2.3.

Для даної мережі вхідними і вихідними функціями будуть:

$$\begin{aligned}
 I(\mathcal{V}_1^2) &= \{\mathcal{V}_2^1, \mathcal{V}_3^1, \mathcal{V}_4^1\}, & O(\mathcal{V}_1^2) &= \{\mathcal{V}_5^1\}, \\
 I(\mathcal{V}_2^2) &= \{\mathcal{V}_1^1\}, & O(\mathcal{V}_2^2) &= \{\mathcal{V}_7^1\}, \\
 I(\mathcal{V}_3^2) &= \{\mathcal{V}_5^1, \mathcal{V}_6^1\}, & O(\mathcal{V}_3^2) &= \{\mathcal{V}_8^1\}, \\
 I(\mathcal{V}_4^2) &= \{\mathcal{V}_7^1, \mathcal{V}_8^1\}, & O(\mathcal{V}_4^2) &= \{\mathcal{V}_9^1\}, \\
 I(\mathcal{V}_5^2) &= \{\mathcal{V}_9^1, \mathcal{V}_{10}^1, \mathcal{V}_{12}^1, \mathcal{V}_{16}^1\}, & O(\mathcal{V}_5^2) &= \{\mathcal{V}_{13}^1, \mathcal{V}_{14}^1\}, \\
 I(\mathcal{V}_6^2) &= \{\mathcal{V}_{17}^1\}, & O(\mathcal{V}_6^2) &= \{\mathcal{V}_{12}^1\}, \\
 I(\mathcal{V}_7^2) &= \{\mathcal{V}_{11}^1\}, & O(\mathcal{V}_7^2) &= \{\mathcal{V}_{16}^1\},
 \end{aligned}$$

Функціонування мережі починається з її маркування. Для мережі, яку зображено на рисунку 2.3, початкове маркування рівне

$$\mu_0 = (\mu_1, \mu_2, \dots, \mu_{17}) = (1, 1, 1, 1, 0, 1, 0, 0, 0, 1, 1, 0, 0, 0, 0, 0, 1), \quad (2.4)$$

де μ_i - маркування позиції \mathcal{V}_i^1 . Перебуванню мережі в стані, який зображено на рисунку 2.3 відповідає наступний вектор $\mu_1 = (0, 0, 0, 0, 0, 0, 1, 1, 0, 0, 0, 1, 0, 0, 0, 1, 0)$

Зі всіх переходів, що розглядаються в мережі, може спрацювати тільки той, для якого виконується наступна умова

$$(\forall \mathcal{V}_i^1 \in I(\mathcal{V}_4^2))(\mu(\mathcal{V}_i^1) = \#(\mathcal{V}_i^1, I(\mathcal{V}_4^2))) \quad (2.5)$$

Перехід $\mu_0 \rightarrow \mu_1$ можливий за рахунок спрацювання переходів причому переходи \mathcal{V}_2^2 та \mathcal{V}_3^2 , а також переходи \mathcal{V}_6^2 та \mathcal{V}_7^2 спрацювали одночасно (паралельно).

Можливості апарату мереж Петрі дозволяють моделювати ситуації тимчасового неузгодження сигналів в схемах пристрою. Для цього кожному переходу мережі ставиться у відповідність час його спрацювання.

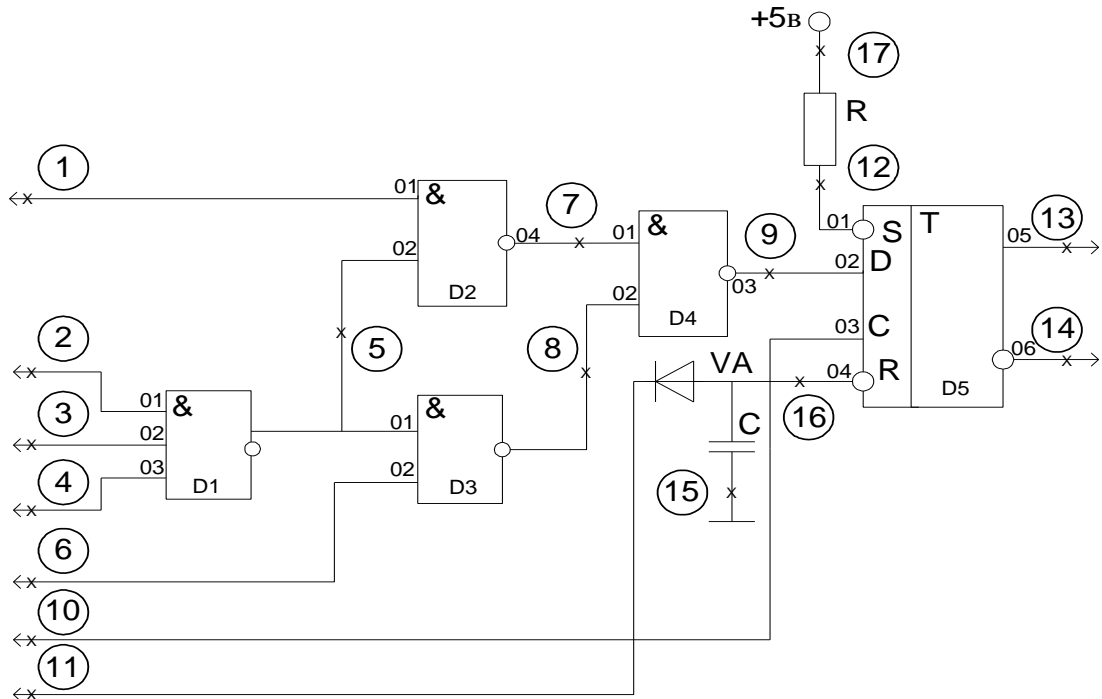


Рисунок 2.2 - фрагмент схеми цифрового пристрою

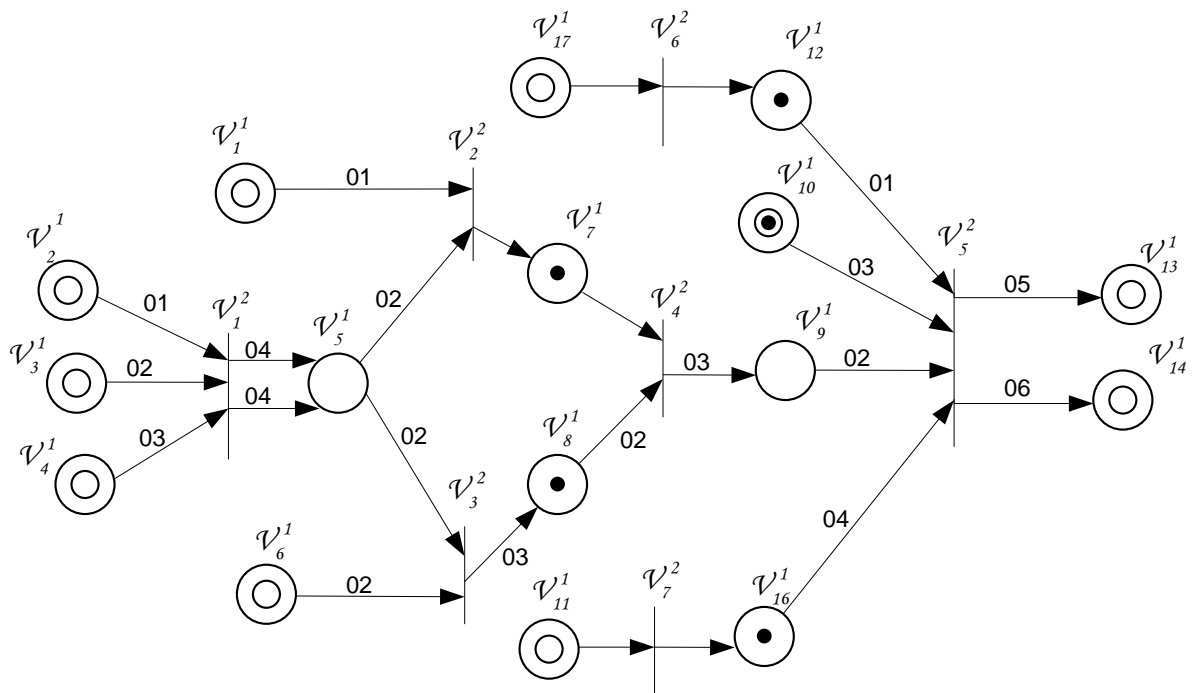


Рисунок 2.3 - Мережа Петрі фрагмента, зображеного на рисунку 2.2

Проте для адекватнішого опису процесу покомпонентного діагностування необхідно уточнити прийняту модель мережі Петрі шляхом подальшого розвитку її моделюючих властивостей.

2.3 Формування діагностичних процедур діагностування схем цифрових пристроїв на основі мережних моделей

Множина компонентів K МПП складається з підмножини K_a аналогових компонентів, підмножини K_u цифрових компонентів, підмножини K_z K_z компонентів

$$K = K_a \cup K_u \cup K_z \quad (2.6)$$

Під аналоговим компонентом $k_i^a \in K_a (i = \overline{1, |K_a|})$ розумітимемо ЕРЕ, що здійснює перетворення безперервних сигналів. Технологічно аналоговий компонент може бути виготовлений як в дискретного (наприклад, транзистор, діод), так і в інтегрального виконання (наприклад, операційний підсилювач).

Цифровим компонентом $k_i^u \in K_u (i = \overline{1, |K_u|})$ може бути ЕРЕ пристрою, що здійснює дискретне перетворення сигналів. Надалі розглядатимемо цифрові компоненти, виготовлені тільки в інтегральному виконанні.

Під компонентом $k_i^z \in K_z (i = \overline{1, |K_z|})$ розумітимемо ЕРЕ МПП, який здійснює перетворення як безперервних, так і дискретних сигналів (наприклад, АЦП, ЦАП). Технологічно компонент може бути виготовлений в дискретному або в інтегральному виконанні.

Таким чином мережева модель, відповідна МПП, також складатиметься з трьох під-мереж. Кожна під-мережа є безліччю переходів СП, які відповідають знаковим, цифровим і компонентам $\bar{H} = \bar{H}_a \cup \bar{H}_u \cup \bar{H}_z$,

де $\bar{H}_a, \bar{H}_u, \bar{H}_z$ - відповідно аналогова, цифрова і під-мережа СП.

Розглядатимемо в мережі \bar{H} наступну безліч несправностей

$$\Sigma_{\bar{H}} = \Sigma_c \cup \Sigma_k \cup \Sigma_f, \quad (2.7)$$

де Σ_c - підмножина структурних несправностей мережі якій відповідають наступні дефекти, що виникають в МПП: установка на друкованій платі інших ЕРЕ, пропуск ЕРЕ, неправильна орієнтація ЕРЕ щодо шин напруги живлення;

Σ_f - підмножина функціональних несправностей компонентів мережі \bar{H} , яким відповідають такі дефекти, як наявність на виходах компонентів постійних сигналів логічної "1" або логічного "0"; Σ_k - підмножина порушень матриці зв'язків між компонентами мережі \bar{H} , яким відповідають: помилкові з'єднання, відсутність з'єднання, порушення цілісності провідників.

Якщо в процесі діагностування МПП виявляється несправність множини, то це приводить до перетворення мережі \bar{H} , в результаті якого виходить інша мережа \bar{H}^* .

Мережу \bar{H} вважатимемо такою, що компонентно-діагностується щодо безлічі $\Sigma_{\bar{H}}$ несправностей, якщо виконуються наступні умови:

1) над кожним компонентом мережі можна провести діагностичний експеримент, за умови доступу до його виводів;

2) на компонент $k_i \in K (i = \overline{1, |K|})$, що перевіряється, в процесі діагностичного експерименту виключений вплив пов'язаних з ним сусідніх компонентів мережі \bar{H} ;

3) діагностичний експеримент є не шкідливим для всіх компонентів мережі \bar{H} . Діагностичний експеримент полягає в подачі тестових дій на входи компоненту k_i і зняття у відповідь реакцій з його виводів.

Для діагностування компонентів $k_i^a \in K_a$ МПП, які є пасивними і активні ЕРЕ, необхідно забезпечити спеціальні початкові умови (ПУ). ПУ діагностування компоненту k_i^a полягають в забезпеченні режиму електричного "розділення" компонентів пристрою. При цьому вплив сусідніх компонентів виключається за рахунок подачі сигналів логічного "0" в певні точки друкованого монтажу плати МПП. Математично завдання знаходження точок "розділення" для кожного компоненту k_i^a зводиться до визначення для кожного переходу V_i^2 графа G СП мінімальної кількості переходів $V_1^2 \subset V^2$, видалення яких з графа G разом з інцидентними їм дугам робить дану дугу ациклічною.

Особливістю МПП є те, що до складу пристрою, що діагностується, входять компоненти k_i^u , що допускають особливий режим роботи. Виходи таких компонентів можуть знаходитися у високоімпедансному стані (позначимо цей стан через- Z).

Розглянемо особливості діагностування цифрової частини МПП. Якщо виходи компоненту (наприклад $k_i^u \in K_u$), що перевіряється, $k_i^u \in K_u$ є основними входами МПП, то перевірка такого компоненту не представляє особливих труднощів. Якщо ж входи компоненту k_i^u сполучені безпосередньо з виходами інших компонентів $k_j^u \in K_u (i \neq j)$, те виникає ряд складнощів його діагностування. Тестові дії, що подаються прямо на входи компоненту, що перевіряється k_i^u , повинні примусово змінювати перебування логічних сигналів на виходах компонентів k_j^u .

Проте, виходячи з фізичних особливостей сучасних технологій виготовлення інтегральних мікросхем, існують режими їх використання, при яких дозволена подача тестових дій на їх входи.

Забезпечення неущкоджувального діагностування компоненту $k_i^u \in K_u$ полягає у встановленні на входах компонентів $k_j^u \in K_u (k_i^u \neq k_j^u)$, безпосередньо пов'язаних з входами компоненту k_i^u потенціалів логічної "1" або Z -стану.

Аналіз і експериментальні дослідження електричних навантажень для виходів ЦІС дали наступні результати. Для мікросхем, реалізованих на основі емітерно-зв'язаної логіки (ЕЗЛ), встановлено, що час наведення тестових сигналів (при режимі, коли сигнал логічного "0" наводиться на виході ЦІС, що знаходиться в стані логічної "1" і навпаки) не повинен перевищувати 1 сек. При цьому температура переходу не перевищить свого граничного значення 125°C. Такий режим дозволений згідно технічним умовам експлуатації ЦІС. Для мікросхем, виготовлених по КМДП-технології, дозволений даний режим їх експлуатації, якщо напруга живлення не перевищує +5 В, а тривалість наведення тестового сигналу буде не більше 300 мс. Для ЦІС транзисторно-транзисторної логіки (ТТЛ) дозволено короткочасне наведення (не більше 1 сек) сигналу логічного "0" на вихід мікросхеми, що знаходиться в стані логічної "1". Аналіз показав, що завдяки значному обмеженню електричної дії, високоімпедансний стан мікросхем забезпечує неущкоджуючий характер наведення будь-яких тестових дій на їх входи. З аналізу розглянутих режимів використання ЦІС виходять два способи організації тестового покомпонентного діагностування МПП. Перший спосіб полягає в подачі могутніх і коротких імпульсів (0,1-0,2) мкс у внутрішні вузли пристрою. Другий спосіб полягає в забезпеченні на виходах компонентів, зв'язаних безпосередньо з входами компонентів, що перевіряються, станів, що захищають ці виходи від теплових і електричних перевантажень при подачі тестових дій. До недоліків першого способу можна відвести труднощі конструювання контактної пристрою з короткими лініями зв'язку (10-12) см між генератором тестових сигналів, а також складність програми розрахунку допустимої тривалості наведення тестові дій. Недоліками другого способу є складність синтезу і апаратної реалізації тестів для цифрових компонентів. Проте перший спосіб не гарантує не пошкодження компонентів при деяких особливостях друкованого монтажу і наявності реактивних

елементів МПП. Тому при інших рівних показниках другий спосіб покомпонентного тестування є кращим. Таким чином, розглядаючи компоненти на ТТЛ (ТТЛШ) логіці приходимо до висновку, що не ушкоджувальний характер їх діагностування полягає в забезпеченні на виходах компонентів k_j^u сигналів логічної "1" або Z - стану.

Слід зазначити, що вплив сусідніх компонентів на той, що перевіряється буде виключений тільки в тому випадку, коли початкові умови залишаються незмінними протягом всього циклу перевірки компоненту k_i^u .

Аналітично початкові умови діагностування певного компонента можна визначити за допомогою удосконаленого Π -алгоритму. Практично початкові умови діагностування компонента k_i^u забезпечуються шляхом подачі відповідних сигналів на основні входи МПП або в КТ, що були входами цифрової частини пристрою (установчий набір (УН)).

Математично завдання визначення установчого набору, наприклад, для компонентів комбінаційного типу зводиться до обчислення будь-якого терма, що входить в диз'юнктивну нормальну форму (ДНФ) булевої функції, яку реалізує цифровий фрагмент МПП, що перевіряється. У основі модифікованого Π -алгоритма лежить апарат числення кубічних комплексів, який добре піддається машинній реалізації. У алгоритмі рядки покриття цифрової схеми визначаються за допомогою перебору проміжних покриттів при їх послідовній підстановці. Це приводить до великих витрат часу і машинної пам'яті при виконанні відповідних програм на ЕОМ.

У модифікованому Π -алгоритмі економія пам'яті ЕОМ полягає в тому, що замість повного паралельного перебору покриттів проводиться послідовна підстановка всіх покриттів даного рівня лише в один з рядків покриттів попереднього рівня. Фактично вживаний Π -алгоритм є алгоритмом пошуку в глибину з поверненням. При цьому кількість рядків в модифікованому Π -алгоритмі росте в арифметичній прогресії із збільшенням числа рівнів компонент,

що є складовими схеми МПП. У звичайному ж Π -алгоритмі, число рядків збільшується в геометричній прогресії.

Розглянемо на фрагменті МПП (рисунок 2.4) забезпечення початкових умов діагностування багаторежимного буферного регістра (D2). Для подачі тестових дій в КТ 18-21, за допомогою голок контактного пристосування необхідно забезпечити умову непошкодження входів шинного утворювача (D1). Непошкодження компоненту D1 забезпечується подачею потенціалу логічної "1" на вхід ВК з боку основних входів МПП. При цьому в КТ 18-21 встановлюється напруга 1,7 В, що свідчить про високоімпедансний стан виходів $Q_1 - Q_2$ шинного формувача.

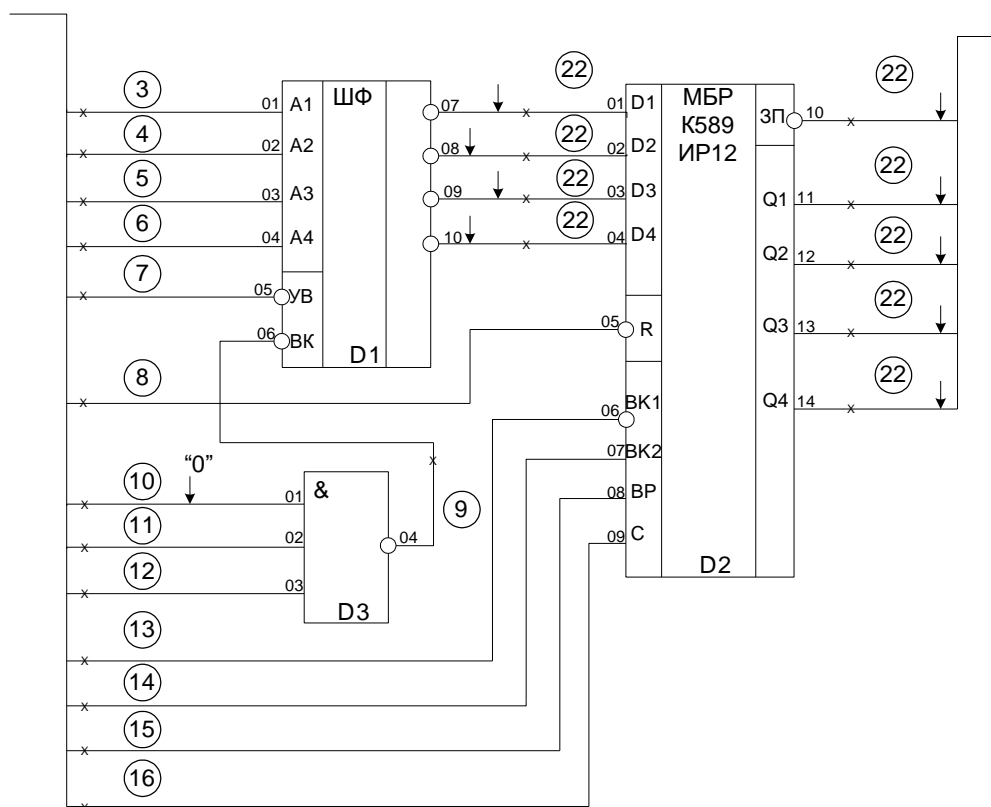


Рисунок 2.4 – Діагностична перевірка багаторежимного буферного регістра

Слід також відзначити, що в процесі перевірки цифрової частини МПП на входах компоненту k_i^u , що перевіряється, або частини його входів) початкові умови можуть бути вже встановлені в результаті діагностування попередніх компонентів. Тоді питання забезпечення початкових умов діагностування компоненту k_i^u

повністю (або частково) знімається. Виходячи з цього перевірка компоненту k_i^y зводиться до розбиття діагностичного експерименту (ДЕ) на три етапи:

– перший етап ДЕ полягає у вимірюванні рівнів сигналів на входах компоненту k_i^y ;

– другий етап ДЕ полягає в забезпеченні початкових умов діагностування компоненту k_i^y ;

– третій етап ДЕ припускає подачу за допомогою голок контактного пристрою тестових сигналів на компонент k_i^y і аналіз у відповідь реакцій. Результатом третього ДЕ є висновок про придатність (або дефектності) компоненту, що діагностується k_i^y .

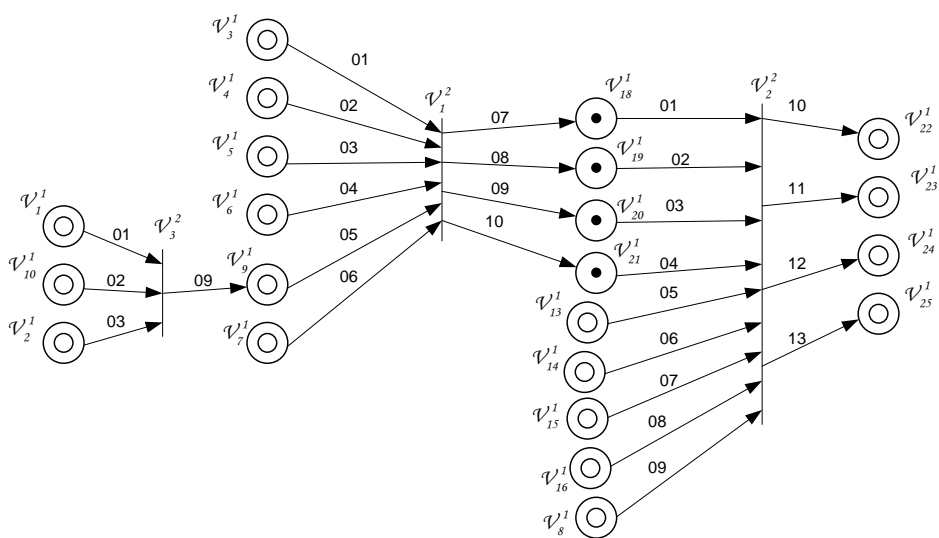


Рисунок 2.5 - Мережа Петрі фрагмента схеми, зображеного на рисунку 2.4

Розглянемо на фрагменті МПП забезпечення початкових умов діагностування цифрового компоненту D5 (рисунок 2.2). Для перевірки компоненту D5 на виходах компонентів D1, VD, D2 необхідно встановити потенціал логічної "1". Для цього достатньо за допомогою голок контактного пристосування в контрольні точки пристрою подати наступні логічні сигнали: КТ4 - "0", КТ3-"0", КТ5 - "1", КТ6 - "0". У КТ12, 15, 13 подати тестові дії, а в КТ16 зняти у відповідь реакції.

Можливість виводів окремих компонентів знаходиться в Z - стані значно спрощує процес забезпечення початкових умов. Наприклад, для забезпечення початкових умов діагностування D2 (рисунок 2.4) досить подати єдиний сигнал логічного "0" в КТ10.

2.4 Розробка структури інформаційної технології формування діагностичних процедур на основі мережних моделей

На вхід подається матриця зв'язків між елементами схеми цифрового пристрою. Після цього на основі П-алгоритму формується множина компонент, які складаються з елементів схеми, та матриця зв'язків між ними. На наступному кроці відбувається перевірка правильності складеної матриці (елемент має належати не більше ніж 2 компонентам, інакше це приведе до зниження глибини діагностування). Потім розраховуються основні характеристики сформованих структур: підраховується кількість компонентів структури та їх складність, визначаються повні складні (ті, що мають в своїй структурі «ядро»), неповні складні (ті, що не мають в своїй структурі «ядра») компоненти, термінальні компоненти. Після цього визначаються шляхи створення нових структур з максимальною чи навпаки з мінімальною кількістю термінальних компонент. На наступному кроці обробляються вихідні дані та виконується виведення отриманого результату.

Структура інформаційної технології формування діагностичних процедур на основі мережних моделей зображена на рисунку 2.6.



Рисунок 2.6 – Структура інформаційної технології формування діагностичних процедур на основі мережних моделей

2.5 Висновок

У даному розділі було проведено аналіз методів виявлення типових дефектів мікропроцесорних пристроїв. Обґрунтовано використання мережних моделей для опису схем цифрових пристроїв. Описано детальний процес формування діагностичних процедур діагностування схем цифрових пристроїв на основі мережних моделей.

Розроблено структуру інформаційної технології формування діагностичних процедур на основі мережних моделей.

3 ПРОГРАМНА РЕАЛІЗАЦІЯ ІНФОРМАЦІЙНОЇ ТЕХНОЛОГІЇ ФОРМУВАННЯ ДІАГНОСТИЧНИХ ПРОЦЕДУР НА ОСНОВІ МЕРЕЖНИХ МОДЕЛЕЙ

3.1 Обґрунтування вибору мови та середовища програмування

Для реалізації інформаційної системи формування діагностичних процедур на основі мережних моделей було розглянуто кілька мов програмування: C#, Java і C++.

C# – мова програмування з підтримкою декількох парадигм, що включають в себе імперативні, загальні, функціональні, декларативні, об'єктно-орієнтовані та компонентні складові програмування. Мова була розроблена компанією Microsoft.

C# - призначена для створення різноманітних Web та Desktop додатків. Такі додатки мають економний характер до ресурсів системи [10].

На базовому рівні, C# та C++ мають аналогічний синтаксис програмного коду. Як C#, так і C++ є об'єктно-орієнтованими мовами програмування. C++ найчастіше використовується для створення таких додатків, як комп'ютерні ігри, операційні системи, драйвери пристроїв та ін. C# використовується для написання більш простих додатків.

Java – це інтерпретована мова програмування. C++ та C# - компільовані, тобто перед запуском програми, що написана на Java, її необхідно перекласти в машинний код [14].

Наведемо основні відмінності між мовами програмування C++ та C#:

- розмір двійкових файлів. У C# після компіляції файл має набагато більший розмір, оскільки використовує велику кількість бібліотек. Програма з таким самим функціоналом, але написана на C++ буде займати менший об'єм;
- продуктивність. C++ використовується тоді коли мова C# неефективна, тобто там де потрібна висока продуктивність [13];

- збирання сміття. C# виконує автоматичний збір сміття. C++ - не має автоматичного відстеження ресурсів, тому тут необхідно постійно виконувати видалення і звільнення пам'яті для об'єктів;

- платформа призначення. C# орієнтована на операційну систему Windows. Хоча корпорація Microsoft працює над крос-платформною підтримкою. За допомогою мови C++ можна створювати додатки для будь якої операційної системи;

- призначення. C++ використовується там, де потрібна висока продуктивність. C#, як правило, використовують для Web, мобільних і прикладних програм;

Java – це мова загального програмування, що розроблена з метою запуску на багатьох платформах. Програми, написані мовою Java, компілюються в байт-код, який запускається віртуальною машиною Java (JVM).

Відмінності мов програмування C# та Java такі:

- відкритий вихідний код. C# має закритий вихідний код. Java - має відкритий вихідний код;

- підтримка Generic типів даних. Generic типи покращують перевірку типів за допомогою компілятора. У мові Java Generic додаються у вигляді копій під час складання байт-коду. В C# інтегруються в CLI і дозволяють отримувати доступ до типів під час виконання, що збільшує продуктивність;

- підтримка делегатів. В C# є підтримка створення делегатів, у Java необхідно використовувати інтерфейс, що призводить до появи надлишкового коду;

Проаналізувавши переваги та недоліки наведених мов програмування, для реалізації програмного забезпечення формування діагностичних процедур мною була обрана мова C++.

Для реалізація програмного забезпечення формування діагностичних процедур було розглянуто такі середовища програмування: Visual Studio та Rider.

Середовище розробки Visual Studio розроблено компанією Microsoft

Особливостями середовища Visual Studio є:

- простий редактор вихідного коду, який можна використовувати як для перегляду, так і для редагування, запуску та налагодження вихідного коду програми;

- орієнтоване на роботу із збірками та проектами окремо;
- підтримує роботу із системою керування версій Team Foundation Server;
- має безкоштовну версію для навчальних і некомерційних цілей [12].

Середовище розробки Rider розроблено компанією Jet Brains.

Середовище Rider має інтелектуальний редактор та підтримує інтеграцію з ReSharper, Visual Studio, Eclipse та Net Beans. Дане середовище може виконувати оптимізацію та аналіз коду під час введення, має вбудований декомпілятор для дослідження бібліотек, у яких закритий вихідний код.

Проаналізувавши переваги та недоліки середовищ програмування було обрано середовище розробки Visual Studio, оскільки воно найбільше підходить під даний тип задач.

3.2 Проектування програмних засобів формування діагностичних процедур на основі мережних моделей

Під час реалізації програмних засобів формування діагностичних процедур, була виявлена потреба в розробці методів аналізу взаємодії процесів у виробничих системах. Для задоволення цієї потреби була розроблена IDEF0 діаграма.

В основі IDEF0 методології лежить поняття блоку, який відображає певну бізнес-функцію. Чотири сторони блоку мають такі ролі:

- ліва сторона – вхідні дані;
- права сторона – вихідні дані;
- верхня сторона – функції управління;
- нижня сторона – механізми – в нашому випадку - користувач.

Взаємодія між функціями в IDEF0 представляється у вигляді дуги, що відображає напрям потоку даних або матеріалів, що надходить з виходу однієї функції на вхід до іншої. В залежності від того, з яким боком блоку пов'язаний цей потік, його називають “вхідним”, “вихідним” або “керуючим”.

На рисунку 3.1 представлено IDEF0 діаграму першого рівня декомпозиції інформаційної технології формування діагностичних процедур на основі мережних моделей.



Рисунок 3.1 – IDEF0 діаграма першого рівня декомпозиції інформаційної технології формування діагностичних процедур на основі мережних моделей.

На рисунку 3.2 представлено повну IDEF0 діаграму інформаційної технології формування діагностичних процедур на основі мережних моделей.

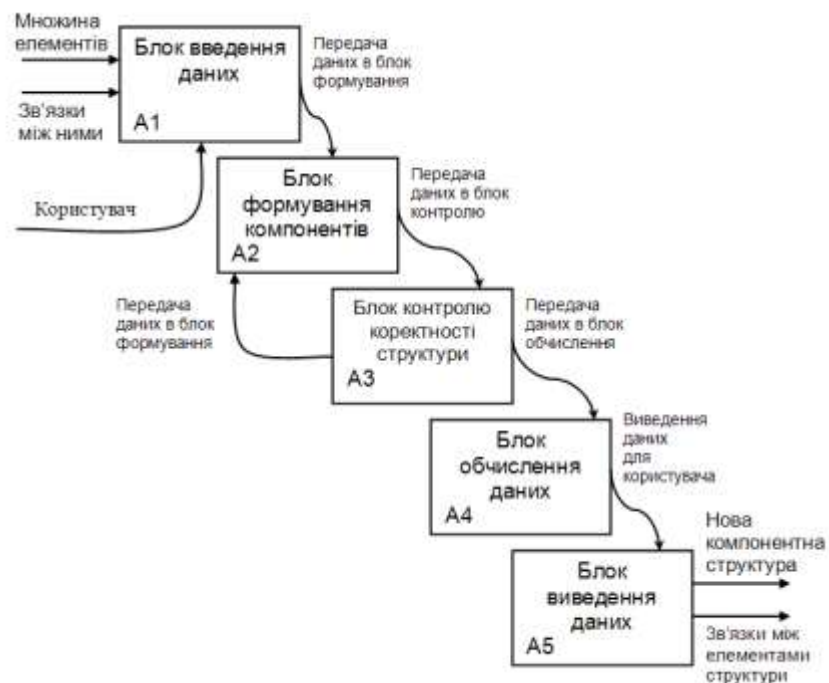


Рисунок 3.2 – Повна IDEF0 діаграма інформаційної технології формування діагностичних процедур на основі мережних моделей.

3.3 Розробка структури інформаційної системи покомпонентного діагностування схем цифрових пристроїв

Апаратні та програмні засоби тестового діагностування цифрових пристроїв передбачають наявність у своєму складі сполучення різноманітних функціональних підструктур, які реалізують різні алгоритми обміну інформації між центральним процесором і нестандартним термінальним обладнанням систем покомпонентного діагностування (СПД).

Всі блоки СПД можна розділити на дві основні групи:

- стандартні пристрої (найбільш розповсюджені, виготовляються серійно та являються складовою частиною переважної більшості систем діагностування);
- нестандартні або спеціалізовані пристрої (мають нестандартні протоколи обміну інформації, внаслідок чого для кожного з них розробляється свій особистий драйвер).

До складу стандартних блоків входять, наприклад, комп'ютер з базовою структурою, принтер і таке інше.

До нестандартних блоків, наприклад, відносяться:

- голчатий механічний адаптер - пристрій автоматичного контактування з ОД (типу “поле з цвяхів”);
- пристрій тестового контролю мікропроцесорних елементів;
- банк (плата) з елементами для компонентів, які штучно створюються;
- АТВ - контролер аналогових тестів;
- векторний процесор;
- програмований контролер джерел живлення;
- блоки DeltaScan, FrameScan-2, WaveScan для тестування складних компонентів, для яких неможливо створити цифровий або аналоговий тест.

Невід'ємною складовою частиною СПД є модуль діагностування цифрових схем, що повинний забезпечувати функціональне тестування цифрових інтегральних схем будь-якого ступеня інтеграції з алгоритмічною генерацією вхідних тестових векторів або підключення бібліотеки тестів, або банку еталонних мікросхем.

Функціонування такого блоку повинно ґрунтуватися на алгоритмі роботи пристрою для тестування інтегральних схем малого ступеня інтеграції, який необхідно доповнити функціями, що враховують особливості перевірки компонентів з підвищеною швидкістю:

- максимальною частотою подавання сигналів у статичному режимі (до 1 МГц);
- взаємною синхронізацією реалізації тестів СПД і схеми цифрового пристрою.

При цьому система, що розробляється, відповідає загальним вимогам, висунутим до засобів подібного типу, а її модульна структура має вигляд, представлений на рисунку 3.3.

Враховуючи функціональне призначення засобів, структурну схему СПД можна представити трьома підсистемами:

- підсистема створення електричних умов і організації процесу вимірювання аналогових елементів (Модуль аналогових вимірів);
- підсистема створення електричних умов і організації процесу подачі тестових векторів на цифрових компонент, який тестується та аналіз зворотної реакції (Модуль тестування ЦС);
- підсистема формування контурів зворотніх зв'язків та запуску і реєстрації процесів само генерації власних тестових сигналів в таких контурах.

Кожна з цих підсистем конструктивно і функціонально під'єднана до загальної шини СПД через власний драйвер із стандартним протоколом обміну даними.

Активізація розглянутих підсистем здійснюється на програмному рівні за допомогою модуля комутації каналів тестування.

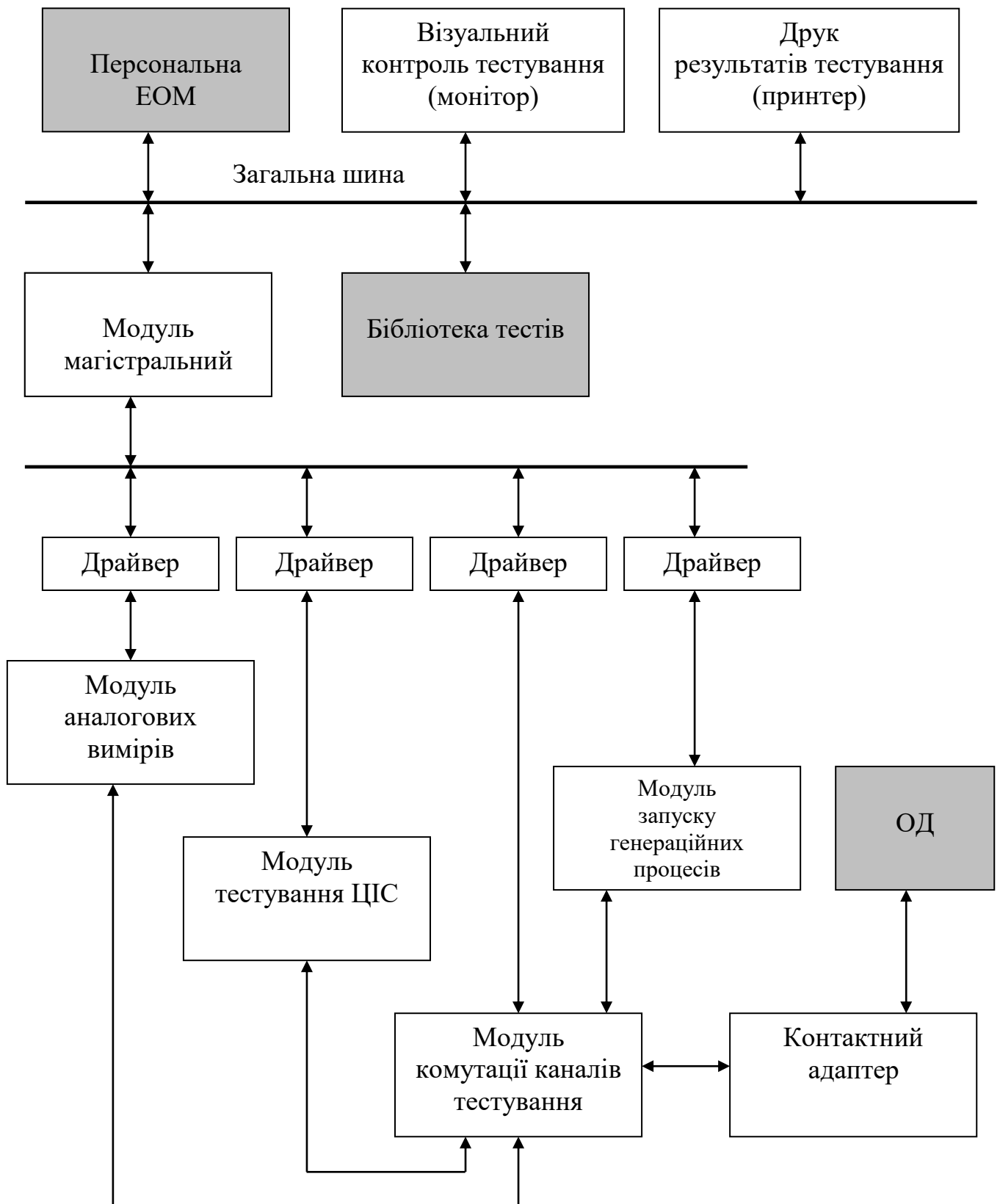


Рисунок 3.3 - Структурна схема інформаційної системи покомпонентного діагностування

Модуль контактного адаптера призначений для здійснення безпосереднього доступу до внутрішніх контактних площадок досліджуваного пристрою. В сучасних системах це може бути реалізовано декількома способами:

- ручні кліпси (вимагають відповідних навичок оператора і обмежені в своїй кількості);
- ложе з підпружинених цвяхів (ефективність використання яких вимагає необхідної кількості контрольних точок на ДП, що тестується);
- літаючі пробники (найбільш ефективні на початкових етапах розробки програм тестування ЦП).

Виконання функцій системи показано на діаграмі діяльності (рисунок 3.4):

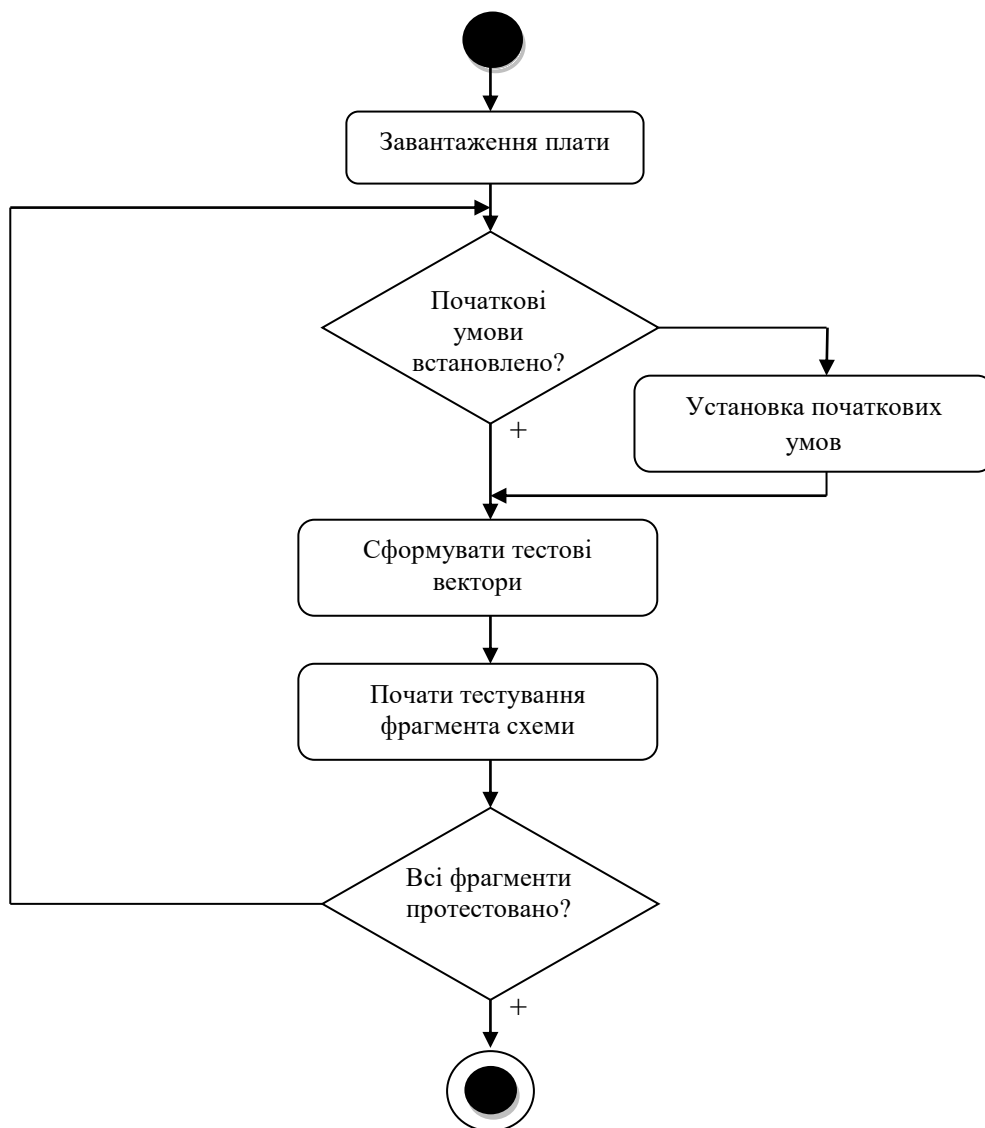


Рисунок 3.4 – Діаграма діяльності СПД

3.4 Розробка алгоритму функціонування інформаційної системи формування діагностичних процедур на основі мережних моделей

Однією з основних переваг графових моделей, які описують, наприклад, схеми цифрових пристроїв, є наочність відображення структурних особливостей самих об'єктів. Причому здатність їх комп'ютерного представлення є основою для наступного моделювання з метою розв'язання різних оптимізаційних (пошукових) задач в технічній діагностики.

Встановлення, що саме апарат теорії гіперграфів має відповідні моделюючі властивості, які можна залучати як для опису і формування декомпозиційних підструктур схем цифрових пристроїв, так і під час підготовки процедур їх діагностування. При цьому враховується, що процес створення будь-яких підструктур повинен базуватися на ряді формальних припущеннях в самих моделях (наприклад, особливостей встановлення початкових умов діагностування), а також обмеженістю часового утримання електричних режимів цифрової схеми.

При цьому основні характеристики декомпозиції схеми будь-якого пристрою зв'язані відповідними залежностями, що складає саме апарат формування компонентних структур, який передбачає розрахунок як числових показників, так і таке сполучення компонентів, яке дає мінімальне значення часу діагностування всього пристрою в цілому.

Програмний модуль, який розробляється, повинен містити у собі такі модулі, які визначають послідовний характер обробки тестової інформації: внесення початкових даних про базову структуру чи зчитування їх з бази даних, розрахунок основних параметрів та характеристик структури, а також процедуру формування множин елементів, які об'єднуються у контролепридатні компоненти схем цифрових пристроїв.

Форму form1 призначено для вибору режиму роботи програми (введення базової структури чи зчитування її параметрів з файлу). Якщо вибрано режим «введення даних», то програма переходить до запуску наступного модуля, який контролює введення зв'язків елементів базової структури. При цьому формується

масив `table2`, в який послідовно записуються зв'язки між елементами в базовій структурі. При чому спочатку вводиться інформація про наявність ядра в компоненті (якщо компонент відноситься до групи «повних компонентів», яка складається з повних складних компонентів (якщо в такому компоненті більше 3-х елементів) та термінальних компонентів (якщо в компоненті 2 елементи)) а після цього задаються зв'язки даного компонента з іншими. В програмі передбачено контроль повторного введення зв'язків між компонентами. Після закінчення введення всіх зв'язків на екран виводиться повідомлення «Таблиця зв'язків заповнена». Таблиця `table2` зв'язків між компонентами в базовій структурі записується в базу даних, яка зберігається у файлі `table2.dbf`.

Далі розраховуються основні характеристики базової структури: підраховується кількість компонентів структури та їх складність, визначаються повні складні (мають в своїй структурі «ядро»), неповні складні (не мають в своїй структурі «ядра») компоненти, термінальні компоненти.

Діаграма активності програмного модуля формування діагностичних процедур зображена на рисунку 3.5,

Пошук кінцевої структури розбиття, як правило, зводиться до вибору таких сформованих підмножин елементів, при яких фіксується менший час діагностування всього ЦП. Причому, незначна зміна будь-якої структури безпосередньо впливає на загальний час пошуку несправностей при однакових параметрах розбиття. Моделювання таких процесів ґрунтується на правилах «переміщення» простих компонентів по ланцюгам ВПЛ і НПЛ підструктур, а також формування або усунення термінальних гілок графа G в межах $t_{max} - t_{min}$.

Діаграма діяльності модуля формування структури з параметром t_{max} зображена на рисунку 3.6,

Діаграма діяльності модуля формування структури з параметром t_{min} зображена на рисунку 3.7,

Але, в деяких випадках можливе зменшення глибини діагностування. Так, наприклад, при перетворенні структур, в яких у складних ядерних компонентів є

одна або більше термінальних гілок при застосуванні операції α_{ts} , виникає ситуація появи додаткових ізольованих елементів (ядер). Це призводить до неоднозначності при визначенні непрацездатного елементу серед таких ядер.

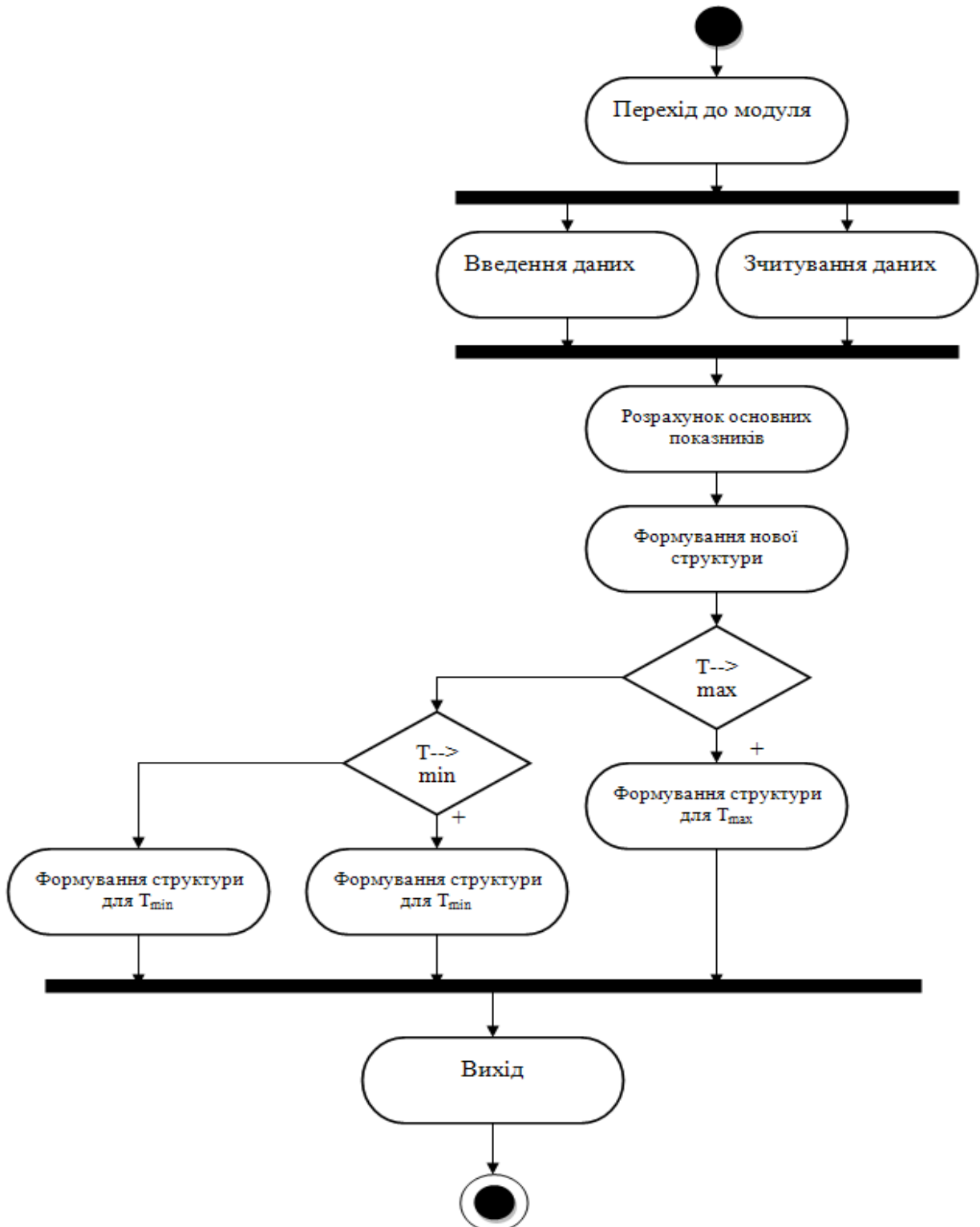


Рисунок 3.5 – UML -діаграма активності програмного забезпечення формування діагностичних процедур на основі мережних моделей

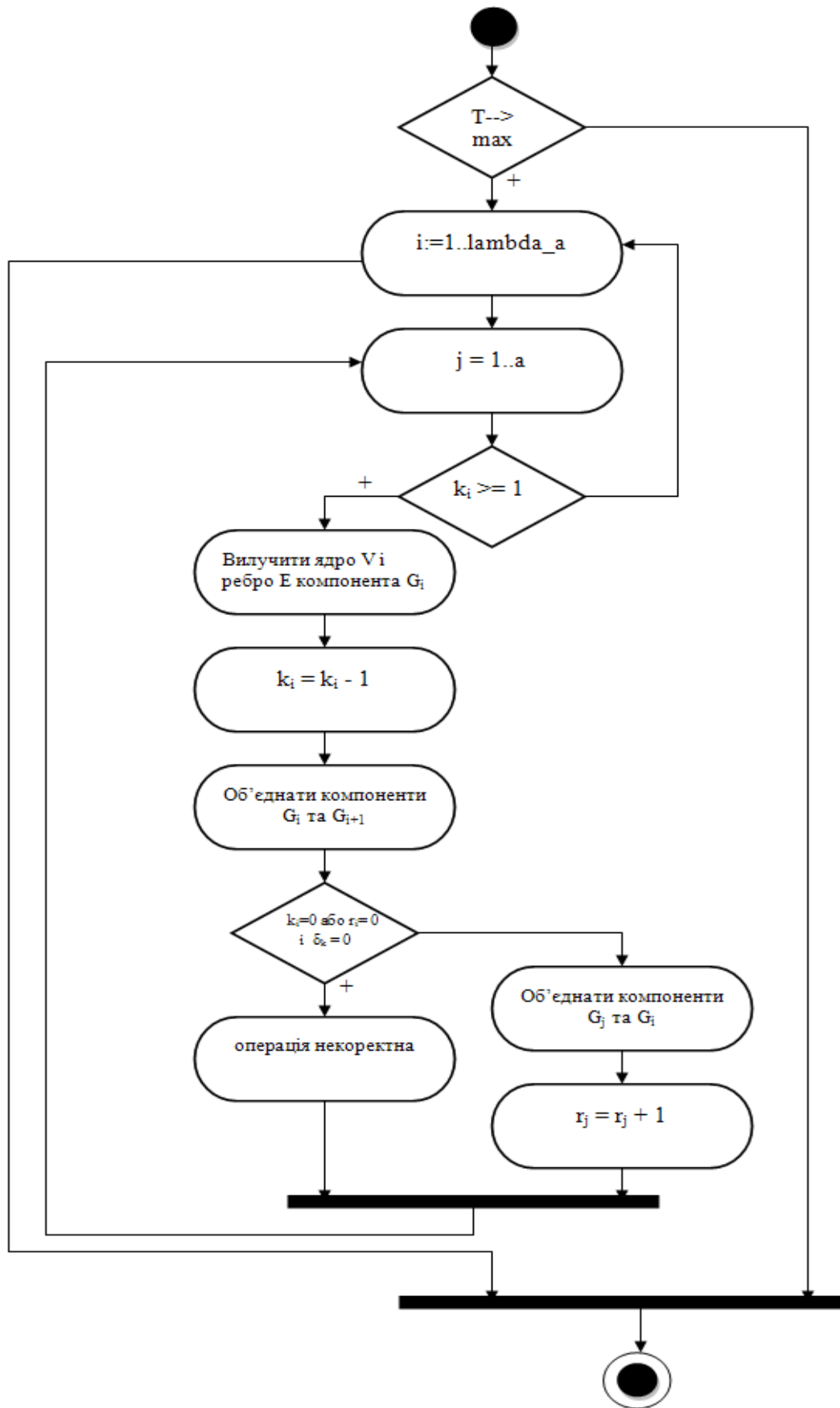


Рисунок 3.6 – UML -діаграма діяльності модуля формування структури з параметром t_{max}

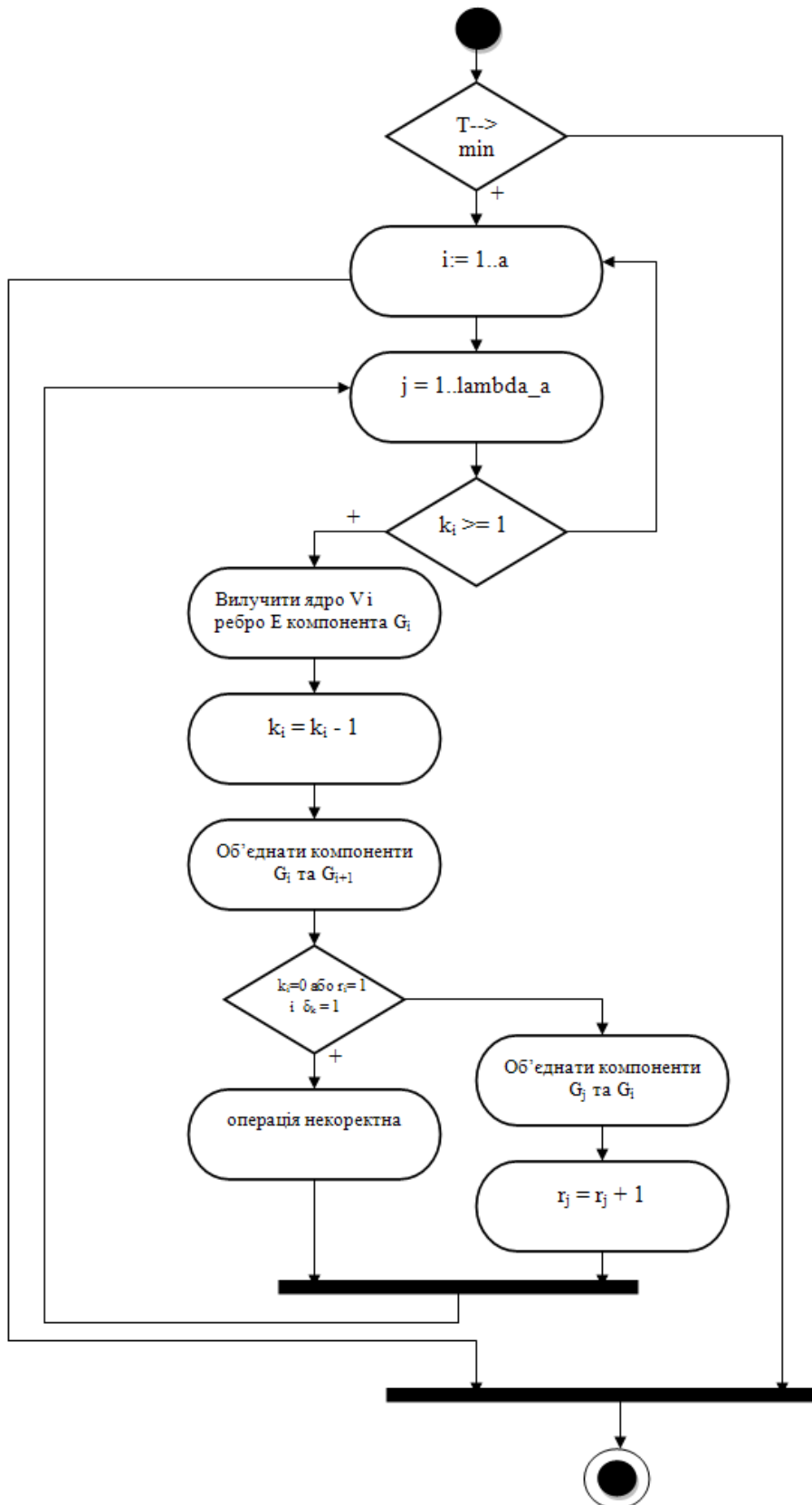


Рисунок 3.7 – UML -діаграма діяльності модуля формування структури з параметром t_{min}

3.5 Тестування програмного забезпечення формування діагностичних процедур на основі мережних моделей

Розглянемо компонентну структуру, граф якої представлено на рисунку 3.8.

Підрахуємо t_{min} за формулою $t_{min} = t - \min\{\delta_a, a_2 - \delta_2\}$:

$$t_{min} = 2 - \min\{2, 6 - 4\} = 2 - 2 = 0$$

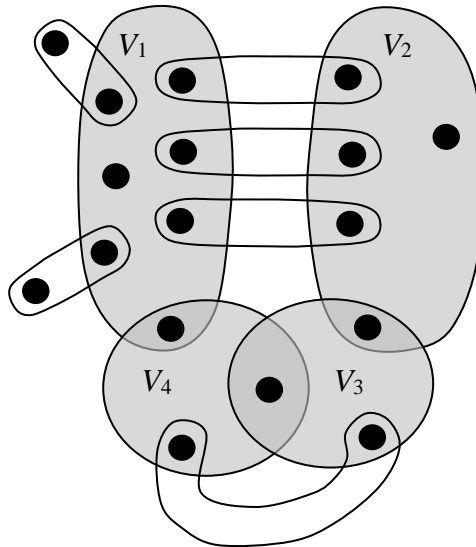


Рисунок 3.8 – Приклад компонентної структури при $\lambda = 17$

Дана структура в створеній програмі матиме вигляд, як показано на рисунку

3.9.

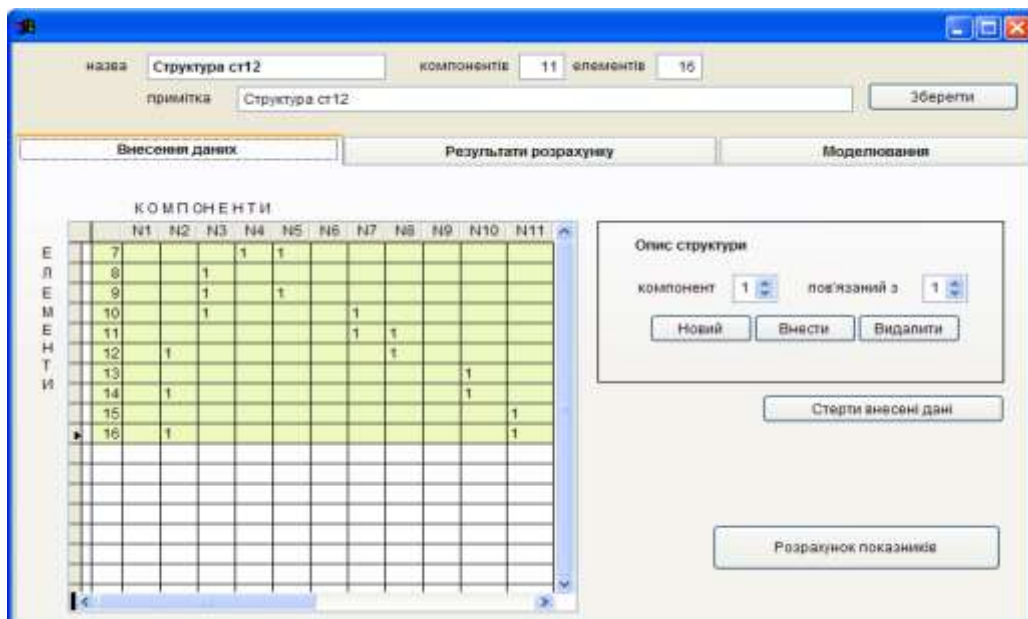


Рисунок 3.9 – Компонентна структура в програмному модулі

Аналізуємо кожний компонент структури окремо. На першій ітерації (рисунок 3.10а) V_1 має термінальні гілки та має ядро, V_2 немає термінальних гілок, але має ядро, V_3 немає термінальних гілок, і немає ядра, отже переходимо до обробки характеристик компонента V_3 . Беремо ребро двоелементного компонента, що з'єднує V_3 та V_4 і відокремлюємо його від V_3 . З'єднуємо ребро з одним з термінальних гілок компонента V_1 , як показано на рисунку 3.10б. Таким чином утворюється новий зв'язок між V_1 та V_4 , через ланцюг двоелементних компонентів, а у V_3 формується ядро.

Перевіряємо чи досягли ми значення t_{min} : $t=1 > t_{min}$, переходимо до кроку 2.

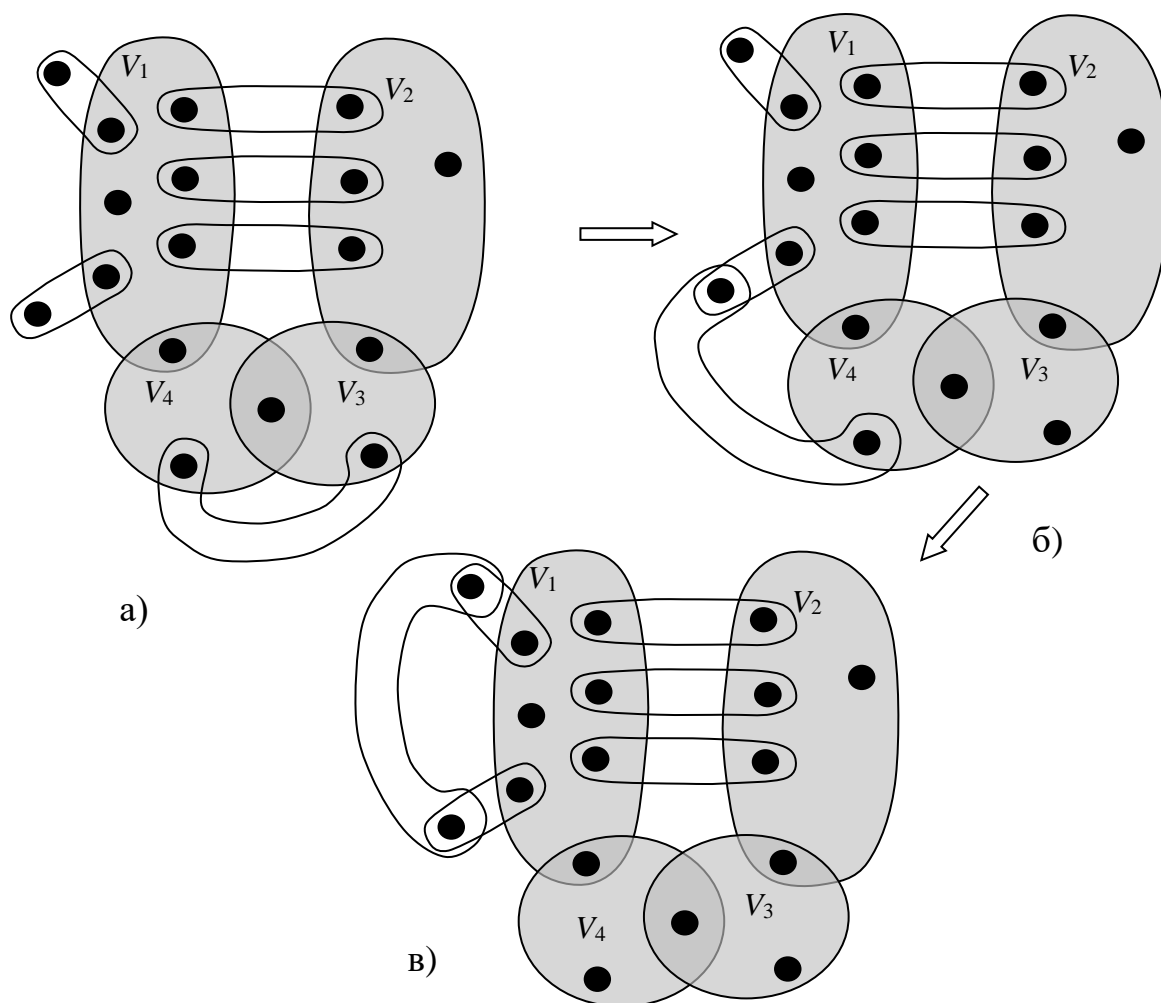
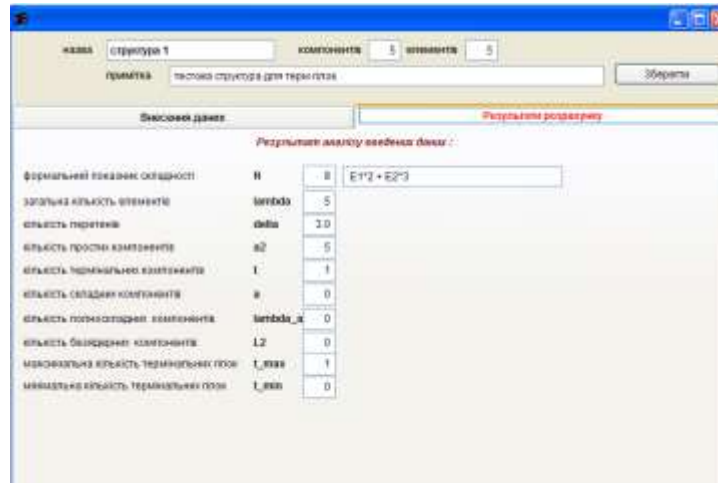


Рисунок 3.10 – Перетворення компонентної структури при $t_{min} = 0$

На другій ітерації V_1 має термінальні гілки та має ядро, V_2 немає термінальних гілок, але має ядро, V_3 немає термінальних гілок, але має ядро, V_4 немає термінальних гілок, і немає ядра, отже переходимо до обробки характеристик

компонента V_4 . Беремо ребро двоелементного компонента, що з'єднує V_4 та V_1 через ланцюг двоелементних компонентів і від'єднуємо його від V_4 . З'єднуємо це ребро з другою термінальною гілкою компонента V_1 , як показано на рисунку 3.10в. Таким чином утворюється новий зв'язок між термінальними гілками компонента V_1 , а у V_4 формується ядро.

Обчислюємо базові характеристики компонентної структури (рисунок 3.11):



Високий рівень		Результати аналізу введення даних:	
формальний показник складності	H	H	$E1^2 + E2^2$
зведена кількість елементів	λ	λ	5
кількість перетинів	δ	δ	2.0
кількість простих компонентів	α	α	5
кількість термінальних компонентів	T	T	1
кількість складаних компонентів	β	β	0
кількість гібридних компонентів	$\lambda_{\text{гбд}}$	$\lambda_{\text{гбд}}$	0
кількість базисних компонентів	L	L	0
максимальна кількість термінальних гілок	T_{max}	T_{max}	1
мінімальна кількість термінальних гілок	T_{min}	T_{min}	0

Рисунок 3.11 – Базові характеристики компонентної структури

Перевіряємо чи досягли значення t_{\min} : $t = t_{\min} = 0$ (рисунок 3.12). Роботу закінчено.

Отже, під час таких перетворень створюється нова структура, у складі якої немає термінальних гілок, причому не порушується умови формування компонентних структур (кількість компонентів та їх складність залишається сталою величиною).

Слід зауважити, що такий підхід до тестування цифрових пристроїв підвищує ефективність використання СПД за рахунок скорочення загального часу діагностування всього пристрою.

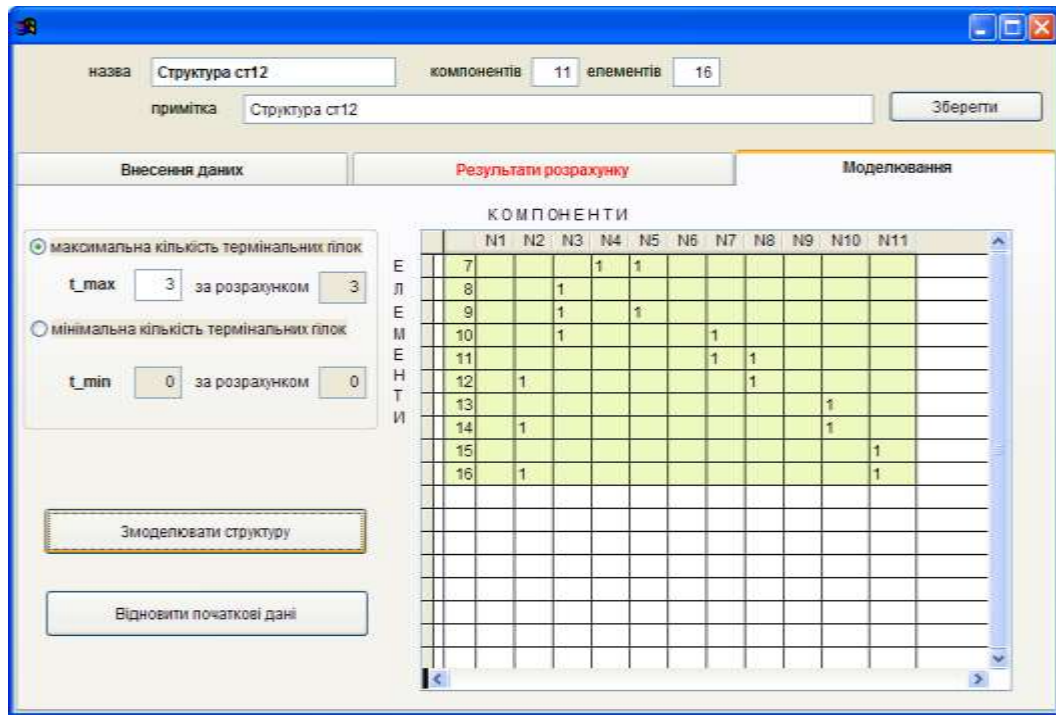


Рисунок 3.12 – Кінцева структура в програмному модулі

Під час тестування розробленого програмного забезпечення формування діагностичних процедур на основі мережних моделей для систем покомпонентного діагностування було проведено 10 тестових випробувань для порівняння швидкодії формування діагностичних процедур з аналогом. Була використана схема фрагмента цифрового пристрою, що складається з 15 елементів. Вимірювався час, витрачений на формування штучних компонентних структур з максимальною кількістю термінальних гілок та з мінімальною кількістю термінальних гілок. Також сформована структура аналізувалась на предмет коректності, щоб уникнути зменшення глибини діагностування. Результати тестування представлено в таблиці 3.1.

Таблиця 3.1 – Порівняння швидкодії формування діагностичних процедур створеною програмою з аналогом

№ тесту	Аналог	створена програма
	Час формування штучної структури (мс)	Час формування штучної структури (мс)
Тест 1	0,81	0,8
Тест 2	0,7	0,72
Тест 3	1,3	0,7
Тест 4	0,9	1,0
Тест 5	1,1	1,0
Тест 6	0,87	0,8
Тест 7	0,45	0,47
Тест 8	0,99	1,01
Тест 9	1,15	0,98
Тест 10	0,75	0,8
Середній час	0,902	0,83

3.6 Висновок

У третьому розділі було проаналізовано та обрано мову і середовище програмування, спроектовано програмні засоби формування діагностичних процедур на основі мережних моделей. Створено повну IDEF0 діаграму інформаційної технології формування діагностичних процедур на основі мережних моделей. Розроблено структуру та діаграму діяльності інформаційної системи покомпонентного діагностування схем цифрових пристроїв. Розроблено UML - діаграму активності модуля формування діагностичних процедур на основі мережних моделей. Виконано тестування інформаційної системи формування діагностичних процедур на основі мережних моделей за допомогою конкретного прикладу формування нової компонентної структури та обчислення її основних параметрів.

Під час тестових випробувань розробленої програми для порівняння швидкодії формування діагностичних процедур з аналогом було виявлено, що розроблена програма працює в середньому на 0,07мс швидше за аналог, що складає 7,98%.

4 ЕКОНОМІЧНА ЧАСТИНА

4.1 Оцінювання комерційного потенціалу розробки

Метою проведення технологічного аудиту є оцінювання комерційного потенціалу розробки. Для проведення технологічного аудиту було залучено 2-х незалежних експертів. Такими експертами будуть Яровий А.А. та Озеранський В.С.

Здійснюємо оцінювання комерційного потенціалу розробки за 12-ма критеріями за 5-ти бальною шкалою.

Результати оцінювання комерційного потенціалу розробки наведено в таблиці 4.1.

Таблиця 4.1 – Результати оцінювання комерційного потенціалу розробки

Критерії	Прізвище, ініціали, посада експерта	
	1. Експерт 1	2. Експерт 2
	Бали, виставлені експертами:	
1	4	4
2	3	3
3	3	4
4	4	4
5	3	3
6	3	4
7	4	3
8	3	4
9	4	4
10	4	4
11	3	4
12	3	4
Сума балів	СБ ₁ = 42	СБ ₂ = 45
Середньо-арифметична сума балів $\overline{СБ}$	$\overline{СБ} = \frac{\sum_{i=1}^3 СБ_i}{2} = 43,5$	

Отже, з отриманих даних таблиці 4.1 видно, що нова розробка має високий рівень комерційного потенціалу.

4.2 Прогнозування витрат на виконання науково-дослідної роботи та конструкторсько–технологічної роботи.

Для розробки нового програмного продукту необхідні такі витрати.

Основна заробітна плата для розробників визначається за формулою (4.1):

$$Z_o = \frac{M}{T_p} \cdot t, \quad (4.1)$$

де M- місячний посадовий оклад конкретного розробника;

T_p - кількість робочих днів у місяці, $T_p = 21$ день;

t - число днів роботи розробника, t = 40 днів.

Розрахунки заробітних плат для керівника і програміста наведені в таблиці 4.2.

Таблиця 4.2 – Розрахунки основної заробітної плати

Працівник	Оклад M, грн.	Оплата за робочий день, грн.	Число днів роботи, t	Витрати на оплату праці, грн.
Науковий керівник	6500	309,52	8	2476,16
Інженер-програміст	4000	190,47	40	7618,8
Всього:				10094,16

Розрахуємо додаткову заробітну плату:

$$Z_{\text{дод}} = 0,1 \cdot 10094,16 = 1009,41 \text{ (грн.)}$$

Нарахування на заробітну плату операторів НЗП розраховується як 37,5...40% від суми їхньої основної та додаткової заробітної плати:

$$H_{\text{зп}} = (Z_o + Z_p) \cdot \frac{\beta}{100}, \quad (4.2)$$

$$H_{\text{зп}} = (10094,16 + 1009,41) \cdot \frac{36,3}{100} = 4030,88 \text{ (грн.)}$$

Розрахунок амортизаційних витрат для програмного забезпечення виконується за такою формулою:

$$A = \frac{Ц \cdot H_a}{100} \cdot \frac{T}{12}, \quad (4.3)$$

де Ц – балансова вартість обладнання, грн;

H_a – річна норма амортизаційних відрахувань % (для програмного забезпечення 25%);

T – Термін використання (T=3 міс.).

Таблиця 4.3 – Розрахунок амортизаційних відрахувань

Найменування програмного забезпечення	Балансова вартість, грн.	Норма амортизації, %	Термін використання, міс.	Величина амортизаційних відрахувань, грн
Персональний комп'ютер	9000	25	3	562,5
Всього:				562,5

Розрахуємо витрати на комплектуючі. Витрати на комплектуючі розрахуємо за формулою:

$$K = \sum_1^n H_i \cdot Ц_i \cdot K_i, \quad (4.4)$$

де n – кількість комплектуючих;

H_i - кількість комплектуючих і-го виду;

$Ц_i$ – покупна ціна комплектуючих і-го виду, грн;

K_i – коефіцієнт транспортних витрат (приймемо $K_i = 1,1$).

Таблиця 4.4 - Витрати на комплектуючі, що були використані для розробки ПЗ

Найменування матеріалу	Одиниці виміру	Ціна, грн.	Витрачено	Вартість витрачених матеріалів, грн.
Флешка	шт.	150	1	150
Пачка паперу	уп.	100	1	100
Ручка	шт.	5	1	5
Всього з урахуванням транспортних витрат				280,5

Витрати на силову електроенергію розраховуються за формулою:

$$V_e = V \cdot \Pi \cdot \Phi \cdot K_{\Pi} ; \quad (4.5)$$

де V – вартість 1кВт-години електроенергії ($V=1,7$ грн/кВт);

Π – установлена потужність комп'ютера ($\Pi=0,6$ кВт);

Φ – фактична кількість годин роботи комп'ютера ($\Phi=195$ год.);

K_{Π} – коефіцієнт використання потужності ($K_{\Pi} < 1$, $K_{\Pi} = 0,8$).

$$V_e = 1,7 \cdot 0,6 \cdot 195 \cdot 0,8 = 159,12 \text{ (грн.)}$$

Розрахуємо інші витрати $V_{ін}$.

Інші витрати I_v можна прийняти як (100...300)% від суми основної заробітної плати розробників та робітників, які були виконували дану роботу, тобто:

$$V_{ін} = (1..3) \cdot (Z_o + Z_p). \quad (4.6)$$

Отже, розрахуємо інші витрати:

$$V_{ін} = 1 \cdot (10094,16 + 1009,41) = 11103,57 \text{ (грн.)}$$

Сума всіх попередніх статей витрат дає витрати на виконання даної частини роботи:

$$B = Z_o + Z_d + H_{зп} + A + K + B_e + I_B$$

$$B = 10094,16 + 1009,41 + 4030,88 + 562,5 + 280,5 + 159,12 + 11103,57 = 27240,14 \text{ (грн.)}$$

Розрахуємо загальну вартість наукової роботи $B_{заг}$ за формулою:

$$B_{заг} = \frac{B_{ін}}{\alpha} \quad (4.7)$$

де α – частка витрат, які безпосередньо здійснює виконавець даного етапу роботи, у відн. одиницях = 1.

$$B_{заг} = \frac{27240,14}{1} = 27240,14$$

Прогнозування загальних витрат ЗВ на виконання та впровадження результатів виконаної наукової роботи здійснюється за формулою:

$$ЗВ = \frac{B_{заг}}{\beta} \quad (4.8)$$

де β – коефіцієнт, який характеризує етап (стадію) виконання даної роботи.

Отже, розрахуємо загальні витрати:

$$ЗВ = \frac{27240,14}{0,9} = 30266,82 \text{ (грн.)}$$

4.3 Прогнозування комерційних ефектів від реалізації результатів розробки

Спрогнозуємо отримання прибутку від реалізації результатів нашої розробки. Зростання чистого прибутку можна оцінити у теперішній вартості грошей. Це

забезпечить підприємству (організації) надходження додаткових коштів, які дозволять покращити фінансові результати діяльності.

Оцінка зростання чистого прибутку підприємства від впровадження результатів наукової розробки. У цьому випадку збільшення чистого прибутку підприємства $\Delta\Pi_i$ для кожного із років, протягом яких очікується отримання позитивних результатів від впровадження розробки, розраховується за формулою:

$$\Delta\Pi_i = \sum_1^n (\Delta\Pi_{\text{я}} \cdot N + \Pi_{\text{я}} \Delta N)_i \quad (4.9)$$

де $\Delta\Pi_{\text{я}}$ – покращення основного якісного показника від впровадження результатів розробки у даному році;

N – основний кількісний показник, який визначає діяльність підприємства у даному році до впровадження результатів наукової розробки;

ΔN – покращення основного кількісного показника діяльності підприємства від впровадження результатів розробки;

$\Pi_{\text{я}}$ – основний якісний показник, який визначає діяльність підприємства у даному році після впровадження результатів наукової розробки;

n – кількість років, протягом яких очікується отримання позитивних результатів від впровадження розробки.

В результаті впровадження результатів наукової розробки витрати на виготовлення програмного продукту зменшаться на 30 грн (що автоматично спричинить збільшення чистого прибутку підприємства на 30 грн), а кількість користувачів, які будуть користуватись збільшиться: протягом першого року – на 150 користувачів, протягом другого року – на 100 користувачів, протягом третього року – 50 користувачів. Реалізація програмного продукту до впровадження результатів наукової розробки складала 1000 користувачів, а прибуток, що отримував розробник до впровадження результатів наукової розробки – 300 грн.

Спрогнозуємо збільшення чистого прибутку від впровадження результатів наукової розробки у кожному році відносно базового.

Отже, збільшення чистого продукту $\Delta\Pi_1$ протягом першого року складатиме:

$$\Delta\Pi_1 = 30 \cdot 1000 + (300 + 30) \cdot 150 = 79500 \text{ грн.}$$

Протягом другого року:

$$\Delta\Pi_2 = 30 \cdot 1000 + (300 + 30) \cdot (150 + 100) = 112500 \text{ грн.}$$

Протягом третього року:

$$\Delta\Pi_3 = 30 \cdot 1000 + (300 + 30) \cdot (150 + 100 + 50) = 129000 \text{ грн.}$$

4.4 Розрахунок ефективності вкладених інвестицій та період їх окупності

Визначимо абсолютну і відносну ефективність вкладених інвестором інвестицій та розрахуємо термін окупності.

Абсолютна ефективність $E_{\text{абс}}$ вкладених інвестицій розраховується за формулою:

$$E_{\text{абс}} = (\text{ПП} - PV)_t \quad (4.10)$$

де $\Delta\Pi_t$ – збільшення чистого прибутку у кожному із років, протягом яких виявляються результати виконаної та впровадженої НДДКР, грн;

t – період часу, протягом якого виявляються результати впровадженої НДДКР, 3 роки;

τ – ставка дисконтування, за яку можна взяти щорічний прогнозований рівень інфляції в країні; для України цей показник знаходиться на рівні 0,1;

t – період часу (в роках) від моменту отримання чистого прибутку до точки 2, 3, 4.

Рисунок, що характеризує рух платежів (інвестицій та додаткових прибутків) буде мати вигляд, рисунок 4.1.

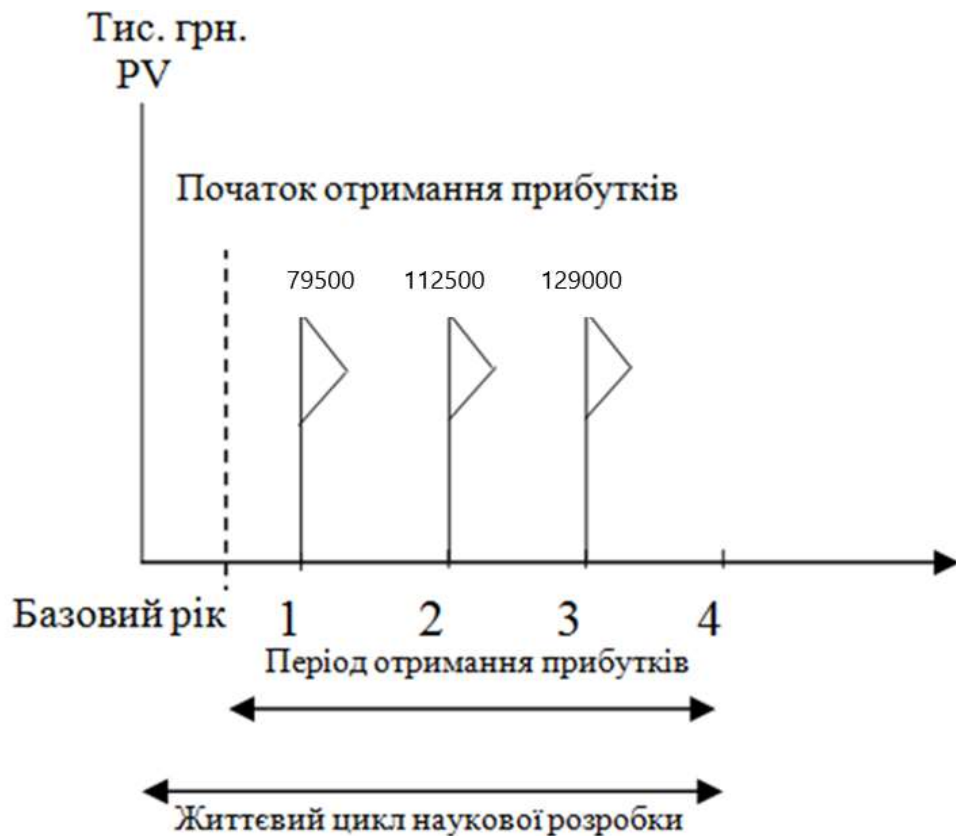


Рисунок 4.1 – Вісь часу з фіксацією платежів, що мають місце під час розробки та впровадження результатів НДДКР

Розрахуємо вартість чистих прибутків за формулою:

$$\text{ПП} = \sum_1^m \frac{\Delta\Pi_t}{(1+\tau)^t} \quad (4.11)$$

де $\Delta\Pi_t$ – збільшення чистого прибутку у кожному із років, протягом яких виявляються результати виконаної та впровадженої НДДКР, грн;

t – період часу, протягом якого виявляються результати впровадженої НДДКР, роки;

τ – ставка дисконтування, за яку можна взяти щорічний прогнозований рівень інфляції в країні; для України цей показник знаходиться на рівні 0,1;

t – період часу (в роках) від моменту отримання чистого прибутку до точки.

Отже, розрахуємо вартість чистого прибутку:

$$ПП = \frac{30266,82}{(1+0,1)^0} + \frac{79500}{(1+0,1)^2} + \frac{112500}{(1+0,1)^3} + \frac{129000}{(1+0,1)^4} = 268600,93 \text{ (грн.)}$$

Тоді розрахуємо $E_{абс}$:

$$E_{абс} = 268600,93 - 30266,82 = 238334,11 \text{ грн.}$$

Оскільки $E_{абс} > 0$, то вкладання коштів на виконання та впровадження результатів НДДКР буде доцільним.

Розрахуємо відносну (щорічну) ефективність вкладених в наукову розробку інвестицій E_v за формулою:

$$E_v = \sqrt[T]{1 + \frac{E_{абс}}{PV}} - 1 \quad (4.12)$$

де $E_{абс}$ – абсолютна ефективність вкладених інвестицій, грн;

PV – теперішня вартість інвестицій $PV = ЗВ$, грн;

$T_{ж}$ – життєвий цикл наукової розробки, роки.

Тоді будемо мати:

$$E_v = \sqrt[3]{1 + \frac{238334,11}{30266,82}} - 1 = 1,07 \text{ або } 107 \%$$

Далі, розраховану величина E_v порівнюємо з мінімальною (бар'єрною) ставкою дисконтування $\tau_{мін}$, яка визначає ту мінімальну дохідність, нижче за яку інвестиції вкладатися не будуть. У загальному вигляді мінімальна (бар'єрна) ставка дисконтування $\tau_{мін}$ визначається за формулою:

$$\tau = d + f,$$

де d – середньозважена ставка за депозитними операціями в комерційних банках; в 2019 році в Україні $d = 0,2$;

f – показник, що характеризує ризикованість вкладень, величина $f = 0,1$.

$$\tau = 0,2 + 0,1 = 0,3$$

Оскільки $E_B = 107\% > \tau_{\text{мін}} = 0,3 = 30\%$, то у інвестор буде зацікавлений вкладати гроші в дану наукову розробку.

Термін окупності вкладених у реалізацію наукового проекту інвестицій. Термін окупності вкладених у реалізацію наукового проекту інвестицій $T_{\text{ок}}$ розраховується за формулою:

$$T_{\text{ок}} = \frac{1}{E_B}$$
$$T_{\text{ок}} = \frac{1}{1,07} = 0,93 \text{ року}$$

Обрахувавши термін окупності даної наукової розробки, можна зробити висновок, що фінансування даної наукової розробки буде доцільним.

ВИСНОВКИ

В ході виконання магістерської кваліфікаційної роботи удосконалено модель формування діагностичних процедур, що відрізняється від існуючих використанням мережних моделей, що збільшує швидкодію створення діагностичних процедур за рахунок зменшення кількості перебору кінцевих варіантів. Удосконалено інформаційну технологію формування діагностичних процедур на основі удосконаленої моделі, що забезпечило підвищення швидкодії створення діагностичних послідовностей.

Під час аналізу предметної області було розглянуто принципи діагностування схем цифрових пристроїв. Проаналізовано методи та засоби декомпозиційного діагностування схем цифрових пристроїв. Здійснено аналіз об'єкту проектування та порівняльний аналіз програм-аналогів

У другому розділі було проведено аналіз методів виявлення типових дефектів мікропроцесорних пристроїв. Обґрунтовано використання мережних моделей для опису схем цифрових пристроїв. Описано детальний процес формування діагностичних процедур діагностування схем цифрових пристроїв на основі мережних моделей. Розроблено структуру інформаційної технології формування діагностичних процедур на основі мережних моделей.

У третьому розділі було проаналізовано та обрано мову і середовище програмування, спроектовано програмні засоби формування діагностичних процедур на основі мережних моделей. Створено повну IDEF0 діаграму інформаційної технології формування діагностичних процедур на основі мережних моделей. Розроблено структуру та діаграму діяльності інформаційної системи покомпонентного діагностування схем цифрових пристроїв. Розроблено UML - діаграму активності модуля формування діагностичних процедур на основі мережних моделей. Виконано тестування інформаційної системи формування діагностичних процедур на основі мережних моделей за допомогою конкретного прикладу формування нової компонентної структури та обчислення її основних параметрів.

Під час економічного обґрунтування розробки було:

- проведено оцінювання комерційного потенціалу розробки;
- зпрогнозовано витрати на виконання наукової роботи та впровадження результатів, які склали 30266,82 грн;
- зпрогнозовано комерційні ефекти від реалізації результатів розробки;
- розраховано ефективність вкладених інвестицій, яка склала 107% та період їх окупності – 0,93 року.

За результатами досліджень опубліковано тезу доповіді на науково-технічну конференцію [1].

Під час тестових випробувань розробленої програми для порівняння швидкодії формування діагностичних процедур з аналогом було виявлено, що розроблена програма працює в середньому на 0,07мс швидше за аналог, що складає 7,98%.

Отже, всі задачі, які ставились в магістерській кваліфікаційній роботі виконані, мету роботи досягнуто.

ЛІТЕРАТУРА

1. Данченко Д.Б. Формування діагностичних процедур на основі мережних моделей / Д.Б. Данченко, С.І. Перевозніков // Тези XLV науково-технічної конференції професорсько-викладацького складу, співробітників та студентів університету, 21–23 березня, 2018. – Вінниця: ВНТУ, 2018
2. Данченко Д.Б. Інформаційна технологія формування діагностичних процедур на основі мережних моделей / Данченко Д.Б., Озеранський В.С. // Матеріали конференції «Молодь в науці: дослідження, проблеми, перспективи (МН-2020)»: Тез. доп. – Вінниця, 2019. – с.2
3. Дрозд А.В. Нетрадиционный взгляд на рабочее диагностирование вычислительных устройств / А.В. Дрозд // Проблемы управления. – 2008. – №2. – С.48–56.
4. Клюквин Н. Практические аспекты электрического контроля собранных печатных модулей / Н. Клюквин // Технологии в электронной промышленности. – 2010. – №2. – С.33–36.
5. Городов В.А. Методы электрического контроля печатных плат / В.А. Городов // Технологии в электронной промышленности. – 2005.– №1. – С.17–22.
6. Леонов А. Установка автоматического электрического контроля смонтированных печатных плат «летающими щупами» производства компании Ніокі серии 1240. Проверка качества паяных соединений электрическим тестированием / А. Леонов // Технологии в электронной промышленности. – 2007. – №2. – С.28–31.
7. Городецкий А. Тестирование ИСТ: векторное или безвекторное? / А. Городецкий // Компоненты и технологии. – 2011. – №11. – С.25–28.
8. Городов В.А. Электрический контроль печатных плат и узлов / В.А. Городов // Электроника: НТВ. – 2004. – №7. – С.11–14.
9. Городецкий А. Введение в технологию граничного сканирования / А. Городецкий, Л. Курилан // Производство электроники. – 2007. – №5. – С.15–19.
10. Иванов А. Выбор тестовой стратегии при производстве цифровой и аналого-цифровой техники / А. Иванов // Печатный монтаж. – 2010. – №2. – С.48–53.

11. Городецкий А. Тестирование и тестопригодное проектирование. / А. Городецкий // Компоненты и технологии. – 2009. – №2. – С.7–10.
12. Городецкий А. Граничное сканирование или внутрисхемное тестирование? / А. Городецкий // Электроника-инфо. – Минск. – 2009. – №3. – С.12–14.
13. Макаренко В. Методы внутрисхемного тестирования в производстве электронной техники / В. Макаренко // Электронные компоненты и системы. – 2000. – №10. – С.31–34.
14. Романкевич А.М. Самодиагностируемые многомодульные системы: некоторые оценки тестирования / В.Е. Белявский, В.Н. Валуйский, А.М. Романкевич, В.А. Романкевич // Автоматика и телемеханика. – 1999. – №8. – С.148–153.
15. Локазюк В.М. Інтелектуальне діагностування мікропроцесорних пристроїв та систем: Навч. посібник для вузів / В.М. Локазюк, О.В. Поморова, А.О. Домінов // Хмельницький.– Київ, 2001.– 286с.: іл.
16. Городецкий А. Стратегии тестирования для производства завтрашнего дня / А. Городецкий // Компоненты и технологии. – 2012. – №11. – С.7–10.
17. Казённов Г. Г. Математическая модель конструкции сложных изделий электронной техники. / Г.Г. Казённов, В.М. Щемелинин // Изв. вузов. Электроника. – 1999. – №1–2. – С.112–117.
18. Хаханов В.І. Технічна діагностика цифрових і мікропроцесорних структур. / В.І. Хаханов // Підручник. – К.: ІЗМН. 1995. – 252с.
19. Перевозников С. И. Декомпозиционный подход к диагностированию цифровых устройств в условиях серийного производства / С.И. Перевозников, Н.А. Биличенко, Н.С. Перевозникова // Реєстрація, зберігання і обробка даних. – 2003. – Т.5, №1. – С.47–60.