

Вінницький національний технічний університет

(повне найменування вищого навчального закладу)

Факультет інформаційних технологій та комп'ютерної інженерії

(повне найменування інституту, назва факультету (відділення))

Кафедра обчислювальної техніки

(повна назва кафедри (предметної, циклової комісії))

Пояснювальна записка

до магістерської кваліфікаційної роботи

магістр

(освітньо-кваліфікаційний рівень)

на тему Аналогово-цифрова підсистема багатоканального вводу сигналів для аудіолокації

Виконав: студент 2 курсу, групи 1КІ-18м
напряму підготовки (спеціальності)

123 Комп'ютерна інженерія

(шифр і назва напряму підготовки, спеціальності)

Куш Ярослав Юрійович

(прізвище та ініціали)

Керівник Крупельницький Л.В.

(прізвище та ініціали)

Рецензент Яремчук Ю.Є.

(прізвище та ініціали)

Аналогово-цифрова підсистема багатоканального вводу сигналів для
аудіолокації

Куш Ярослав Юрійович

Крупельницький Леонід Віталійович

ІКІ-18м

РЕФЕРАТ

Магістерська кваліфікаційна робота присвячена дослідженню та вдосконаленню методів і засобів багатоканального вводу сигналів для аудіолокації. Дана система обробляє дані з аналогових сенсорів (мікрофонів) та передає їх на опрацювання до комп'ютера через USB інтерфейс. Під час виконання магістерської кваліфікаційної роботи було розглянуто основні можливості системи та можливості використання її у різних сферах, проаналізовано аналоги, виявлено їх недоліки, з урахуванням яких створено нову розробку.

Вдосконалено методи та засоби для багатоканального вводу сигналів для аудіолокації. Розроблено алгоритми самокалібрування статичних та динамічних характеристик вимірювальних каналів. Обґрунтовано структурну та функціональну схеми АЦ-системи. Також розроблено електрична та структурна схеми. В проекті проводяться розрахунки основних елементів електричної принципової схеми. В додатках наведена електрична принципова схема приладу та перелік її елементів.

Ключові слова: аналого-цифрова система, вимірювальні канали, передатна характеристика, самокалібрування, коригування похибок.

ABSTRACT

The master's qualification work is devoted to research and improvement of methods and means of multichannel signal input for audio localization. This system processes data from analog sensors (microphones) and sends them to the computer for processing via a USB interface. During the master's qualification work, the main features of the system and the possibilities of its use in different spheres were considered, the analogs were analyzed, their shortcomings were identified, in view of which new development was created.

Methods and tools for multichannel audio input are improved. Self-calibration algorithms for static and dynamic characteristics of measuring channels have been developed. The structural and functional diagrams of the AC system are substantiated. Electrical and circuit diagrams have also been developed. The project calculates the basic elements of the electrical circuit. The annexes give a schematic diagram of the device and a list of its elements.

Keywords: analog-to-digital system, measuring channels, transmission characteristic, self-calibration, error correction.

ЗМІСТ

ВСТУП	8
1. ОГЛЯД ТА АНАЛІЗ БАГАТОКАНАЛЬНИХ СТРУКТУРНИХ РІШЕНЬ І ПАРАМЕТРІВ АНАЛОГОВО-ЦИФРОВИХ СИСТЕМ	11
1.1 Аналіз методів обробки створення точних і швидкодіючих самокаліброваних АЦ-систем опрацювання сигналів	11
1.2 Огляд структурних рішень і параметрів основних типів АЦП із коригуванням похибок	13
1.3 Структурно-параметричний аналіз вимог до статичних та динамічних параметрів аналого-цифрових систем	17
2. АПАРАТНІ МЕТОДИ ТА ЗАСОБИ ПОБУДОВИ БАГАТОКАНАЛЬНИХ САМОКАЛІБРОВАНИХ АЦ СИСТЕМ	27
2.1 Структури та параметри АЦ-систем для опрацювання низько-частотних аудіолокаційних сигналів на основі самокаліброваних АЦП і ЦАП	27
2.2 Вдосконалення методів зменшення динамічних спотворень АЦ системи	29
2.3 Схемотехнічні рішення багатоканального аналого-цифрового перетворення	40
3. АПАРАТНІ ЗАСОБИ РОЗРОБКА ПРОГРАМНОГО ЗАБЕЗПЕЧЕННЯ ДЛЯ АЦ СИСТЕМИ	43
3.1 Розробка апаратної частини	43
3.1.1 Розробка схема підсилення вхідного сигналу	43
3.1.2 Реалізація схеми комутації входів з виходами ЦАП	45
3.1.3 Вибір АЦП	49
3.1.4 Вибір мікроконтролера для АЦ системи	51
3.2 Розробка ПЗ	58
3.2.1 Реалізація SPI	60
3.2.2 Реалізація роботи з ЦАП та АЦП.	62
3.2.3 Реалізація протоколу обміну даними.	63
4. ЕКОНОМІЧНА ЧАСТИНА	64
4.1 Оцінювання комерційного потенціалу розробки аналогово-цифрової система багатоканального вводу сигналів для аудіолокації (або технологічний аудит розробки)	64
4.2 Прогнозування витрат на виконання науково-дослідної, (дослідно-конструкторської) та конструкторсько технологічної роботи	69
4.3 Прогнозування комерційних ефектів від реалізації результатів розробки аналогово-цифрової системи багатоканального вводу сигналів для аудіолокації.	77
ВИСНОВКИ	82
ПЕРЕЛІК СКОРОЧЕНЬ	83
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ	84
ДОДАТКИ	86
ДОДАТОК А	87
ДОДАТОК Б	91

ДОДАТОК В	92
ДОДАТОК Г	94
ДОДАТОК Д	95
ДОДАТОК Е	102
ДОДАТОК Ж	103

ВСТУП

Значна частина сучасних комп'ютерних вимірювально-інформаційних систем використовує синхронне багатоканальне аналого-цифрове перетворення і цифрову обробку акустичних входних сигналів. Джерелами таких сигналів, як правило, є звукові мікрофони, сейсмочутливі геофони, гідрофони тощо. Це дозволяє більш ефективно використовувати опрацювання сигналів, які ґрунтуються на синхронному багатоканальному введенні і цифровому перетворенні сигналів сенсорів. Ряд аналого-цифрових систем (АЦ-систем) використовує цифрове багатоканальне підсумування і кореляцію сигналів, отриманих з виходів акустичних мікрофонних решіток[1].

Актуальність проблеми. Розробка багатоканальної аналого-цифрової підсистеми, що самокоригується, для синхронного перетворення і обробки аудіосигналів є **актуальною** для багатьох невирішених проблем, а саме:

– структурно-функціональні рішення, що застосовуються в існуючих аналого-цифрових системах не забезпечують у повній мірі характеристик точності та швидкодії;

– існуючі технічні рішення в неповній мірі забезпечують відповідність сучасним вимогам, потребують складності обслуговування і налаштування із відсутністю мінімізації некоригованих похибок та можливістю автоматичної корекції роботи системи.

– структурні, схематичні, алгоритмічні та програмні рішення не в змозі врахувати старіння елементів, зміни теплового режиму та шум.

Відсутність систем, які не мають наведених вище недоліками зумовлені недосконалістю існуючих аналогово-цифрових перетворювачів та способів їх використання. Реалізація даного проекту зробить можливим точне і швидке відслідковування джерела звуку, навіть при високому рівні шуму.

Об'єктом дослідження є процес вводу та перетворення інформації багатоканальних акустичних сенсорів

Предметом дослідження є методи та засоби високоточного АЦ-перетворення з самокорекцією, створення необхідної апаратної бази та спеціалізованого програмного забезпечення.

Метою кваліфікаційної роботи є вдосконалення методів калібрування та засобів самокоригованої мікропроцесорної підсистеми синхронного аналогово-цифрового перетворення і введення багатоканальних аудіосигналів.

Для досягнення цієї мети потрібно **вирішити такі задачі:**

- провести класифікацію складових похибок АЦП та методів їх зменшення, для їх максимального усунення в подальшій розробці.

- здійснити дослідження підсилювачів напруги і струмів та схем комутації сигнальних перетворювачів акустичних сигналів;

- вдосконалити засоби та методи аналого-цифрового перетворення та основних параметрів АЦП;

Методи досліджень. Для того, щоб досягнення вищепоставлених задач використовують наступні методи дослідження:

- системний аналіз, який використовується для вивчення механізмів функціонування існуючого програмного та апаратного забезпечення для обробки аналогових сигналів;

- об'єктно-орієнтовані методи проектування, що використовуються як основна методологія проектування програмного забезпечення;

- методи польового моделювання, що використовуються для перевірки розроблених моделей аналого-цифрових систем.

Науковою новизною магістерської роботи є:

вдосконалено методи та засоби калібрування статичних та динамічних характеристик вимірювальних каналів та аналогово-цифрових систем обробки акустичних сигналів.

Практичне значення отриманих результатів:

розроблено комплекс апаратного та програмного забезпечення, що реалізує нові алгоритми багатоканального вводу сигналів для аудіолокації.

Публікація за темою кваліфікаційної роботи

Азаров О.Д., Крупельницький Л.В., Куш Я.Ю. «Структура багатоканальної аналого-цифрової системи, що самокоригується, для синхронного перетворення і опрацювання аудіо сигналів» Матеріали конференції «XLVII Науково-технічна конференція факультету інформаційних технологій та комп'ютерної інженерії (2018)», Вінниця, 2018 – с. (807-809) [Електронний ресурс]. Режим доступу: <https://conferences.vntu.edu.ua/index.php/all-fitki/all-fitki-2018/paper/view/4896> [1].

Апробація матеріалів роботи відбулася на XLVII Науково-технічній конференції факультету інформаційних технологій та комп'ютерної інженерії (2018) ВНТУ.

1. ОГЛЯД ТА АНАЛІЗ БАГАТОКАНАЛЬНИХ СТРУКТУРНИХ РІШЕНЬ І ПАРАМЕТРІВ АНАЛОГОВО-ЦИФРОВИХ СИСТЕМ

1.1 Аналіз методів обробки створення точних і швидкодіючих самокаліброваних АЦ-систем опрацювання сигналів

Низький рівень сигналу більшості датчиків вимагає використання підсилювачів рівня шуму, аналогових та цифрових фільтрів. Їх вимоги до продуктивності підвищуються при побудові багатоканальних (тривимірних, просторових, ґратчастих, матричних) мікроелектронних сенсорних структур з комутованими джерелами живлення. У багатоканальних системах, важливо отримувати тотожність статичних та динамічних характеристик каналу, що забезпечується самокалібруванням вимірювальних сенсорів[2].

Використання традиційних методів підходів конструювання перетворювачів сигналів, навіть на найсучаснішій імпорتنій елементній базі не вирішує всіх проблем обробки сигналів мікроелектронних давачів. Таким чином, широке поєднання класичних підсилювачів, приладів на операційних підсилювачах та дельта-сигма «мікро-АЦП» не може забезпечити необхідну швидкість в обробці імпульсної та радіочастотної характеристики, а також усунення завад. А багатоканальне використання таких систем, крім збільшення складності, витрат і енергоспоживання, також створює значну міжканальну ідентичність.

Ефективні рішення описаних проблем можна побачити у розробці та застосуванні нових структурних, схемотехнічних та алгоритмічних методів обробки сигналів мікроелектронних сенсорів у спеціалізованих аналого-цифрових системах з самокалібруванням та корекцією.

Для вирішення поставлених задач проекту пропонується комплексний підхід, який ґрунтується на таких сучасних методах опрацювання сигналів: струмове підсилення, імпульсне живлення, самокалібрування при підсиленні та порозрядному аналого-цифровому перетворенні.

Принцип посилення струму забезпечує високу швидкість вимірювання сигналу, низьку чутливість до зовнішніх завад і шуму. Потужні підсилювачі мають обмежену глибину зворотного зв'язку α , отже, короткий час переходу.

Імпульсне живлення мостових датчиків та світодіодів дозволяє підвищити корисний рівень сигналу, зменшити споживання енергії та самонагрівання датчиків для компенсації термоелектричної потужності. Також це дозволяє виділити спектр шуканого сигналу на тлі шуму. У багатоканальних системах комутація виходів датчиків також призводить до аналого-цифрового перетворення високошвидкісних сигналів.

Доцільність цієї програми підтверджується тим фактом, що пристрої, побудовані з елементарною базою, яка має нижчі властивості, але мають функціональні блоки самокалібрування, що мають аналогічні результати, ніж інші пристрої. Вищезазначені системи включають самокалібруючі АЦП та точні системи вимірювання та обробки сигналів. Точність прийнятого сигналу, гальванічна розв'язка, джерело живлення та магнітні поля, що виникають в результаті роботи пристрою, також мають істотний вплив на точність

Метод самокалібрування передбачає, що оптимізовані лише деякі параметри (шум, лінійність, швидкість) в аналоговій частині перетворювачів сигналу. Деякі з інших параметрів (зміщення, підсилення, форма АФЧХ тощо) можна визначити та порозрядно відкалібрувати [2].

У методі інтегрального часового перетворення, порозрядний код формується безпосередньо в таймерах мікроконтролерів в окремих каналах вимірювання, спрощуючи реалізацію сенсорних пристроїв та розширюючи їх функціональність. Метод заснований на сучасних інтегральних схемах на комутованих конденсаторах [3].

Вказані методи в цілому спрощують аналогову схемотехніку та породжують оригінальні схемотехнічні, структурні та алгоритмічні рішення аналого-цифрових систем. Зокрема, в повній мірі можна використати ідеї та підходи, розвинуті в техніці порозрядного аналого-цифрового перетворення на основі надлишкових позиційних систем числення.

1.2 Огляд структурних рішень і параметрів основних типів АЦП із коригуванням похибок

Розглянемо основні методи високоточного аналого-цифрового перетворення для виявлення специфіки, переваг і недоліків аналогових АЦП пристроїв для розробки самокалібруючих перетворювачів для систем вимірювання і обробки низькочастотних сигналів. Найбільш перспективними є наступні методи: паралельно-послідовна, дельта-сигма модуляція і побітова апроксимація [4].

На сучасному ринку АЦП існує велика кількість пристроїв, що виробляють близько двадцяти компаній, але на ринку АЦП лідируючі позиції займають такі компанії: Analog Devices, Texas Instruments, Intersil, National Semiconductors, Linear Technologies, Maxim.

Для розробки системи обробки аудіосигналів, можуть бути використані сучасні АЦП високої розрядності, які також використовуються в наступних галузях [4]:

- системах для зберігання та обробки даних;
- точних вимірювальних системах;
- звукозаписуючих цифрових аудіосистемах;
- сейсмозв'язці;
- різноманітних системах автоматизації;
- швидкодіючих пристроях збору даних у радіочастотних діапазонах.

З вищенаведеної інформації можна зробити висновок, що існують різні види АЦП з однаковими параметрами, проте вибір типу АЦП залежить від галузі застосування.

Порозрядні АЦП забезпечують високу швидкодію та точність (частота дискретизації 10 МГц при роздільній здатності 16 біт). Порозрядні АЦП в основному застосовуються у багатоканальних системах збору й обробки даних. Такі АЦП не утворюють затримок, що є характерні для конвеєрних АЦП, і дозволяють використовувати їх в багатоканальному режимі або при кодуванні неперіодичних процесів в поодиноких вимірюваннях. Лінійність порозрядних

аналого-цифрових перетворювачів залежить від точності внутрішнього ЦАП. В сучасних перетворювачах використовуються ЦАП на основі конденсаторів що комутуються, такий варіант на відміну від резистивного не вимагає лазерного припасування ваг розрядів [5, 6]. Проаналізувавши сучасні високопродуктивні АЦП порозрядного врівноваження можна виявити, що більшість з них використовують самокалібрування для покращення точності ЦАП. Варто зазначити, що в порозрядних АЦП можна з легкістю реалізувати режим самотестування та самокалібрування [1, 7].

Сигма-дельта АЦП використовуються, коли потрібна висока роздільна здатність і низька швидкість. Висока роздільна здатність дозволяє конвертувати сигнали низького рівня безпосередньо з виходів датчиків. Варто зазначити, що в сигма-дельта АЦП вищого порядку існують труднощі в забезпеченні стабільної роботи при зміні частоти синхронізації [8]. Щоб отримати необхідну точність при використанні сигма-дельта АЦП, його потрібно налаштувати, і цей процес набагато складніший, ніж однорозрядний АЦП. У деяких системах можна використовувати дуплексні АЦП замість сигма-дельта АЦП [8].

АЦП конвеєрного типу використовуються для обробки зображень у вимірювальних та медичних пристроях, для цифрового зв'язку та ін. На сьогоднішній день вони майже повністю замінили паралельний АЦП. У той же час паралельні АЦП використовуються, коли потрібна висока швидкість роботи (більше 1 ГГц). Загальним недоліком конвеєрних і паралельних АЦП є висока вартість і низька роздільна здатність..

З цього можна зробити висновок, що АЦП побітового вирівнювання і АЦП сигма-дельта є найбільш поширеними типами АЦП, що використовуються в багатоканальних системах вводу та обробки даних. У деяких системах такі АЦП здатні замінити транспортні АЦП з точки зору продуктивності. Примітно, що високопродуктивні АЦП мають спеціальні блоки самокалібрування і самотестування, які можуть значно поліпшити загальні властивості пристрою.

Розглянемо продукцію провідних виробників АЦП-виробників для визначення «сучасної» технології трансформації інформації.

Сучасні АЦП порозрядного врівноваження з високою роздільною здатністю переважно реалізуються за типовою схемою (рис. 1.3), лише деякі моделі не мають блоку для калібрування [8].

Analog Devices пропонує швидкі дуплексні аналого-цифрові перетворювачі [8, 11-15]. Швидкість дорівнює 2 MSPS для 18-імпульсних АЦП серії Pulse. Деякі пристрої використовують калібрування для підвищення точності.

Слід зазначити, що АЦП AD7356 і AD7357 є двоканальними. Обидва пристрої мають спеціальну технологію зниження потужності, яка запатентована [8]. Варто зазначити, що тільки AD7641 має пристрій калібрування. Можна зробити висновок, що нові АЦП PulSAR не тільки забезпечують свої високі параметри з точки зору виробництва, але й покращують продуктивність АЦП бітової швидкості через калібрування.

Таблиця 1.1 – Порозрядні швидкодіючі АЦП фірми Analog Devices

Модель	Розряд- ність (біт)	Частота дискретизації (МГц)	ENOB (біт)	DNL (біт)	INL (біт)	SNR (дБ)
AD7641	18	2	15.2	0.52	1.99	93.5
AD7626	16	10	14.8	0.35	0.45	91
AD7357	14	4.25	12.3	0.51	2	76.5
AD7356	12	5	11.5	0.5	0.5	71.5

Порозрядні АЦП фірми Texas Instruments відрізняються більшою швидкодією при меншій роздільній здатності від пристроїв фірми Analog Devices (табл. 1.2) [9]. Деякі пристрої мають багатоканальний вхід і схеми для контролю та коригування процесу перетворення.

Таблиця 1.2 – Швидкодіючі порозрядні АЦП фірми Texas Instruments

Модель	Розряд- ність (біт)	Частота дис- кретизації (МГц)	ENOB (біт)	DNL (біт)	INL (біт)	SNR (дБ)
ADS8484	18	1,25	16	1,5	2,5	97
ADS8422	16	4	15.07	1,5	2	93
ADS7891	14	3	14	0,75	0,75	78

Intersil виробляє дуплексні АЦП із середньою потужністю (див. Табл. 1.3) [9]. Інші компанії не звертають увагу побітові АЦП, але вони досягли значного прогресу у проектуванні інших АЦП. Наприклад, National Semiconductors пропонує пристрої потужністю 3000 MSPS і близько восьми біт (табл. 1.3). Особливо слід відзначити MAXIM. Звичайно, аналіз не охоплює весь спектр методів побудови високоточних АЦП. Однак інформація, що надається, дозволяє нам розробити підхід до проектування та застосування як АЦП, так і самих ЦАП та їх аналогових пристроїв. Всі методи використовують, так чи інакше, особливості цифрової корекції помилок з аналогових пристроїв. У інтегруючому і дельта-сигма-АЦП існує багаторазове накопичення і обробка вхідних сигналів для зменшення шуму, генерованого аналоговими елементами.

Паралельно-послідовні АЦП виправляють помилки невідповідності аналогових пристроїв, що беруть участь у різних етапах перетворення. У АЦП побітової апроксимації виправлені помилки, що виникають при незначній вазі розрядів. Паралельно-послідовні АЦП виправляють помилки невідповідності аналогових пристроїв, що беруть участь у різних етапах перетворення. У АЦП побітової апроксимації виправлені помилки, що виникають при незначній вазі розрядів. У всіх випадках підвищення точності та швидкості пов'язане з надмірностями в структурних, алгоритмічних, технологічних, або конструкційних рішеннях.

Таблиця 1.3 – Порозрядні АЦП

Порозрядні АЦП фірми Intersil						
Модель	Розряд- ність (біт)	Частота дискретизації (МГц)	ENOB (біт)	DNL (біт)	INL (біт)	SNR (дБ)
HI-574A	12	0,04	12	0,5	0,5	71
HI-5805	12	5	12	0,5	0,5	68
HI-5812	12	0,05	12	0,5	0,5	72
Порозрядні АЦП фірми National Semiconductors						
ADC081C021	8	1	8	0,2	0,2	-
ADC141S626	14	0,25	13.3	0,95	0,95	82
ADC161S626	16	0,25		0,8	0,8	93,2
Порозрядні АЦП фірми Linear Technologies						
LTC1407A	14	3	14	0,5	0,5	-
LTC1407	12	3	14	0,5	0,5	-
LTC1865	16	0,25	15	1	1	87
Порозрядні АЦП фірми MAXIM						
MAX11044	16	0,25	16	0,5	0,5	91
MAX1316	14	2	14	1	1,5	77
MAX1304	12	4	12	0,9	1	71

1.3 Структурно-параметричний аналіз вимог до статичних та динамічних параметрів аналого-цифрових систем

Структурно-алгоритмічні методи побудови АЦ-систем для опрацювання акустичних сигналів бази визначається діапазонами значень рівнів і частот досліджуваних сигналів, а також вимогами щодо статичних і динамічних характеристик вимірювальних каналів та їх ідентичності. Досягнення необхідної точності та швидкості залежить від параметрів АЦП та ЦАП, а також інших аналогових пристроїв, підсилювачів, вимикачів та фільтрів з яких створюються структури каналів вимірювання систем змінного струму.

Обробка низькочастотних сигналів визначається динамічним діапазоном рівнів та частотного спектру аналогових вхідних сигналів, а також вимогами до статичних та динамічних характеристик перетворення. У цьому випадку, враховуючи призначення систем, статичні властивості повинні включати такі показники:

–широкий динамічний діапазон сигналів, які перетворюються та обробляються (до 100 дБ - 140 дБ);

–висока роздільна здатність (від 16 до 24 біт);

–мала нелінійність перетворення аналогового коду та аналогового коду (0,001% - 0,01%).

Динамічні властивості повинні описуватися такими ключовими показниками:

– ефективний частотний діапазон звукових сигналів (20 Гц - 20 кГц);

– мінімальні спотворення спектру сигналу (мінус 90 дБ - 120 дБ);

– низький коефіцієнт нелінійного спотворення форми хвилі (0,001-0,01)%.

У багатоканальних АЦ-системах, враховуючи синхронне введення та опрацювання сигналів, виникають додаткові високі вимоги до ідентичності статичних та динамічних характеристик усіх каналів та вимоги до мінімізації міжканального впливу.

Для забезпечення виконання вказаних системних вимог перспективним є застосування методів створення самокоригованих АЦП і ЦАП із ваговою надлишковістю та вхідних вимірювальних каналів із самокалібруванням та коригуванням статичних та динамічних характеристик. При цьому слід відзначити, що незважаючи на наявність результатів досліджень у цьому науковому напрямку [9] застосування вказаних методів до АЦ-систем, особливо – в частині динамічних частотних характеристик, є недостатньою. Особливу увагу в системах синхронної багатоканальної обробки сигналів слід приділити лінійності та ідентичності фазо-частотних характеристик вимірювальних каналів, яка може бути забезпечена структурно-алгоритмічними засобами калібрування і корекції.

АЦП порозрядного врівноваження мають покращені властивості перетворення змінного струму, які пов'язані з більш короткими ітераціями порівняння, які досягаються за допомогою виправлення помилок при неправильній активації вищих розрядів шляхом компенсації нижніх розрядів.

Теоретичними та експериментальними дослідженнями доведено, що підвищити лінійні характеристики перетворення сигналу пристроїв (на 1-2 порядки), побудованих на неточних елементах, можна за рахунок застосування вагової надлишковості. За рахунок автоматичної компенсації динамічних похибок врівноваження можна також збільшити швидкість порозрядного аналого-цифрового перетворення у 5-8 разів.

Функціональна схема АЦП порозрядного врівноваження з використанням компенсуючого ЦАП на основі СЧВН наведена на рисунку 1.1.

Схема містить: цифрово-аналоговий перетворювач із ваговою надлишковістю α -ЦАП, вхідний аналоговий комутатор (АК), джерело опорної напруги (ДОН), блок калібрувальних сигналів (БКС), схему порівняння (СП), регістр послідовного наближення (РПН), блок елементів АБО; регістр зсуву (РГС), цифровий обчислювальний пристрій (ЦОП), блок пам'яті (БП) і блок керування (БК).

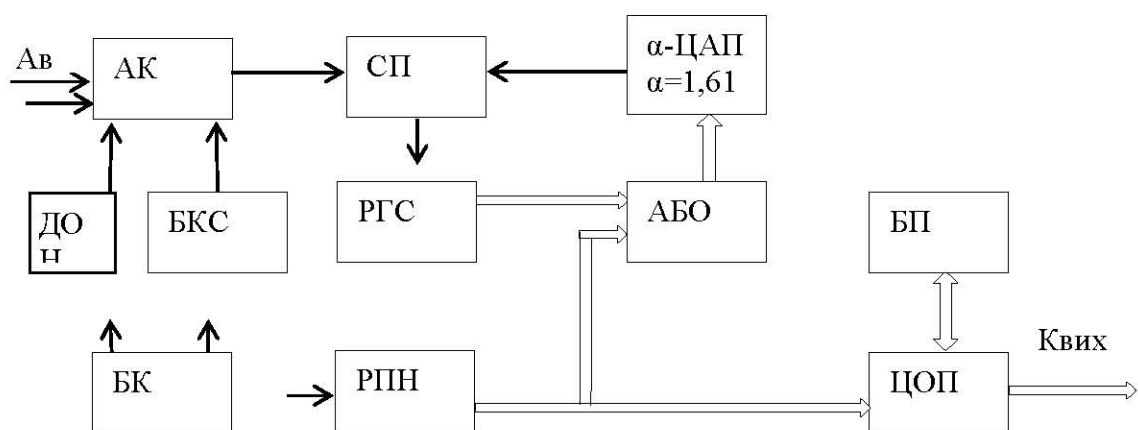


Рисунок 1.1 – Функціональна схема АЦП із самокалібруванням прискореної швидкодії на основі СЧВН

Особливістю АЦП на основі СЧВН є те, що на етапі виготовлення системи α -ЦАП здійснюється високоточне вимірювання ваг його молодших розрядів та значення напруги опорного джерела. Отримані результати у вигляді двійкових кодів заносяться в постійний запам'ятовуючий пристрій і надалі використовуються при самокалібруванні.

АЦП працює у двох режимах: самокалібрування та базове перетворення. В режимі автоматичної калібрування БК визначається цифровим шляхом за допомогою цифрових еквівалентів зміщення "нуля", ваг вищих розрядів α -ЦАП (подвійне перетворення напруг БКС) та коефіцієнта перетворення шкали (при кодуванні напруги ДОН). У базовому режимі перетворення прискорений аналого-цифровий баланс досягається автоматичною компенсацією динамічних помилок. Мінімально допустима тривалість циклу перетворення визначається ступенем надмірності обраного СЧВН. У розроблених пристроях співвідношення ваг розряду становить $\alpha \sim 1,618$ (відношення золота), що може збільшити продуктивність у 5 - 7 разів порівняно з двійковим АЦП [9].

Тому можна використовувати додаткові підсилювачі входу в кожному каналі та активні конденсаторні або електричні мікрофони. На відміну від динамічних мікрофонів, конденсатори та електричні пристрої потребують додаткових схем із так званою "фантомною силою", оскільки вони мають активну мембрану та вбудований транзисторний підсилювач. Як правило, для кращої ізоляції сигналу корисної навантаження в таких мікрофонах мостові ланцюги використовуються для формування вихідних диференціальних напруг або струмів низького рівня.

Важливе значення мають внутрішні властивості перетворення мікрофона, які безпосередньо впливають на отриману точність вимірювання системи змінного струму. Однак частотні та фазові характеристики мікрофонів можна визначити як під час виготовлення, так і під час роботи - під час окремо організованого процесу калібрування із встановленням реальних значень параметрів та подальшим регулюванням перетворювальної характеристики. Цей

же метод може бути використаний для визначення та виправлення загальної нерівності каналів вимірювання частоти [9].

Вхідні ланцюги аналогових комутаторів взаємодіють із джерелами вхідного сигналу, тому вони повинні бути розроблені для відповідних типів вхідних ліній та з'єднань. Для захисту від перевантаження, вхідна напруга або вхідний струм, як правило, використовуються ланцюгами на захисних діодах і обмежуючих резисторах. У деяких випадках для гальванічної ізоляції входів можна використовувати оптико-електронні та трансформаторні схеми. При підключенні вхідних схем слід зазначити, що додаткові елементи впливають на точність вимірювань. Однак цього можна уникнути, враховуючи та регулюючи параметри нелінійності та неідентифікації між каналами разом із вхідними параметрами датчика [10].

В АЦ-системі акустичної локації програмовані підсилювачі ПП виконують дві основні функції: перетворення диференційного вхідного сигналу з вилученням синфазної складової та узгодження динамічного діапазону вхідного сигналу з діапазоном вхідних напруг ФНЧ і САЦП. Зазвичай програмовані підсилювачі будують за класичною різницевою схемою на трьох операційних підсилювачах, однак, вони можуть бути створені і на струмових підсилювачах з симетричними вхідними, проміжними і буферними каскадами. Такі підсилювачі струму мають кращу динамічну продуктивність і можуть використовуватися для обробки аналогових аудіосигналів на вході ЦАП в кожному з каналів. Під час калібрування статичної характеристики передачі ВК для кожного із посилень ПП слід визначити та врахувати його зсув "нуль" та коефіцієнт підсилення шкали корекції. Цей процес забезпечується підключенням аналогового вхідного перемикача АК до нулевої шини та опорних сигналів ЦАП (рис. 1.2). Алгоритм калібрування ПП для різних коефіцієнтів підсилення базується на схемі зверху вниз. Спочатку підсилювач калібрується на найбільшому вхідному діапазоні. Для цього перемножуючий ЦАП опорних сигналів відтворює гармонійний сигнал, амплітуда напруги якого дорівнює значенню опорного джерела напруги ДОН. Далі ЦАП формує гармонійний сигнал меншої опорної напруги, значення якої

спочатку точно вимірюється на вже відкаліброваному коефіцієнті підсилення. Далі підсилювач переходить до меншого входного діапазону, на якому повторно вимірюється ця ж опорна напруга та калібрується відповідний коефіцієнт підсилення.

У режимі перетворення прямого входу результати корекції використовуються для індивідуального виправлення статичних та динамічних характеристик кожного вимірювального каналу системи змінного струму. Реальні значення параметрів статичної характеристики передачі (у часовій області) та реальної частотної характеристики та частотної характеристики (у частотній області) визначаються під час калібрування.

Розглянемо узагальнену, самоадаптивну блок-схему АЦП для систем точного вимірювання та обробки низькочастотних сигналів. Рисунок 1.2 - узагальнена блок самоадаптивної блок-схеми АЦП, в якій вибирають пристрій введення, пробовідбірник, квантувач та цифровий обчислювальний і керуючий пристрій. (ОКБ) [10].

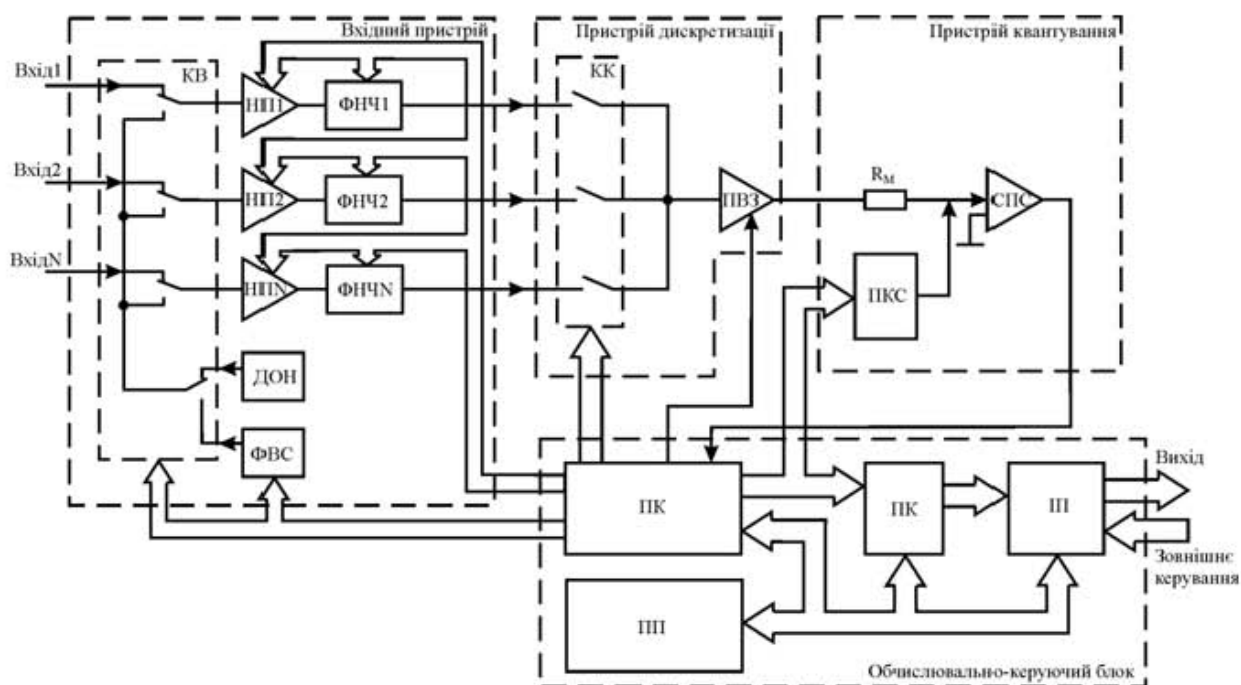


Рисунок 1.2– Загальна структурна АЦП з функцією самокалібрування

Функціями пристрою введення є координація та нормалізація аналогових вхідних сигналів, що приймаються з декількох джерел у N вхідних каналах. Вихідні сигнали повинні відповідати ланцюгам АЦП у рівні спектру та діапазоні. Тому пристрій введення включає підсилювач нормалізації (буфер) і фільтр низьких частот (ФНЧ). Деякі системи також вимагають перетворення струму у напругу, імпеданс напруги, передачу частоти, придбання тощо.

Однак ці функціональні перетворення більш тісно пов'язані з особливостями датчиків, що використовуються у фізичних величинах, і досліджуються в відповідних галузях техніки. Крім того, ми посилаємося на джерело постійного або змінного струму серед джерел вхідних сигналів АЦП. Саморегулюючий вхід АЦП містить певні вузли, необхідні для виправлення помилок, а саме: джерело опорного напруги (DON), формувач допоміжного сигналу (FDS) і перемикач напруги (KN), використовуваний для підключення DON і FDS до самонастройки. Управління пристроєм введення здійснюється ОКБ з використанням керуючих сигналів коефіцієнта підсилення НЧ, частоти ФНЧ, перемикачів трансформатора струму і управління ФДС [10].

Сканер виконує опорний час (датування) опорних вхідних напруг. Робота сканера виконується поетапно: перемикачів одного з N вхідних каналів, відбір проб напруги, встановлення синхронізації та зберігання відповідної напруги. Функції сканера реалізуються перемикачів каналів (КК) та підсилювача (ПВА). Моніторинг QC та PVA також слід координувати та здійснювати безпосередньо під час аналого-цифрового перетворення за допомогою вибору каналів та каналів із тимчасовим блокуванням. Ці сигнали, як правило, застосовуються зовнішньо до пристроїв АЦП.

Слід також зазначити, що СК немає в одноканальних АЦП, а ПВС не є в інтеграції паралельних і дельта-сигма-перетворювачів. Цей документ не охоплює таких типів АЦП, але помилки вибірки широко аналізуються та мають загальний характер. Те саме стосується пристрою квантування, який вважається набором рандомізованих самокорегуючих збігів з потоком коду перетворювача (PCS) та компаратором потоків АЦП (АТР).

Поточний принцип PCS і конструкції АТР пропонує значні переваги швидкості та імунітету над кванторами напруги. Перетворення напруги в струм на виході сканера може бути зроблено великим опором R_m . Алгоритм і структура побітового перетворювача вважаються класичними не тільки за традицією, але і через можливість зміни їх у напрямку збільшення швидкості (паралельно-послідовні і паралельні АЦП) і зниження апаратних витрат (інтеграція і дельта-сигма). АЦП).

Крім того, бітрейт АЦП в даний час є найбільшим успіхом у розробці принципів саморегулювання. Для АЦП, заснованих на надлишкових номерах коду Фібоначчі та "золотих пропорціях", методи регулювання статичних і динамічних помилок розглядаються в основному в умовах побітового перетворення. [10].

ОКБ є цифровою частиною саморегулюючого АЦП, а для самокалібрування зазвичай передбачений процесорний пристрій (ПП). ПП базується на серії мікропроцесорів або спеціального процесора і виконує розрахунки самонастроювання відповідно до конкретної програми. ПК дозволяє здійснювати внутрішню синхронізацію та управління аналоговими пристроями в таких режимах, як перетворення та самокалібрування. ПК під час циклу перетворення перетворює робочий код NPSC у бінарний стан на основі результатів самокалібрування. Необхідна IP-адреса для вибору цифрових вхідних та вихідних сигналів АЦП для зовнішньої та інтерфейсної шини для ПК, інформаційних систем, пристроїв тощо. [10].

На схемі саморегульованої структури АЦП, показаної на рис. 1.7, ми також виявимо наявність зав'язків зворотного зв'язку в режимі самокорекції, як явно (шляхом підключення до входу DON і FDS), так і неявно (використовуючи ваги, виміряні в АЦП після десяткових знаків). від РКС та напруги від DON). Фактично наявність зворотного зв'язку може характеризувати саморегульований АЦП, а його глибина і покриття аналогових вузлів визначають досяжний рівень продуктивності.

На рис. 1.3 показані дані в залежності від необхідної точності перетворювача для різних значень. Розрахунки показують, що коефіцієнт підсилення для побітового рівноважного АЦП становить два. Для паралельно-послідовних АЦП з $m \geq 2$ покращення у швидкодії залежні від роздільної здатності γ і при $\gamma \rightarrow \infty$ прагне до $Q_T \approx 2$. Для реальних умов виконання АЦП виграш Q_T завжди менший $Q_{T \max}$, значення його лежить у межах 1,5–2 [10].

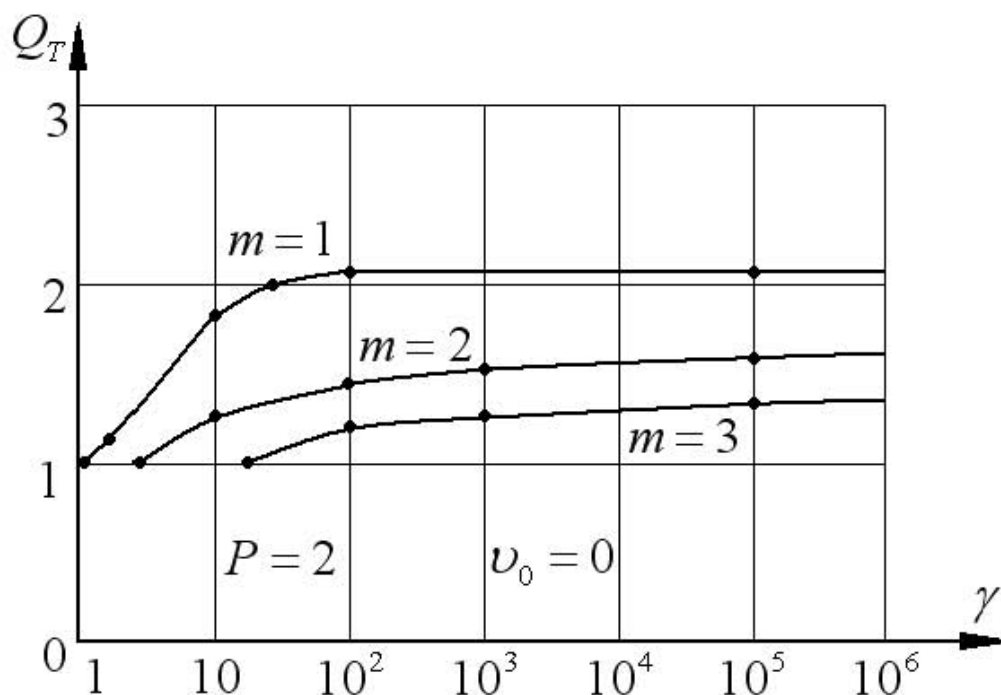


Рисунок 1.3 – Залежність виграшу у швидкодії від точності перетворення при використанні змінної тривалості такту

Новий і перспективний підхід до підвищення продуктивності АЦП побітової апроксимації з надмірною вагою через підвищення продуктивності при збереженні роздільної здатності - це використання змінних циклів компенсації. Використання операції порівняння з встановленою чутливістю і принципом струму в побудові аналогових вузлів скорочує баланс годинника, а компенсація помилок, що відбуватимуться, буде відбуватися за рахунок надмірності ваги.

Побітове наближення АЦП виправляє помилки, які виникають, коли вага розрядів низька. Паралельні АЦП виправляють невідповідність аналогових пристроїв, що беруть участь у різних рівнях конверсії. Побітове наближення АЦП

виправляє помилки, які виникають, коли вага розрядів низька. У всіх випадках підвищення точності та швидкості пов'язано із надмірністю структурних, алгоритмічних, технологічних чи структурних рішень.

Для підвищення продуктивності АЦП для кількох учасників може бути вжито декілька дій:

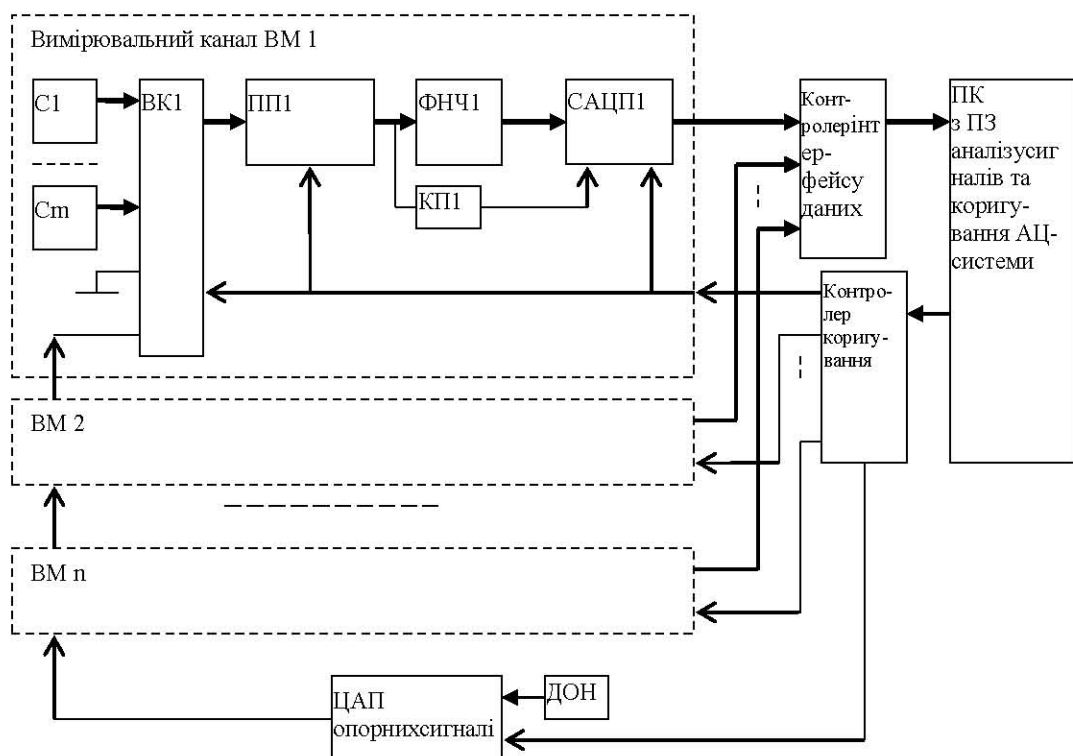
1. загальне збільшення швидкості аналогових блоків за рахунок застосування діючого принципу;
2. використання автоматичної калібрування для підвищення точності перетворення аналого-цифрового сигналу;
3. скорочення тривалості циклів балансування постійного циклу через використання зайвої ваги;
4. організація зваженого квазірівноважного порівняння із надмірними коефіцієнтами із змінними часовими циклами при використанні операції порівняння з контрольованою чутливістю.

На основі проведеного аналізу ми робимо висновок, що дослідження є актуальним та впроваджує підвищення продуктивності кодування бітів АЦП із ваговою надлишковістю за рахунок збільшення швидкості при збереженні роздільної здатності шляхом встановлення змінних циклів. Використання цього підходу збільшує швидкість АЦП, зберігаючи роздільну здатність.

2. АПАРАТНІ МЕТОДИ ТА ЗАСОБИ ПОБУДОВИ БАГАТОКАНАЛЬНИХ САМОКАЛІБРОВАНИХ АЦ СИСТЕМ

2.1 Структури та параметри АЦ-систем для опрацювання низько-частотних аудіолокаційних сигналів на основі самокаліброваних АЦП і ЦАП

Структурна схема багатоканальної системи з n каналами для паралельного підсилення сигналів з мікрофонної сітки, перетворень змінного струму та їх спільної комп'ютерної обробки та аналізу показана на рисунку 2.1. При цифровому аналізі та спільній обробці цих сигналів каналні сигнали з різними зсувами фаз підсумовуються декілька разів та обчислюються їх взаємозв'язані функції - для електронного сканування джерел акустичного сигналу та для їх ідентифікації.



Рисунк 2.1 – Структура багатоканальної АЦ-системи для перетворення акустичних сигналів з коригуванням характеристик вимірювальних каналів

Схема на рисунку 1.2 містить: МК – мікрофони, джерела вхідних аналогових сигналів (числом m у кожному каналі); ВК – вхідні комутатори; ПП – програмовані підсилювачі; ФНЧ – антиаліасінгові фільтри низьких частот; КП – компаратори перевантаження; САЦП – сигнальний АЦП, що самокоригується; ДОН – джерело опорної напруги для перемножуючого ЦАП опорних сигналів.

Давайте докладніше розглянемо особливості вхідних функцій самокалібруючої багатоканальної системи змінного струму. Вхідні мікрофони можуть перетворювати акустичні сигнали у напругу чи струм і сильно відрізнятися за принципами їх роботи. Пасивні мікрофони - це ті, які безпосередньо виробляють вихідну напругу, пропорційну дії зовнішніх звукових хвиль, наприклад, динамічні мікрофони. Однак напруги, що створюються такими мікрофонами, досить малі - від десяти до сотень мілівольт.

Послідовне використання декількох мікрофонів для прийому вхідного сигналу МК (1.. m) необхідне для зберігання кількості каналів системи, коли групи мікрофонних масивів або напрямки прийому акустичного сигналу можуть бути змінені. Оптимальний вибір підсилення можливий завдяки використанню компараторів КП, які керують можливим перевантаженням вхідних сигналів.

Контролер інтерфейсу даних на мікропроцесорі або на спеціалізованому сигнальному процесорі виконує приймання даних від САЦП каналів та передавання їх на персональний комп'ютер (ПК) через обраний швидкісний стандартний інтерфейс (USB, S/PDIF, Bluetooth, Ethernet, Wi-Fi). ПК за допомогою спеціалізованого ПЗ здійснює аналіз сигналів та керує процесом коригування АЦ-системи, використовуючи контролер коригування.

Специфічним пристроєм, доданим до АЦ-системи, що самокоригується, є перемножуючий ЦАП з чітко фіксованою максимальною амплітудою вихідного сигналу, що дорівнює значенню напруги ДОН. ЦАП, відповідно до алгоритму калібрування, відтворює опорні сигнали: імпульси фіксованої амплітуди і періоду, гармонійні та полігармонійні сигнали з заданого набору частот. Ці опорні сигнали подаються одночасно через ІК-перемикачі на входи каналів і підсилюються в програмованих підсилювачах ПП. Алгоритм регулювання статичних та

динамічних характеристик ВК виконується послідовно від меншого до більшого підсилення ПП і охоплює параметри вимикачів, підсилювачів, фільтрів та АЦП. Схема аналогових пристроїв САЦР має свої специфічні характеристики внаслідок існуючої калібрування і може будуватись на принципі ефективного підсилення струму.

2.2 Вдосконалення методів зменшення динамічних спотворень АЦ системи

АЦП є складним завданням у вирішенні стандартизації та експериментального визначення метрологічних властивостей. З аналізу моделі АЦП видно, що деякі її параметри та функціональні елементи впливають на помилку перетворення як постійного вхідного сигналу, так і змінного вхідного сигналу, а інші впливають лише на змінений вхідний сигнал. Останні називаються динамічними, а на відміну від перших можна назвати статичними з деякою умовністю.

З аналізу динамічних спотворень (помилки вимірювань) спостережуваних випробувальних сигналів робиться висновок щодо дослідження динамічних властивостей АЦП. Відповідно до моделі АЦП, динамічна помилка завжди є результатом комбінованого ефекту обмеженої пропускну здатності та випадкової затримки. Розглянемо виникнення динамічної помилки внаслідок помилки датування чисел та можливості експериментального визначення останніх [11].

Очевидно, що затримка часу опорного запису має динамічну помилку. Основними причинами збільшення диференціальної та інтегральної нелінійності паралельних АЦП у динаміці є сильна залежність часу перемикання реальних компараторів від швидкості зміни вхідного сигналу та збудження компараторів. Помилки коду, аутлієри та аномальні помилки спричинені логічними помилками кодування, викликаними рівномірними розривами коду через вихід з ладу окремих компараторів. Нарешті, причиною зниження швидкості передачі паралельних АЦП є вищезазначена закономірність відносно часу закінчення комутації компаратора та обмеження частоти вхідних ступенів.

Незалежно від причин тих чи інших відхилень в характеристиках перетворення паралельних АЦП із статичних, проте виникає питання, як можна оцінити якість їх роботи з точки зору динаміки. Як відомо, існує два підходи до оцінки помилок квантування реальних АЦП. В одному з них використовується критерій максимальної помилки та склад окремих компонентів помилок, що призводить до нормального підходу до закону їх розподілу. Цей підхід ефективний при використанні АЦП у різних інформаційних та вимірювальних системах. Другий підхід заснований на використанні стандартної помилки стандартної помилки та пов'язаної з нею концепції динамічного діапазону АЦП. Цей підхід ефективний в роботі АЦП випадкових сигналів і застосовується в сучасних комп'ютерних системах [12].

Оскільки вся інформація про метрологічні особливості АЦП вбудована в її фактичну функцію перетворення та використовуються функції статичного та динамічного перетворення, можна оцінити роздільну здатність паралельних АЦП як у статичному, так і в динамічному режимах з однієї позиції. Це важливе розуміння, яке дозволяє використовувати добре розроблену методологію для оцінки статичної похибки реальних АЦП для оцінки якості їх динамічної продуктивності.

Принципова відмінність статичного і динамічного режимів АЦП полягає в тому, що динаміка додаткового шуму квантування є більшою, ніж у статичного. Крім того, швидкість передачі АЦП залежить від частоти вхідного сигналу. Додатковий шум квантування вимірюється в дисперсіях шуму квантування ідеального АЦП, за допомогою якого може бути записаний динамічний діапазон реальної АЦП.

Як видно з вищезазначених методів контролю динамічних властивостей АЦП, всі зводяться до вимірювання значення результуючого шуму квантування та порівняння його з шумом квантування ідеального АЦП з однаковою кількістю розрядів. Далі, цей показник може бути використаний для оцінки динамічного діапазону реального АЦП для певних умов роботи та відповідної кількості двійкових розрядів, які завжди менші за номінальне значення, що стосується

ідеального перетворювача. Це число - ефективна кількість бітів АЦП та єдина числова функція, яка визначає роздільну здатність АЦП у заданому динамічному діапазоні.

Оцінка помилок ADC максимізована, коли необхідно знати кожне перетворення з заданою точністю. Це частіше потрібно, коли сигнали низькочастотного АЦП перетворюються на одноканальні або багатоканальні ІВС.

Розглянемо загальні методи зменшення динамічних помилок АЦП. Аналіз динамічних помилок АЦП та вивчення їх основних характеристик є першим кроком у мистецтві аналого-цифрового перетворення. Необхідно також розробити методи їх зменшення, оскільки це дозволяє збільшити роздільну здатність, підвищення ефективності АЦП та розширення спектра частот вхідних кодованих сигналів.

Динамічні похибки перетворення можуть бути зменшені:

- схемові методи;
- використання комбінованих методів аналого-цифрового перетворення;
- метод управління та корекції аналогового до цифрового перетворення.

Схемні методи зазвичай застосовуються для зменшення динамічних помилок першого порядку за допомогою пасивних блоків корекції або окремих схем захисту від перевантаження, які викликають тривалі перехідні періоди в окремих аналогових вузлах АЦП. Ці методи відомі та широко застосовуються на практиці.

Застосування знаходять і комбіновані методи аналого-цифрового перетворення. Суть їх полягає у тому що перетворення змінного вхідного сигналу відбувається в два етапи двома різними способами. Перший - грубе перетворення, а другий - більш точний з урахуванням зміни сигналу під час грубого перетворення.

Як правило, застосовуються комбінації методів рівноваги в бітовій та контурній петлях або методів порізного рівноваги та читання або методів рівноваги циклу та методів читання [12]. Загальним недоліком цих методів зменшення динамічної помилки є значне ускладнення структури АЦП, що

обмежує допустиме значення динамічної помилки, оскільки діапазон точного перетворення набагато вузьчий, ніж загальний діапазон.

Більш ефективними і, отже, найбільш перспективними є методи контролю та адаптації процесу аналого-цифрового перетворення. Ці методи останнім часом привертати все більше уваги. Суть його полягає в тому, що в певний час процес перетворення контролюється і в разі динамічної помилки перетворення виправляється, щоб зменшити цю помилку. У роботі досліджено синтез та оптимальні алгоритми роботи АЦП, які виправляють динамічну похибку за рахунок зміни вимірюваної величини. У цих роботах побудована математична модель АЦП, яка діє в умовах дії одного з чотирьох типів збурень, що характеризують зміщення потрібної точки x навколо відрізка $(0, 1)$. Було встановлено, що оптимальні (i, k, s) алгоритми виправляють ці зрушення із заданою точністю за мінімальну кількість кроків.

Слід зазначити, що знайдені оптимальні алгоритми забезпечують максимальний рівень корекції динамічних помилок. Це дозволяє їм порівнювати всі інші алгоритми з коригуваннями та оцінювати їх ефективність.

До недоліків отриманих алгоритмів можна віднести велику складність реалізації запропонованих схем, незручність та велику складність подання результатів перетворень на змінній основі обчислення.

Тож існують способи зменшення динамічних помилок АЦП, і перш за все метод автоматизованого управління та корекції, дослідження та розробки яких обговорюються в окремому розділі монографії.

При використанні АЦП в інформаційно-вимірювальних системах для кодування швидкісних сигналів, що мають широкий частотний спектр для вимірювання їх миттєвих значень або для введення даних в комп'ютер для обробки, виникає проблема забезпечення відповідних динамічних характеристик АЦП. Це необхідно для оцінки помилок АЦП і оптимального налаштування властивостей аналогових сигналів, АЦП і всієї вимірювальної системи.

Основним впливом на вибір параметрів, що характеризують швидкісну характеристику аналого-цифрового перетворення, є динамічні помилки і

неправильна реєстрація, за допомогою якої встановлюється комбінація характеристик АЦП і кодованого сигналу.

Схематичні процедури зазвичай використовуються для зменшення динамічної помилки першого роду за допомогою пасивних блоків корекції АЦП в деяких аналогових вузлах. Загальним недоліком цих способів зниження динамічної похибки є істотне ускладнення загальної схеми АЦП, яка обмежена допустимою динамічною похибкою, оскільки діапазон «точного» перетворення значно нижче загального діапазону.

Покращення швидкодії порозрядних АЦП можна досягнути двома способами:

- а) збільшенням точності АЦП, що побудований на неточних деталях;
- б) підвищенням швидкості АЦП, побудованого на елементах середньої швидкодії.

Зі збільшенням швидкості існує проблема, що ці пристрої мають невелику помилку. Крім того, слід зазначити, що для досягнення високої точності за рахунок поліпшення властивостей елементної бази існують фундаментальні обмеження, зумовлені як технологічними можливостями виготовлення, так і властивостями використовуваних матеріалів.

Відхилення ваг розрядів від бажаних значень в середніх і високошвидкісних інформаційних перетворювачів часто коригуються в процесі виробництва шляхом точної підгонки елементів пристрою. Ці процеси порушують структуру компонентних матеріалів і знижують стійкість елементів схеми [12]. Такий підхід створює серйозні труднощі в отриманні точності, що відповідає більш ніж 14-бітному дозволу.

Перспективним напрямком у розвитку АЦП порозрядного наближення є їх побудова з використанням систем числення що мають вагову надлишковість (СЧВН). АЦП на основі СЧВН має ряд особливостей. У СЧВН основа системи числення $1 < \alpha < 2$, а ваги розрядів представляються у вигляді

$$Q_i = Q_0 \alpha^i, \quad (2.1)$$

де Q_0 – вага молодшого розряду.

Особливістю СЧВН є існування не однієї, як у звичайного АЦП, а декількох кодових комбінацій для відображення одного рівня сигналу. До СЧВН відносять так званий код "золотої пропорції" з основою

$$\alpha = (\sqrt{5} + 1)/2 \approx 1,618, \quad (2.2)$$

Використання коду Фібоначчі чи "золотої пропорції" в обчислювальній техніці ґрунтується на працях О. П. Стахова і його учнів. Теорія й практика аналого-цифрових перетворювачів, що самокалібруються, на основі СЧВН одержала розвиток у роботах О.Д. Азарова, В.І. Моїсєєва, В.П. Марценюка, В.Я. Стейскала, О.О. Коваленко, Л.В. Крупельницького, Захарченка С.М., Кадука О.В., Гарнаги В.А., Богомолова С.В. та інших співробітників кафедри обчислювальної техніки і науково-технічного центру „Аналого-цифрові системи” Вінницького національного технічного університету. За кордоном роботи в цьому напрямку також активно здійснюються, про що свідчить, наприклад, використання в 14-розрядному АЦП типу ICL7115 фірми Intersil СЧВН із основою $\alpha=1,85$.

Загалом, процес аналого-цифрового перетворення є нелінійною операцією [12], зокрема з побітовим методом узгодження вимірюваного вхідного сигналу з компенсаційним сигналом. Для аналізу роботи АЦП необхідно виділити динамічні властивості, що впливають на швидкість перетворення.

В складі динамічних характеристик аналого-цифрового перетворення входять, також, динамічні спотворення першого та другого роду. Динамічні похибка АЦП при параметрі сигналу, що змінюється з часом, або $\Delta A_{\text{дин}}(t)$ АЦП розуміється відмінність між зафіксованим приладом цифровим еквівалентом $A(K_{\text{вих}})$, значенням вимірюваної величини і $A_{\text{вх}}(t)$, та її точним значенням у даних момент t [12] без врахування статичної похибки і похибки дискретності, тобто:

$$\Delta A_{\text{дин}}(t) = A_{\text{вх}}(t) - A(K_{\text{вх}}), \quad (2.3)$$

Динамічна похибка першого роду $\Delta A_{1\text{дин}}$ зумовлена, перш за все, інерційністю аналогових частин АЦП і залежить від тривалості перехідних процесів, які відбуваються в тих частинах:

$$\Delta A_{1\text{дин}} = A_{\text{вх}} - A_{\text{к}}(t) \quad (2.4)$$

Динамічна похибка другого роду $\Delta A_{2\text{дин}}$, зумовлена зміною вхідного сигналу під час його перетворення й залежить від його швидкості частоти спектра сигналу, який піддається кодуванню:

$$\Delta A_{2\text{дин}} = A_{\text{вх}}(t) - A_{\text{к}}(t). \quad (2.5)$$

На рис. 2.1 для АЦП порозрядного врівноваження про механізм виникнення динамічної похибки $\Delta A_{1\text{дин}}$.

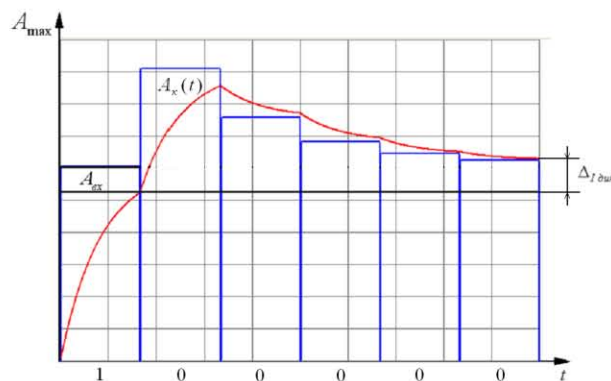


Рисунок 2.2 – Виникнення динамічних похибок першого роду під час порозрядного врівноваження

Отже, динамічна похибка $\Delta A_{1\text{дин}}$ виявляється лише «внутрішніми» процесами АЦ перетворення при незмінному в часу вхідному сигналі $A_{\text{вх}}$. Проте у більшості випадках використання АЦП вхідний сигнал $A_{\text{вх}}(t)$ змінюється з часом.

При цьому з'являється динамічне спотворення $\Delta A_{2\text{дин}}$ [13], яке оцінюється швидкістю зміни вихідного сигналу $A_{\text{вх}}'(t) = \frac{dA_{\text{вх}}(t)}{dt}$ за час одного перетворення і визначається за формулою:

$$\Delta A_{2\text{дин}} \leq A_{\text{вх}}'(t)T_{\text{пр}} \quad (2.6)$$

Дослідження цих помилок може здійснюватися різними способами, зокрема за допомогою спеціальних вимірювальних приладів, а також за допомогою комп'ютерного моделювання. Перший підхід оцінює характеристики вже виготовлених пристроїв. Другий є корисним на етапі планування та розвитку.

На практиці планує застосовувати обидва підходи в комплексі. Це пояснюється тим, що у випадку мікроелектронних характеристик АЦП та ЦАП перевірка їх параметрів може бути здійснена лише на кінцевій фазі, тобто після виготовлення ІМС, якщо більше неможливо змінити схему.

Досвід мікроелектронної технології показує, що значення продуктів, зібраних на дискретних компонентах, можуть суттєво відрізнятися від значень продуктів, що продаються в мікроелектронних показниках, особливо інтегральних.

Зазвичай АЦП нормується за допомогою похибки, підведеною під межу вимірювання, або ж найбільшою похибкою $\delta_{\text{АЦП-max}} = \Delta_{\text{АЦП-max}} / A_{\text{max}}$, або середнім за шкалою квадратом похибки $\overline{\delta^2}_{\text{АЦП}} = \overline{\Delta^2}_{\text{АЦП}} / A_{\text{max}}^2$. В загальному випадку цю помилку АЦП можна представити у вигляді суми трьох складових:

$$\delta_{\text{АЦП-max}} = \delta_{0\text{-max}} + \delta_{\text{дин-max}} + \delta_{q\text{-max}} \quad (2.7)$$

або

$$\overline{\delta^2}_{\text{АЦП}} = \overline{\delta^2}_0 + \overline{\delta^2}_{\text{дин}} + \overline{\delta^2}_q, \quad (2.8)$$

де $\delta_{0-max} = \Delta_{0-max} / A_{max}$ і $\overline{\delta^2}_0 = \overline{\Delta^2}_0 / A^2_{max}$ – максимальне і середньоквадратичне значення статичної похибки АЦП, що зумовлена часовою і температурною нестабільністю, внутрішнім шумом й похибкою певних частин основних вузлів перетворювача; $\delta_{дин-max} = \Delta_{дин-max} / A_{пр}$ і $\overline{\delta^2}_{дин} = \overline{\Delta^2}_{дин} / A^2_{пр}$ – максимальне і середньоквадратичне значення динамічної похибки АЦП; $\delta_{q-max} = q/2$ і $\overline{\delta^2}_q = q/12$ – максимальне і середньоквадратичне значення похибки дискретності АЦП [13].

Введення вагової надлишковості в АЦП побітової рівноваги дозволяє формувати нерозв'язну характеристику передачі за умови, що при перетворенні виникають не тільки статичні помилки, але і значні динамічні помилки. Такий підхід не тільки знижує вплив статичних помилок, пов'язаних з процедурою самокалібрування, але й надає можливість (і на порядок вище) збільшити швидкість процесу аналого-цифрового перетворення. (Рисунок 2.3). Якщо $\alpha = 1,414$, то час таксування можна зменшити до $t_T = 0,94\tau$. При цьому кількість рядів збільшується до $n_\alpha = 12$. Проте, загальний час 1 перетворення не перевищує $T_{пер} = 11,52\tau$. У продовженні класичної квазірівноваги можуть бути реалізовані дві шкали з ваговою надлишковістю.

Використання надмірності ваги при побудові ЦАП дозволяє значно зменшити перехідні процеси в аналоговій частині. Постійна часу залишається постійною. Загальна тривалість налаштування аналогового сигналу на виході ЦАП зменшиться, оскільки немає необхідності чекати на надмірність ваги, щоб встановити сигнал з високою точністю (рис. 2.4).

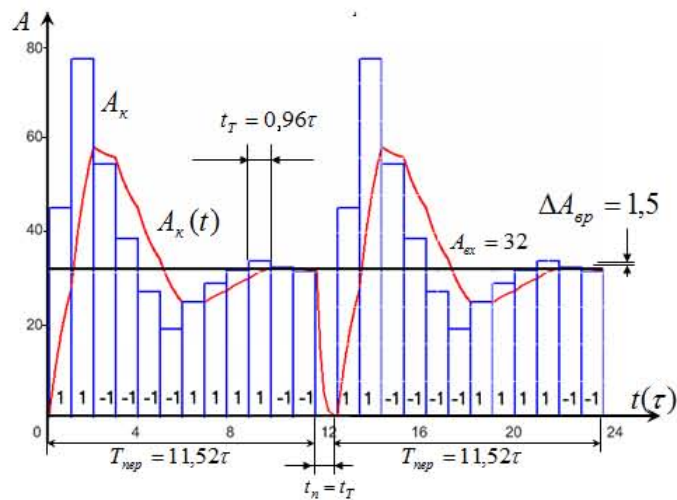


Рисунок 2.3 – Прискорення перетворення в АЦП послідовного наближення на основі СЧВН

В двійкового АЦП слід зачекати установлення сигналу точністю до половини кванта $0,5Q_0$. Наприклад, у АЦП з $n=14$ перехідний процес слід тривати 15τ . В той час, у такому ж АЦП з ваговою надлишковістю $n=17$ $\alpha=1,81$ є можливо допустити похибку встановлення на рівні 10%, тому перехідний процес триває до 3τ .

Слід також зазначити, що СК не присутня в одноканальних АЦП і ПВС не присутні в інтегруючих паралельних і дельта-сигма-перетворювачах. Цей документ не враховує зазначені типи АЦП, але помилки вибірки в значній мірі аналізуються і носять загальний характер. Те ж саме справедливо і для пристрою квантування, що розглядається як набір кодового потоку перетворювача (PCS) і компаратора потоку (АТР) АЦП рандомізованого самокорегуючого збігу.

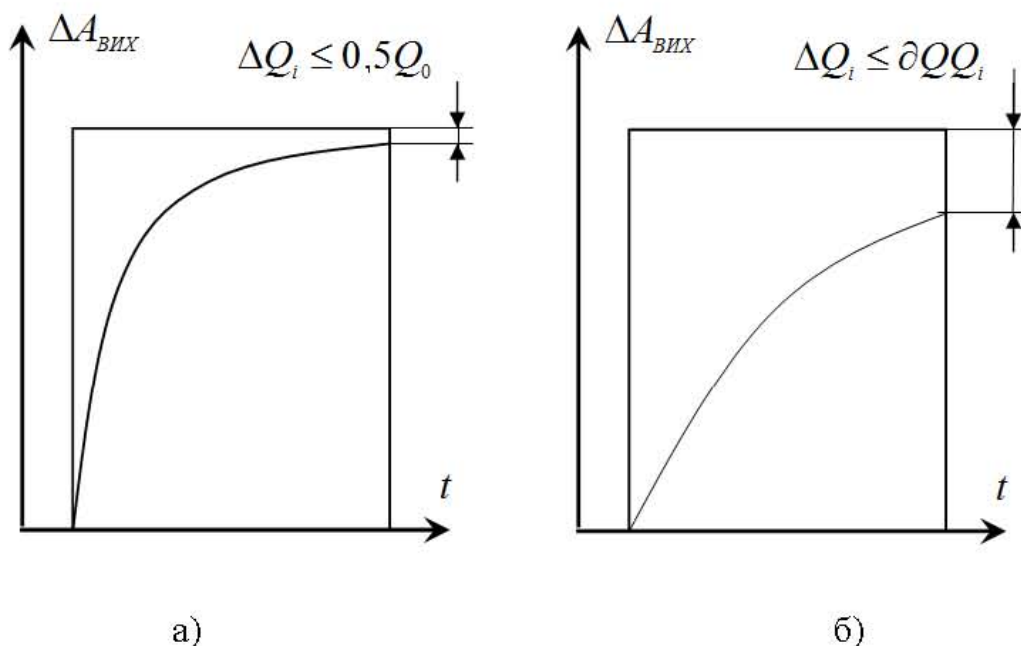


Рисунок 2.4– Перехідні процеси на виході ПКН
 а) при використанні двійкової системи числення;
 б) при використанні вагової надлишковості

Використання надлишкової маси при побудові паралельної роботи ЦАП дозволяє генерувати високоточні, багатобітні АЦП (14-18) наближення випадкового порядку на низькоточній елементній основі, що відрізняється від відомого застосування такого цифрового метод самокалібрування [14]. в якому відсутність регулювання вхідного сигналу з компенсацією необхідного сигналу ЦАП.

Це дозволяє одночасно виправляти декілька компонентів помилки шляху і отримувати остаточну помилку АЦП до 0,002-0,006%, що значно (в десятки тисяч або навіть сотні разів) менше первинної помилки елементів аналогових вузлів, особливо ті, що виготовляються без спрощеної технології, - лазерне регулювання масштабів і порушення структури матеріалів чіпів і, відповідно, їх надійність [14].

2.3 Схемотехнічні рішення багатоканального аналого-цифрового перетворення

Аналоговий сигнал, що поступає з сенсорів, після підсилення за допомогою програмованого ОП повинен бути оцифрований для подальшої обробки. Перетворення аналогового сигналу в цифровий виконується за допомогою АЦП.

Аналого-цифрові перетворювачі (АЦП) – це пристрої, які приймають вхідні аналогові сигнали та генерують відповідні до них цифрові сигнали, які придатні для обробки мікропроцесорами та іншими цифровими пристроями. Він підбирається відповідно до характеристик вхідного сигналу. Частота дискретизації, згідно з законом Котельникова-Найквіста, дорівнює $F_d = 2F$. Розрядність АЦП залежить від точності, яку необхідно отримати. В даній системі використовується АЦП AD1871 фірми Analog Devices.

Принципово не виключена можливість безпосереднього перетворення різних фізичних величин в цифрову форму, однак це завдання вдається розв'язати тільки досить рідко через складність таких перетворювачів. Тому зараз найраціональнішим вважається спосіб перетворення різних за фізичною природою величин спочатку в функціонально пов'язані з ними електричні, а потім уже за допомогою перетворювачів напруга - код – в цифрові. Саме ці перетворювачі і мають на увазі, коли говорять про АЦП.

Процедура аналого-цифрового перетворення неперервних сигналів, яку реалізують за допомогою АЦП, це перетворення неперервної функції часу $U(t)$, яка описує вхідний сигнал, у послідовність чисел $\{U(t_j)\}$, $j=0,1,2,\dots$, що віднесені до деяких фіксованих моментів часу. Цю процедуру можна розділити на дві самостійні операції: дискретизацію і квантування [14].

Найпоширенішою формою дискретизації, як зазначалось, є рівномірна дискретизація, в основі якої лежить теорема відліків. Згідно з цією теоремою як

коефіцієнти a_j потрібно використовувати миттєві значення сигналу $U(t_j)$ в дискретні моменти часу $t_j = j\omega t$, а період дискретизації вибрати з умови:

$$t = 1/2F_m, \quad (2.9)$$

де F_m – максимальна частота спектра сигналу, що перетворюється.

Тоді отримаємо відомий вираз теореми відділків:

$$U(t) = \sum_{j=-\infty}^{\infty} U(j\omega\Delta t) \frac{\sin[2\pi F_m(t - j\Delta t)]}{2\pi F_m(t - j\Delta t)}, \quad (2.10)$$

Для сигналів зі строго обмеженим спектром цей вираз є тотожністю. Однак спектри реальних сигналів прямують до нуля тільки асимптотично. Застосування рівномірної дискретизації до таких сигналів викликає виникнення в системах обробки інформації специфічних високочастотних спотворень, які зумовлені вибіркою. Для зменшення цих спотворень необхідно або збільшувати частоту дискретизації, або використовувати перед АЦП додатковий фільтр нижніх частот, який обмежуватиме спектр вхідного сигналу перед його аналого-цифровим перетворенням.

У загальному випадку вибір частоти дискретизації буде залежати також від вигляду функції, що використовується в першій формулі розділу та допустимого рівня похибок, які виникають при відновленні початкового сигналу за його відліками. Усе це необхідно враховувати при виборі частоти дискретизації, яка визначає необхідну швидкість АЦП. Часто цей параметр задають розробнику АЦП [15].

Розглянемо докладніше місце АЦП при виконанні операції дискретизації.

Для достатньо вузькосмутових сигналів операцію дискретизації можна виконувати за допомогою самих АЦП і суміщати таким чином з операцією

квантування. Основною закономірністю такої дискретизації є те, що за рахунок скінченного часу одного перетворення та невизначеності моменту його закінчення, який, у загальному випадку, залежить від параметрів вхідного сигналу, не вдається отримати однозначної відповідності між значеннями відліків та моментами часу, до яких їх потрібно віднести. В результаті при роботі із сигналами, які змінюються в часі, виникають специфічні похибки, динамічні за своєю природою, для оцінки яких вводять поняття апертурної невизначеності, яка переважно характеризується апертурним часом [15].

Апертурним часом t_a називають час, протягом якого зберігається невизначеність між значенням вибірки та часом, до якого вона відноситься. Ефект апертурної невизначеності проявляється або як похибка миттєвого значення сигналу при заданих моментах вимірювання, або як похибка моменту часу, в який проводиться вимірювання при заданому миттєвому значенні сигналу. При рівномірній дискретизації наслідком апертурної невизначеності є виникнення амплітудних похибок, які називаються апертурними та чисельно рівні приростові сигналу протягом апертурного часу.

Якщо використовувати іншу інтерпретацію ефекту апертурної невизначеності, то її наявність викликає "тремтіння" істинних моментів часу, в які беруться відліки сигналу, відносно моментів, які рівновіддалені на осі часу. В результаті замість рівномірної дискретизації зі строго постійним періодом проводиться дискретизація з флюктуючим періодом повторення. Це викликає порушення умов теореми відліків та появи уже розглянутих апертурних похибок в системах цифрової обробки інформації.

3. АПАРАТНІ ЗАСОБИ РОЗРОБКА ПРОГРАМНОГО ЗАБЕЗПЕЧЕННЯ ДЛЯ АЦ СИСТЕМИ

3.1 Розробка апаратної частини

3.1.1 Розробка схема підсилення вхідного сигналу

Оскільки мікрофонні решітки мають доволі високу чутливість та широкий вихідний діапазон, після потрапляння вхідного сигналу на вхід АЦ системи, його слід підсилити до рівня, який зможе бути оцифрований за допомогою АЦП. Підсилення сигналу виконується за допомогою операційного підсилювача [15].

Основні вимоги до ОП зводяться до того, щоб він як найближче відповідав ідеальному джерелу напруги, керованого напругою з нескінченно великим коефіцієнтом підсилення. А це означає, що вхідний опір ОП повинен дорівнювати нескінченності ($R_{вх}=\infty$) і вхідний струм дорівнювати нулю ($I_{вх}=0$). Вихідний опір має дорівнювати нулю ($R_{вих}=0$), а навантаження не повинно впливати на вихідну напругу. Частотний діапазон підсилюваних сигналів повинен сягати від постійної напруги до дуже високих частот. Так як коефіцієнт підсилення великий, то при кінцевому значенні $U_{вих}$ напруга на вході ОП має бути близькою до нуля.

Оскільки рівень вхідного сигналу може коливатись в значних межах, буде виникати необхідність змінювати коефіцієнт підсилення, в залежності від рівня вхідного сигналу. В схемотехніці існують схеми, що дозволяють реалізувати процес зміни коефіцієнта підсилення за допомогою цифрового сигналу, але використовувати такі схеми в даному випадку недоцільно, оскільки вони вноситимуть додаткові спотворення в процес вимірювання. Тому даній АЦ системі використовується ОП AD8251ARMZ, що являє собою підсилювач з цифровим програмованим підсиленням, низьким вихідним рівнем шуму і низьким рівнем спотворення. Це робить придатним для використання з сенсорами і АЦП з високою швидкістю вибірки. Даний ОП має широку смугу пропускання 10 МГц та низький коефіцієнт нелінійних спотворень, при -110 Дб та часу встановлення 785 нс 0.001% .

Насичення — обмеження діапазону можливих значень вихідної напруги. Звичайна вихідна напруга не може вийти за межі напруги живлення. Насичення має місце у разі, коли вихідна напруга «повинна бути» більше максимальної, або меншою від мінімальної вихідної напруги. ОП не може вийти за межі, і виступаючі частини вихідного сигналу «зрізаються» (тобто обмежуються).

Обмежена швидкість наростання. Вихідна напруга ОП не може змінитися миттєво. Швидкість зміни вихідної напруги вимірюється у вольтях за мікросекунду, типові значення 1 — 100 В/мкс. Параметр обумовлений часом, необхідним для перезаряджання внутрішніх ємностей ОП.

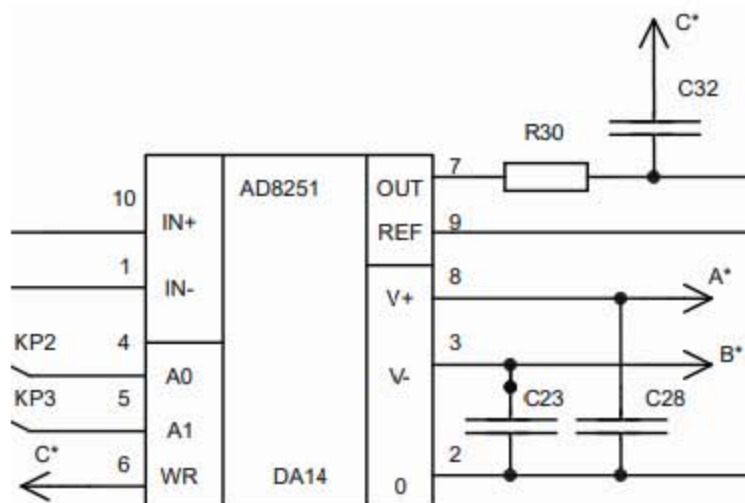


Рисунок 3.1 – Схема включення ОП.

На входи +IN та –IN подається сигнал з мультиплексора. На входи A0 – A1 подається логічний сигнал, що встановлює коефіцієнт підсилення згідно з таблиці 3.1.

Таблиця 3.1

A1	A0	K підсилення
0	0	1
0	1	2
1	0	4
1	1	8

На виході OUT знаходиться RC фільтр високих частот, що складається з резистора R19 та конденсатора C45. Резистор також розвантажує транзистори вихідного каскаду ОП.

3.1.2 Реалізація схеми комутації входів з виходами ЦАП

Для досягнення цього завдання необхідно розробити вхідну частину схеми, яка забезпечує перемикання вхідних каналів у системі з вихідними каналами ЦАП для подальшої калібрування системи. Оскільки сигнал з ЦАП повинен проходити по тому ж шляху, що і сигнал від датчика, то повинна бути можливість швидко змінювати канали без фізичних змін в системі.

Мультиплексори відносяться до пристроїв для перемикання цифрової інформації. Вони виконують перемикання одного з декількох інформаційних входів x_i на вихіді. Мультиплексорами мають 4 аналогових входи, адресовані входи, та входи з мультиплексорами (стробоскопи) і один вихід.

Кожен з інформаційних входів мультиплексора відповідає номеру, який називається адресою, двійкове число якого присвоюється адресним входам.

Число інформаційних входів $n_{\text{інф}}$ і число адресних входів $n_{\text{адр}}$ зв'язані співвідношенням: $n_{\text{інф}} = 2^{n_{\text{адр}}}$.

Декодери адрес D1 перетворюють двійкові коди в десяткове число для управління роботою мультиплексора. Це залежить від виду стану адресних входів a_1 і a_2 , є один потенціал на одному з чотирьох виходів декодера, що надає дозвіл на роботу відповідної схеми I (D2 ... D5). Наприклад, для адреси 01, коли $a_1 = 1$ і $a_2 = 0$, рівень логічного пристрою встановлюється на виході 1 декодера D1 і

дорівнює нулю у всіх останніх. Отже, логічний елемент D3 має дозвіл на експлуатацію.

Якщо одночасно на інформаційний вхід x_1 є логічна одиниця, то вихід D3 встановлюється рівним 1, але при x_1 дорівнює 0 на вході логічних елементів D3 теж будуть мати нульовий потенціал. У цьому випадку, не залежно від станів інформаційних входів x_0, x_2, x_3 , вихід логічного елемента АБО D6 інформації повторює стан x_1 .

Функціонування мультиплексора напростіше описується таблицею істинності.

Таблиця 3.2 – Таблиця істинності

Адресні входи		Керуючий вхід E	Вихід y
a_1	a_2		
X	X	0	0
0	0	1	x_0
1	0	1	x_1
0	1	1	x_2
1	1	1	x_3

З нульовим керуючим сигналом $E = 0$, зв'язок між інформаційними входами x_i і виходом Y відсутня. Тому, незалежно від стану адресних входів a_1 і a_2 (позначка "X"), вихід y дорівнює нулю. При $E = 1$ на висновок передається логічний рівень інформаційних входів x_i , і - призначений для адресних входів.

Перемикання входів легше здійснювати за допомогою мультиплексорів

Операційний підсилювач (ОП) називається підсилювачем напруги, призначеним для виконання певних операцій над аналоговим сигналам при роботі в мережах негативного зворотного зв'язку (NFL). До них відносяться опори (R), ємності (C), індуктивність (L), діоди, транзистори та інші елементи.

Основні вимоги до ІС зводяться до найближчого до ідеального джерела напруги, керованого нескінченною напругою. Це означає, що вхідний опір ОП

повинен бути рівним нескінченності ($R_{vx} = \infty$), а вхідний струм - нуль ($I_{hx} = 0$). Вихідний опір повинен бути нульовим ($R_{vo} = 0$), а навантаження не повинно впливати на вихідну напругу. Діапазон частот субтрактивних сигналів повинен варіюватися від постійної напруги до дуже високих частот. Оскільки підсилення на кінцевому значенні U_v велике, напруга на вході ОП повинно бути близьким до нуля.

Насиченість - Обмеження діапазону можливих значень вихідної напруги. Нормальна вихідна напруга не повинна перевищувати напругу живлення. Насичення відбувається, коли вихідна напруга повинна бути більшою або рівною мінімальній вихідній напруги. ОП не може виходити за межі цього і виступаючі частини вихідного сигналу "відсікаються" (тобто вони обмежені).

Обмежена швидкість росту. Вихідна напруга ОР може не змінюватися негайно. Швидкість зміни вихідної напруги вимірюється у вольтгах на мікросекунду. Типові значення становлять від 1 до 100 В / мкс. Параметр обумовлений часом, необхідним для перезавантаження внутрішньої ємності. ОР.22 Аналогово-цифрові перетворювачі (АЦП) - це пристрої, які приймають вхідні аналогові сигнали і генерують відповідні цифрові сигнали, придатні для обробки мікропроцесорами та іншими цифровими пристроями.

Найбільш поширеною формою дискретизації, як уже згадувалося, є рівномірне вибірка на основі референсної теореми. Згідно з цією теоремою, коефіцієнти повинні використовувати миттєві значення сигналу в дискретних тимчасових точках і вибирати час дискретизації з умови:

$$t = 1 / 2F_m,$$

де F_m - максимальна частота спектра сигналу, що перетворюється.

Для сигналів зі строго обмеженим спектром цей термін є тотожним. Проте спектри реальних сигналів лише наближаються до нуля асимптотично. Застосування рівномірного сканування до таких сигналів змушує системи

обробки інформації генерувати специфічні високочастотні спотворення через зразок. Щоб зменшити ці спотворення, або збільшити частоту дискретизації, або використовувати додатковий фільтр низьких частот перед АЦП, що обмежує спектр вхідного сигналу перед його аналого-цифровим перетворенням.

В загальних випадках вибір частоти дискретизації залежатиме також від вигляду функції $f_j(t)$, що застосовується в першій формулі розділу і допустимого рівня похибки, що можуть виникати під час відновлення початкових сигналів за їх відліками. Усе це необхідно враховувати при виборі частот дискретизації, які визначають необхідну швидкодію АЦП. Часто ці параметри дають розробнику АЦП.

Якщо використовується інша інтерпретація ефекту апертурної незахищеності, її присутність викликає «тремтіння» істинних моментів часу, приймаючи номери сигналів відносно моментів, рівновіддалених по осі часу. В результаті замість однорідного сканування, що має строго постійний період, вибірка виконується з періодом періодичності, що коливається. Це призводить до порушення умов еталонного речення і виникнення вже розглянутих помилок аперттури в системах цифрової обробки інформації.

Комутацію входів найпростіше реалізувати за допомогою мультиплексора ADG709 фірми Analog devices. Він являє собою CMOS аналоговий мультиплексор, що складається з чотирьох диференціальних каналів. ADG709 перемикає один з входів до загального виходу, що визначається за допомогою 2-бітових двійкових адресних ліній A0, A1.

Низький рівень споживання та робочий діапазон напруг від 1.8 до 5.5 роблять даний мультиплексор енергоефективним та ідеальним для систем з низьким рівнем споживання енергії. Нова технологія розробки забезпечує низький опір та велику швидкість переключання. Для розробки схеми використовується САПР під назвою Altium Designer.

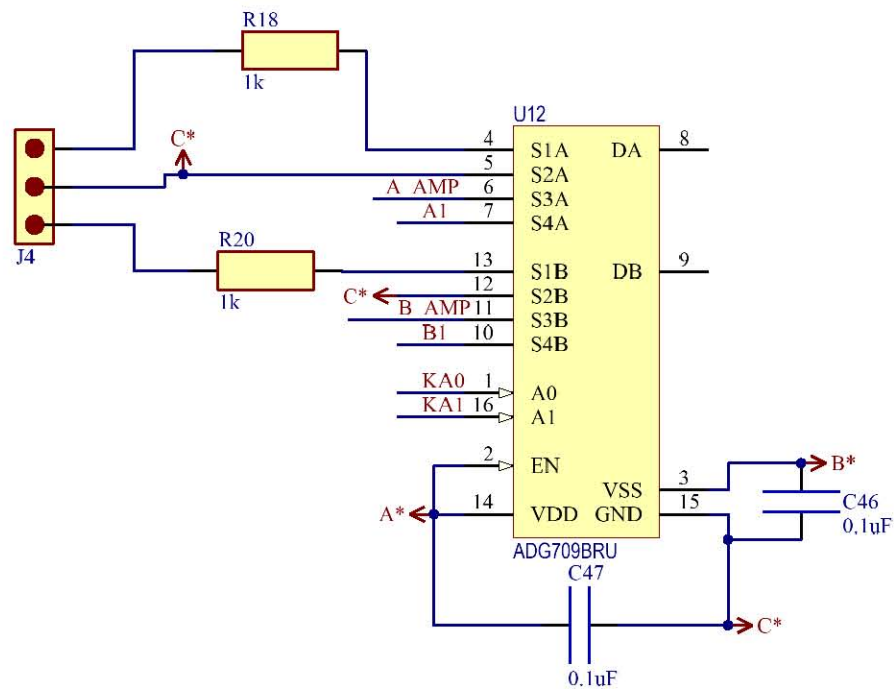


Рисунок 3.2 – Схема увімкнення мультиплексора

Схема включення мультиплексора складається з двох резисторів на вході, для обмеження вхідного струму та двох конденсаторів, що виконують роль фільтрів по живленню. Вхідний сигнал з сенсорів потрапляє на входи S1A, S1B.

Входи S3A, S3B використовуються для підключення на вхід схеми сигналу з ЦАП для процесу калібрування. Управління мультиплексором відбувається за допомогою керуючих входів A0-A1, які комутують вхідні сигнали на диференційний вихід DA та DB.

Конденсатори C46 та C47 запобігають високочастотним завадам по живленню, які виникають в результаті переключення мультиплексора.

3.1.3 Вибір АЦП

AD1871 являє собою стерео аудіо АЦП для цифрових пристроїв, що потребують високу продуктивність АЦ перетворень. Він містить в собі два 24 бітних канали, кожен з яких містить програмований підсилювач та мультибіт сигма-дельта модулятор і фільтри децимації. Кожен канал забезпечує динамічний діапазон в 105Дб. Кожен з вхідних каналів AD1871 в (лівий і правий) може бути налаштований як диференційний або несиметричний. Він має стандартну аудіо

частоту дискретизації від 32КГц до 96КГц. Фільтр децимації характеризується низькою пропускнуою здатністю пульсації [16].

AD1871 живиться від напруги 5В, але всі його інтерфейси мають сумісність до 3.3В логіки, розрядність – 24 біти, частота дискретизації – 32 кГц. Функціональна діаграма зображена на рисунку 2.5 [16].

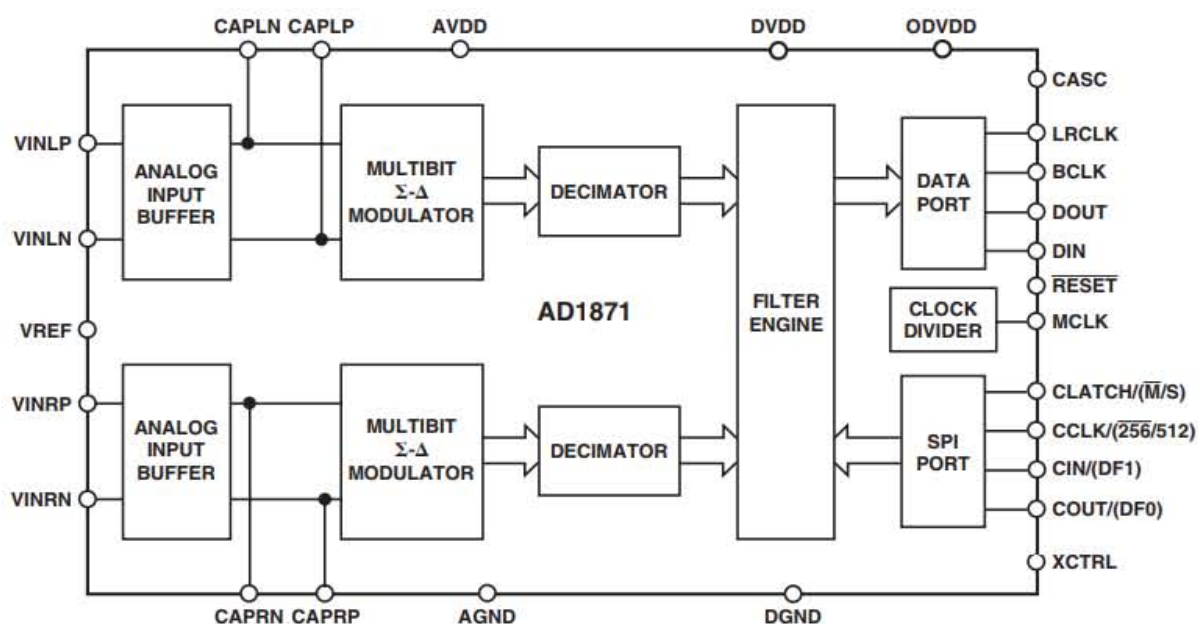


Рисунок 2.5 - Функціональна діаграма AD1871

Схема включення АЦП наведена в додатку А.

3.1.4 Вибір мікроконтролера для АЦ системи

Отримання даних з АЦП та керування цифрою частиною схеми здійснюється з використанням мікроконтролера. Обраний МК повинен мати наступні інтерфейси:

- SPI для отримання даних з АЦП
- UART для подальшої передачі даних

Виходячи з наведених вище вимог, за кількістю портів вводу-виводу, швидкістю, універсальністю і доступністю було вибрано мікроконтролер типу f7 STM32F407 фірми STMicroelectronics.

Даний МК базується на ядрі Cortex-M4F - варіанті ядра Cortex-M4, у якого, на додаток до базового варіанту, присутній блок операцій з плаваючою комою одинарної точності.

Центральний процесор мікроконтролера STM32F407 має Гарвардську архітектуру (програма і дані знаходяться в різних адресних просторах). Проте Гарвардська архітектура реалізована не класичним чином. Ядро має роздільні канали для інструкцій і даних, але інструкції і дані поділяють один і теж адресний простір, і фізично можуть знаходитися на одному пристрої пам'яті.

Процесори ARM підтримують три набору команд:

- ARM – 32-х бітні команди, що забезпечують більш високу швидкість, але код з такими командами вимагає більше місця;
- Thumb – 16-ти бітні команди, код вимагає менше місця, але і швидкість менше, так як і можливості таких команд більш обмежені.
- Thumb-2 – включає змішані 32-х і 16-ти бітні інструкції, що дає можливість досягти компроміс між швидкістю і щільністю коду.

CPU включає інтерфейси контролера вкладених векторизованих переривань (КВВП, NVIC - Nested Vectored Interrupt Controller), шини інструкцій, шини даних, налагодження, логіку управління, систему вибірки, дешифрування і виконання команд, Арифметико-логічний пристрій (АЛП, ALU - Arithmetic and Logic Unit), банк регістрів.

В CPU реалізований триступеневий конвеєр (Instruction Pipeline). Обробка кожної команди здійснюється в три етапи - вибірка, декодування, виконання. Діаграма роботи конвеєра показана на рисунку 3.1.

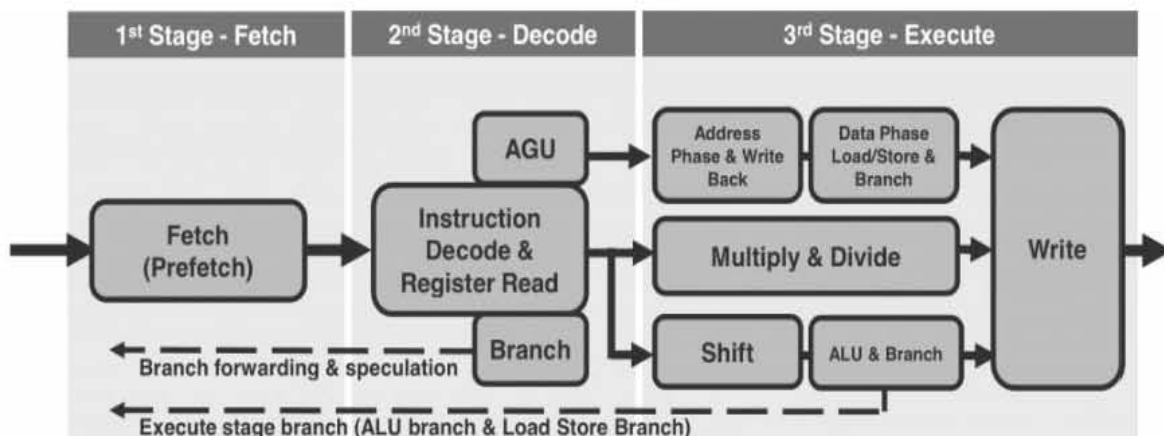


Рисунок 3.3 - Діаграма роботи конвеєра

В процесор STM32F407 всі регістри 32 бітні. Регістри R0 - R12 являють собою регістри загального призначення. З них R0 - R7 - молодші регістри, R8 - R12 - старші. Практична різниця між ними в тому, що більшість 16-ти бітних команд набору Thumb-2 можуть мати доступ тільки до молодших регістрів.

Регістр SP (R13) - Показчик стека (SP - Stack Pointer). Містить два регістра, об'єднані в банк. Ядро може працювати в привілейованому і непривілейованому режимі безпосереднього доступу до коду, подібно режиму ядра операційної системи, і режиму прикладних програм. Два молодших біта SP завжди скинуті в 0 для вирівнювання на кордон 32-бітного слова, яке і є мінімальною порцією даних, яка може бути поміщена / залучена в стек.

Регістр LR (R14) - Регістр зв'язку (LR - Link register). Служить для запам'ятовування адреси повернення при виклику підпрограми.

Регістр PC (R15) - Лічильник команд (PC - Program Counter). Регістр, службовець в якості лічильника виконуваних команд. Через наявність конвеєра, значення PC зазвичай дорівнює поточній адресі виконуваної команди +4. Запис значення в PC призводить до переходу за вказаною адресою.

Регістр PSR (xPSR) - Регістр стану програми (Program Status Register). Регістр є 3 регістра, до яких можливий доступ як окремо, так і як до єдиного регістру PSR:

- 1) APSR (Application PSR) - Регістр стану програми;
- 2) IPSR (Interrupt PSR) - Регістр стану переривання;
- 3) EPSR (Execution PSR) - Регістр стану виконання.

Регістр PRIMASK - регістр основної маски переривань (Priority Mask Register). Коли біт PM встановлено, пріоритет виконуваного в даний момент коду стає рівним 0. Код може бути перерваний тільки перериванням або винятком, мають менше значення пріоритету (чим менше значення пріоритету - тим пріоритет вище). В даному випадку до таких відносяться важкий відмову (Hard Fault), немаскируемое переривання (NMI - Non-Maskable Interrupt) і скидання. Детальніше про переривання і виключення нижче в цій замітці.

Регістр FAULTMASK - регістр маски відмов (Fault Mask Register). Коли біт FM встановлено, пріоритет виконуваного в даний момент коду стає рівним -1. Він може бути перерваний тільки NMI і скиданням. Установка біта FM можлива тільки при поточному рівні пріоритету рівним або більшим 0. Спроби встановити біт в обробниках важкого відмови або немаскируемого переривання будуть проігноровані. При поверненні з обробника будь-якого переривання, крім немаскируемого, біт FM скидається.

Регістр BASEPRI - регістр базового пріоритету (Base Priority Mask Register). Регістр має однойменне поле BASEPRI. Скидання поля в нуль не матиме ефекту. Установка ж його в значення, відмінне від 0, призведе до того, що процесор не буде обробляти будь-які переривання і виключення зі значенням пріоритету більше або рівним, встановленому в поле BASEPRI.

Регістр CONTROL - контрольний регістр.

Всі вище описані регістри зображені на рисунку 3.4.

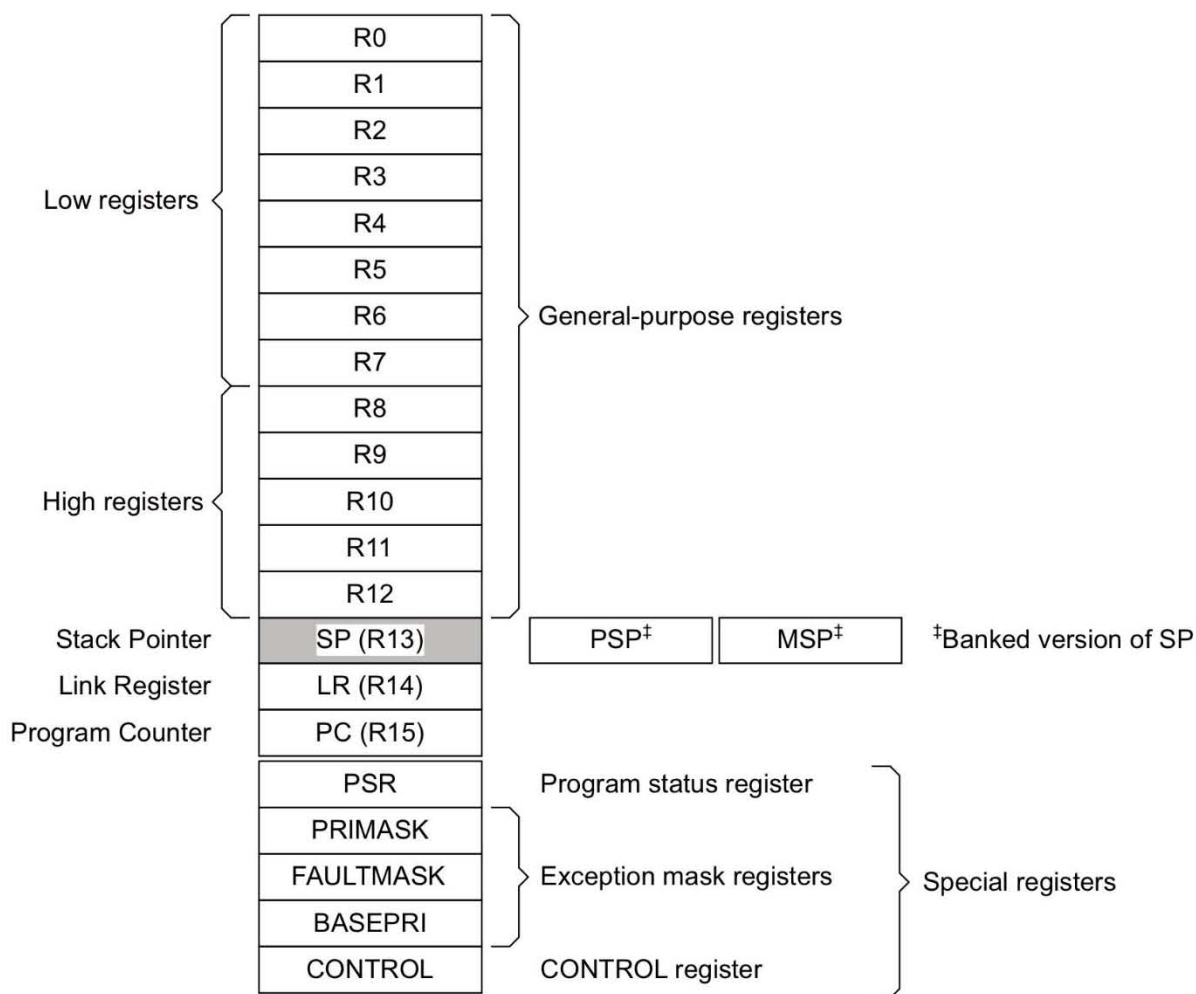


Рисунок 3.4 – Регістри мікроконтролера STM32F407

Системний таймер SysTick - вбудований в ядро 24-х бітний таймер зворотного відліку, що виробляє декрементний відлік від заданого значення до 0. Після досягнення 0 відбувається переривання. Він може використовуватися для різних цілей, що вимагають здійснення періодичних дій. Основне цільове призначення - системний таймер операційних систем. Діаграма алгоритму роботи SysTick таймера показана на рисунку 3.5.

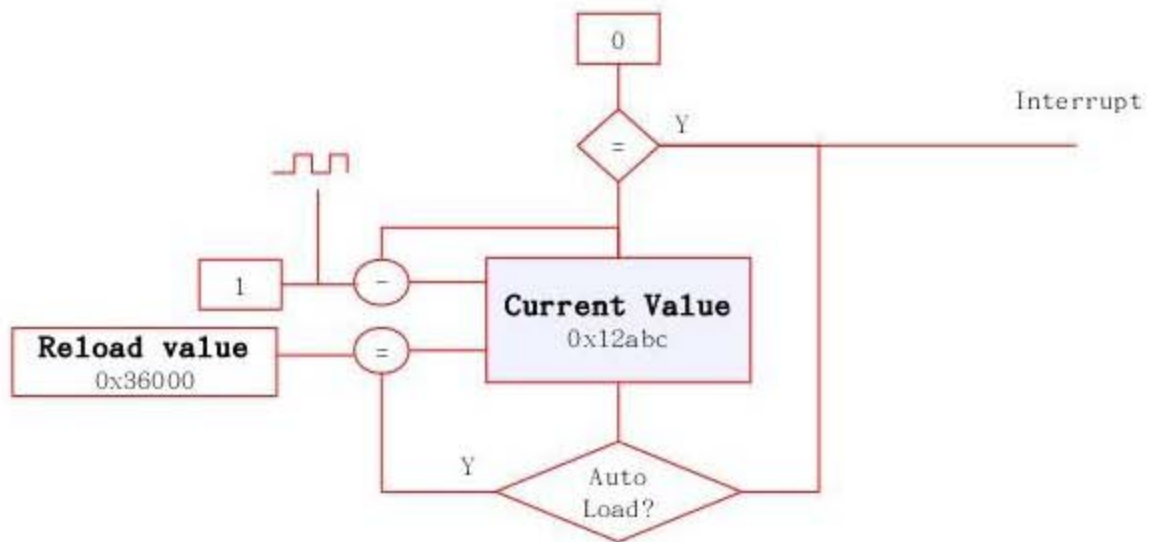


Рисунок 3.5 - Системний таймер SysTick

Математичний співпроцесор - (FPU - Floating Point Unit) - модуль, призначений для здійснення операцій з плаваючою комою. FPU Cortex-M4F реалізує обчислювальні операції одинарної точності - число займає 32 біта. FPU описується в ПР.

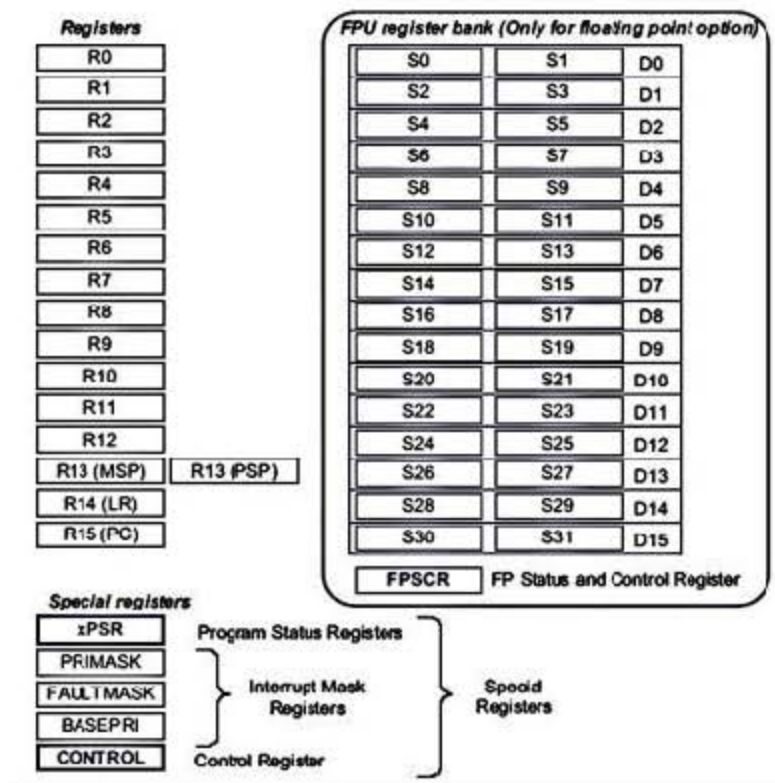


Рисунок 3.6 – Математичний співпроцесор

FPU має 5 системних регістрів, і 32-а 32-х бітних чисельних регістра, доступ до яких може здійснюватися так само як до 16-ти 64-бітовим регістрів для операцій завантаження, збереження і переміщення, які зображені на рисунку 3.4.

Система налагодження мікроконтролера підтримує такі можливості:

- 1) Підтримка налагодження по протоколам JTAG і Serial Wire;
- 2) Можливості налагодження ядра: останов, одиночний крок, відновлення, скидання, доступ до регістрів;
- 3) Доступ до пам'яті та регістрів периферії під час виконання коду;
- 4) Шість апаратних точок зупину на доступ до інструкцій і дві на доступ до даних;
- 5) Необмежене число програмних точок зупину;
- 6) До 4 компараторів апаратних точок спостереження;
- 7) Трасування інструкцій;
- 8) Трасування даних;
- 9) Програмна трасування;
- 10) Відбір значень програмного лічильника (PC);
- 11) Логіка підміни значень flash-пам'яті;

Для проекту вибір STM32f407 як мікроконтролера надасть наступні переваги:

- 1) STM32f407 містить в собі апаратну реалізацію USB, що дозволить спростити схему пристрою та реалізувати його підключення не через послідовний порт, а як повноцінний пристрій. Це дасть змогу обмінюватись даними з більшою швидкістю та спростить роботу СПЗ для обробки вхідних даних.
- 2) Більша тактова частота та загальна продуктивність STM32f407 дасть змогу виводити сигнал з ЦАП на більш високих частотах, що дозволить реалізовувати калібрування у більш широкому спектрі сигналу, зменшити при цьому нелінійність АЧХ та, в загальному, збільшити максимальну частоту дискретизації сигналу.

- 3) Наявність DMA дозволить записувати дані з АЦП напряму в оперативну пам'ять МК без участі ЦП, що забезпечить менші затримки при отриманні даних та зменшить ймовірність втрати даних.
- 4) Наявність FPU дозволить проводити математичні обчислення з плаваючою комою в самому контролері та дасть змогу математичним функціям обраховувати сигнали різної форми та частоти, без необхідності попереднього запису значень в flash-пам'ять. Це також дасть змогу створювати сигнал будь-якої форми для калібрування.
- 5) Більший об'єм оперативної та flash-пам'яті дозволить використовувати в контролері ОС реального часу, наприклад FREERTOS, що набагато спростить алгоритм роботи МК. У випадку з Atmega128 така можливість відсутня через недостатню кількість пам'яті.

Основні характеристики МК Stm32f407 вказано в таблиці 3.2.

Таблиця 3.2 – Основні характеристики МК Stm32f407

Характеристика	Stm32f407
Напруга живлення, В	3.3
Тактова частота, МГц	168
Flash пам'ять, Кб	512
RAM пам'ять, кб	192
Кількість виводів	100
UART	2
SPI	3
I2C	3
I2S	2
USB (device mode)	1
Наявність DMA	+
Апаратні таймери	14
Наявність FPU	+
Наявність RTC	+
CRC unit	+

Отже, МК Stm32f407 задовольняє всім поставленим вимогам, які потрібні для реалізації даного проекту.

3.2 Розробка ПЗ

Для реалізації роботи з ЦАП та АЦП було використано бібліотеку для роботи з МК STM32F407 – HAL. Це дозволяє полегшити доступ до регістрів мікроконтролера та периферії, що в цілому пришвидшує розробку програмного забезпечення [17].

STM32Cube є оригінальною розробкою STMicroelectronics, призначеної для розробників програмного забезпечення (ПО), вбудованого в мікроконтролери STM32. STM32Cube полегшує розробку ПО за рахунок зниження зусиль, часу і витрат, і охоплює все сімейство мікроконтролерів STM32.

STM32Cube™ версії 1.x включають в себе:

- 1) STM32CubeMX - утиліта з графічним інтерфейсом, призначена для генерації коду ініціалізації STM32 і вбудованої в мікроконтролер периферії.
- 2) Комплексне програмне забезпечення для платформ, що вбудовуються, сконфігуроване для конкретної серії (наприклад, STM32CubeF4 для серії STM32F4):
 - a. STM32Cube HAL, вбудованого програмне забезпечення рівня абстракції HAL, для STM32, що забезпечує максимальну переносимість коду всередині сімейства STM32
 - b. Набір вбудованих компонентів ПО, таких як RTOS, USB, FatFS, TCP / IP, Graphics, налаштований для їх спільної роботи
 - c. Повний комплект прикладів, для всіх програмних компонентів і утиліт, що знаходяться в наборі ПО.

Драйвери рівня HAL є комплектом універсальних, багатифункціональних, і одночасно простих інтерфейсів API, призначених для взаємодії МК з верхнім шаром ПО (основною програмою, бібліотеками і стеками). Драйвери можуть мати як загальний (generic), так і розширений (extension) API.

HAL розроблений для застосування такої архітектури програмування, коли необхідні функції виконуються верхнім шаром додатки, за рахунок застосування

проміжного рівня HAL. При такій архітектурі програмування верхній рівень програми не «прив'язаний» до мікроконтролеру (МК), т.к звертається до ресурсів МК тільки через бібліотеку драйверів HAL. Така структура користувальницького додатка покращує повторне використання коду, і гарантує його легку переносимість на інші пристрої STM32.

Драйвери HAL надають повний набір готових до використання API, які спрощують реалізацію призначеного для користувача програми. Як приклад - вбудовані пристрої комунікації (зв'язку) містять інтерфейси API для ініціалізації і налаштування пристрою, управління передачею даних на основі опитування, в переривання або через DMA, а так само для управління помилками зв'язку.

API-інтерфейси драйверів HAL, діляться на дві категорії: 1) Загальні (generic) API, які забезпечують загальні, для всіх серій STM32, функції. 2) Розширені (extension) API, які містять специфічні або індивідуальні функції для даного сімейства або його частини [17].

Драйвери HAL є функціонально-орієнтованими, а не орієнтовані на внутрішні периферійні пристрої. Наприклад, API таймера ділиться на кілька категорій, по функцій, що надаються внутрішнім пристроєм таймера: базовий таймер (basic timer), захоплення (capture), широтно-імпульсної модуляції (PWM), і т.д ...

Вихідний код бібліотеки драйверів розроблений відповідно до Strict ANSI-C, що робить код незалежним від інструментів розробки. Весь вихідний код перевірений за допомогою інструменту статистичного аналізу CodeSonar™, повністю документований і є MISRA-C 2004 сумісним.

Драйвери шару HAL реалізують виявлення помилок під час виконання (run-time failure detection), HAL перевіряє вхідні значення всіх функцій. Така динамічна перевірка сприяє підвищенню надійності вбудованого ПО. Виявлення помилок під час виконання програми, також, сприяє прискоренню розробки призначених для користувача додатків і процесу налагодження.

3.2.1 Реалізація SPI

SPI (англ. Serial Peripheral Interface, SPI bus) — послідовний периферійний інтерфейс, шина SPI) — фактичний послідовний синхронний повнодуплексний стандарт передачі даних, розроблений фірмою Motorola для забезпечення простого сполучення мікроконтролерів та периферії. SPI також називають чотирьох-провідним (англ. four-wire) інтерфейсом [18].

На відміну від стандартного послідовного порту, SPI є синхронним інтерфейсом, в якому кожна передача синхронізована з тактовим сигналом, що генерується ведучим пристроєм (мікроконтролером). Периферійний пристрій синхронізує отримання бітової послідовності з тактовим сигналом. До одного послідовного периферійного інтерфейсу ведучого мікроконтролера можна під'єднати декілька мікросхем. Головний пристрій вибирає ведений пристрій, активуючи сигнал «вибір кристалу» (англ. chip select) на потрібній мікросхемі. Інші пристрої, не вибрані ведучим, не беруть участі в передачі по SPI.

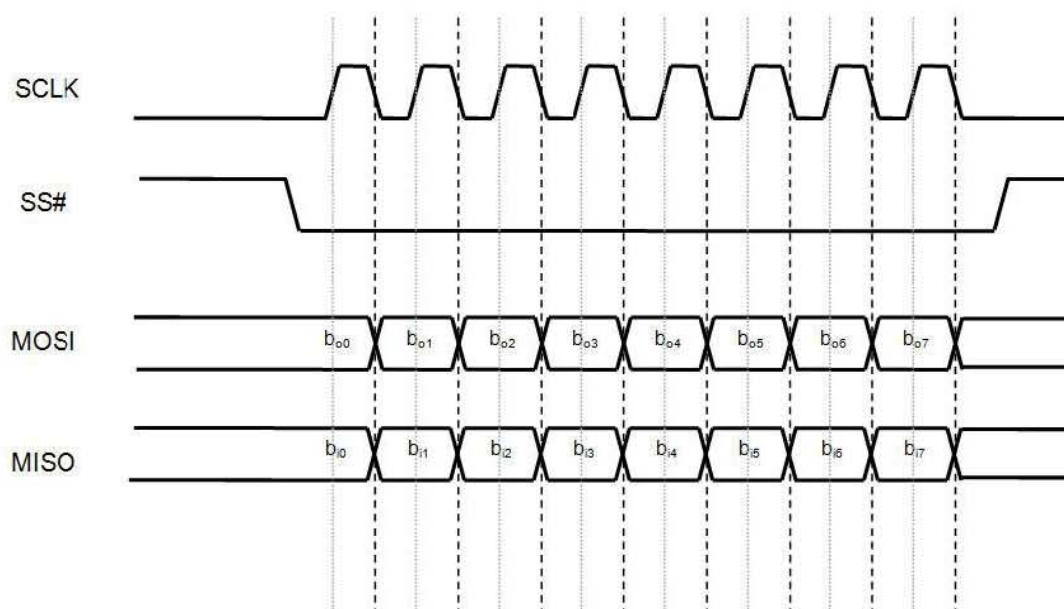


Рисунок 3.7– Структура пакету SPI

Для передачі даних в інтерфейсі SPI використовуються чотири сигнали:

MOSI або SI — вихід ведучого, вхід веденого (англ. Master Out Slave In).

Служить для передачі даних від ведучого пристрою до веденого.

MISO або SO — вхід ведучого, вихід веденого (англ. Master In Slave Out).

Служить для передачі даних від веденого пристрою до ведучого.

SCLK або SCK — послідовний тактовий сигнал (англ. Serial Clock).

Служить для передачі тактового сигналу для ведених пристроїв [18].

CS або SS — сигнал початку/завершення сеансу зв'язку (вибору веденого пристрою для передачі/читання даних; англ. Chip Select, Slave Select). По завершенні обміну даних має бути знятий, що дозволить приймачу даних вийти з режиму читання/запису та перейти до режиму обробки даних.

ЦАП, що використовується у системі, керується за допомогою SPI інтерфейсу. Його програму реалізацію містять файли `soft_spi.c` та `soft_spi.h`. Оскільки інтерфейс SPI використовує синхронізацію, його програмна реалізація значно спрощується, порівняно з UART. SPI працює в режимі MSB, оскільки в такому режимі працює ЦАП. Якщо потрібно перевести в режим LSB, то слід змінити маску у функції `SPI_Send()` на `0x01`. Швидкість передачі визначається значенням затримки `DELAY_US`.

Основні налаштування:

```
#define MOSI – пін MOSI (Master output slave input)
```

```
#define MISO – пін MISO (Master input slave output)
```

```
#define SCK – пін тактування
```

```
#define MOSI_PORT – порт MOSI
```

```
#define SCK_PORT – порт MISO
```

```
#define DELAY_US – затримка тактування в мкс.
```

Робота з SPI відбувається через 2 основних функції.

```
void SPI_Init() – ініціалізація, налаштування пінів
```

```
void SPI_Send(uint16_t data) - передача байта.
```


3.2.2 Реалізація роботи з ЦАП та АЦП.

Робота з ЦАП відбувається в перериванні таймера TIMER2, який налаштований на переривання по переповненню. Від подільника таймера та початкового значення лічильника залежить частота роботи ЦАП.

При заході в переривання перевіряється флаг `sinus_flag`, який повідомляє, чи увімкнено виведення синуса на ЦАП за допомогою API команд, в іншому випадку на ЦАП виводиться постійна складова зі змінної `dac_value`, що задається за допомогою API команд [19].

Функції для роботи з ЦАП знаходяться у файлах `ad5666.h` та `ad5666.c`. В бібліотеці реалізована робота з ЦАП згідно з `datasheet` виробника.

Основні налаштування:

```
#define DAC_CS_PORT – портCS (chip select)
```

```
#define DAC_CS_PIN – пін CS
```

```
#define DAC_LDAC_PORT – портLDAC
```

```
#define DAC_LDAC_PIN – пін LDAC
```

```
#define DAC_CLR_PORT – портCLR
```

```
#define DAC_CLR_PIN – пін CLR
```

```
typedef enum {A, B, C, D, ALL} channels; - структура, що описує номери каналів ЦАП
```

Основні функції для роботи з ЦАП

```
void DAC_Init(bool standalone_mode, bool ref_off); - ініціалізація ЦАП
```

`bool standalone_mode` – режим роботи ЦАП

`bool ref_off` – опорна напруга

```
void DAC_Select(bool state); - вибір ЦАП (активний стан).
```

```
void DAC_Analog_Write (channels channel, uint16_t value); - запис у вказаний канал
```

`channels channel` – вибраний канал

`uint16_t value` – значення, що виводиться.

Лістинг програми для роботи з АЦП наведено в додатку Д.

3.2.3 Реалізація протоколу обміну даними.

Для управління системою через USB/UART інтерфейси було використано спеціалізований протокол для обміну даними та командами між системою та керуючим пристроєм [20].

Загальна структура пакету:

Start byte	Packet size	Command	data
0x55	1 byte	1 byte	Max 254 bytes

Основні команди :

LED SETUP – управління світлодіодами Command 0x12.

Value:

7	6	5	4	3	2	1	0
x	x	x	x	x	x	Second led	First led

DAC VALUE

Command 0x10

Value:

Byte 1	Byte 0
7..14 bit	0..7 bit

OA SETUP Command 0x11

Value:

7	6	5	4	3	2	1	0
SRI	LD	KP3	KP2	KP1	KP0	KA1	KA0

Обробка вхідних пакетів відбувається у функції `getCommand()`, яка парсить вхідний пакет та в залежності від команди що надійшла, виконує відповідну функцію.

4. ЕКОНОМІЧНА ЧАСТИНА

4.1 Оцінювання комерційного потенціалу розробки аналогово-цифрової система багатоканального вводу сигналів для аудіолокації (або технологічний аудит розробки)

Проведення оцінювання комерційного потенціалу розробки є метою технологічного аудиту. Для проведення технологічного аудиту залучені три незалежних експерти. Оцінювання комерційного потенціалу розробки здійснюється за 12-ма категоріями, наведеними в таблиці 4.1

Таблиця 4.1 – Рекомендовані критерії оцінювання комерційного потенціалу розробки та їх можлива бальна оцінка

Критерії оцінювання та бали (за 5-ти бальною шкалою)					
Кри- тері й	0	1	2	3	4
Технічна здійсненність концепції:					
1	Достовірність концепції не підтверджена	Концепція підтверджена експертними висновками	Концепція підтверджена розрахунками	Концепція перевірена на практиці	Перевірено роботоздатність продукту в реальних умовах
Ринкові переваги (недоліки):					
2	Багато аналогів на малому ринку	Мало аналогів на малому ринку	Кілька аналогів на великому ринку	Один аналог на великому ринку	Продукт не має аналогів на великому ринку
3	Ціна продукту значно вища за ціни аналогів	Ціна продукту дещо вища за ціни аналогів	Ціна продукту приблизно дорівнює цінам аналогів	Ціна продукту дещо нижче за ціни аналогів	Ціна продукту значно нижче за ціни аналогів

Таблиця 4.1 – Рекомендовані критерії оцінювання комерційного потенціалу розробки та їх можлива бальна оцінка (продовження 1)

4	Технічні та споживчі властивості продукту значно гірші, ніж в аналогів	Технічні та споживчі властивості продукту трохи гірші, ніж в аналогів	Технічні та споживчі властивості продукту на рівні аналогів	Технічні та споживчі властивості продукту трохи кращі, ніж в аналогів	Технічні та споживчі властивості продукту значно кращі, ніж в аналогів
5	Експлуатаційні витрати значно вищі, ніж в аналогів	Експлуатаційні витрати дещо вищі, ніж в аналогів	Експлуатаційні витрати на рівні експлуатаційних витрат аналогів	Експлуатаційні витрати трохи нижчі, ніж в аналогів	Експлуатаційні витрати значно нижчі, ніж в аналогів
Критерії оцінювання та бали (за 5-ти бальною шкалою)					
Кр.	0	1	2	3	4
Ринкові перспективи					
6	Ринок малий і не має позитивної динаміки	Ринок малий, але має позитивну динаміку	Середній ринок з позитивною динамікою	Великий стабільний ринок	Великий ринок з позитивною динамікою
7	Активна конкуренція великих компаній на ринку	Активна конкуренція	Помірна конкуренція	Незначна конкуренція	Конкуренція немає
Практична здійсненність					

Таблиця 4.1 – Рекомендовані критерії оцінювання комерційного потенціалу розробки та їх можлива бальна оцінка (продовження 2)

8	Відсутні фахівці як з технічної, так і з комерційної реалізації ідеї	Необхідно наймати фахівців або витратити значні кошти та час на навчання наявних фахівців	Необхідне незначне навчання фахівців та збільшення їх штату	Необхідне незначне навчання фахівців	Є фахівці з питань як з технічної, так і з комерційної реалізації ідеї
9	Потрібні значні фінансові ресурси, які відсутні. Джерела фінансування ідеї відсутні	Потрібні незначні фінансові ресурси. Джерела фінансування відсутні	Потрібні значні фінансові ресурси. Джерела фінансування є	Потрібні незначні фінансові ресурси. Джерела фінансування є	Не потребує додаткового фінансування
10	Необхідна розробка нових матеріалів	Потрібні матеріали, що використовуються у військово-промисловому комплексі	Потрібні дорогі матеріали	Потрібні досяжні та дешеві матеріали	Всі матеріали для реалізації ідеї відомі та давно використовуються у виробництві
11	Термін реалізації ідеї більший за 10 років	Термін реалізації ідеї більший за 5 років. Термін окупності інвестицій більше 10-ти років	Термін реалізації ідеї від 3-х до 5-ти років. Термін окупності інвестицій більше 5-ти років	Термін реалізації ідеї менше 3-х років. Термін окупності інвестицій від 3-х до 5-ти років	Термін реалізації ідеї менше 3-х років. Термін окупності інвестицій менше 3-х років

Таблиця 4.1 – Рекомендовані критерії оцінювання комерційного потенціалу розробки та їх можлива бальна оцінка (продовження 3)

12	Необхідна розробка регламентних документів та отримання великої кількості дозвільних документів на виробництво та реалізацію продукту	Необхідно отримання великої кількості дозвільних документів на виробництво та реалізацію продукту, що вимагає значних коштів та часу	Процедура отримання дозвільних документів для виробництва та реалізації продукту вимагає незначних коштів та часу	Необхідно тільки повідомлення відповідним органам про виробництво та реалізацію продукту	Відсутні будь-які регламентні обмеження на виробництво та реалізацію продукту
----	---	--	---	--	---

Результати оцінювання комерційного потенціалу розробки потрібно звести в таблицю за зразком таблиці 4.2.

Таблиця 4.2 – Результати оцінювання комерційного потенціалу розробки

Критерії	експерти		
	1	2	3
	Бали, виставлені експертами:		
1	3	2	2
2	2	2	3
3	3	4	3
4	4	3	3
5	3	4	3
6	3	4	4
7	3	4	3
8	4	4	3
9	3	3	4
10	2	4	3

Таблиця 4.2 – Результати оцінювання комерційного потенціалу розробки (продовження)

11	3	4	2
12	4	4	4
Сума балів	СБ ₁	СБ ₂	СБ ₃
Середньоарифметична сума балів $\overline{СБ}$	$\overline{СБ} = \frac{\sum_{i=1}^3 СБ_i}{3} = 38$		

Таблиця 4.3 – Рівні комерційного потенціалу розробки

Середньоарифметична сума балів $\overline{СБ}$, розрахована на основі висновків експертів	Рівень комерційного потенціалу розробки
0 – 10	Низький
11 – 20	Нижче середнього
21 – 30	Середній
31 – 40	Вище середнього
41 – 48	Високий

Просумуємо отримані бали і знайдемо середньоарифметичну суму для співставлення з даними, наведеними в табл. 4.3. В результаті отримаємо, що рівень комерційного потенціалу розробки є вище середнього.

Успіх комерціалізації технологій у вирішальній мірі визначається початковим відбором найбільш перспективних продуктів або технологій, на яких потім концентруються людські та фінансові ресурси. В останні роки оцінка, що лежить в основі такого відбору, стає все більш професійною процедурою, заснованої на комплексному судженні про перспективи інноваційного проекту (або базового напрямку інноваційної компанії). Відповідні прийоми і інструменти отримали назву оцінки технологій (technology assessment) або технологічного аудиту (technology assessment).

В даний момент на ринку не існує прямих аналогів розробленому пристрою. Аналогово-цифрова система багатоканального вводу сигналів для аудіолокації занадто вузькоспеціалізована розробка, тому всі аналоги були розроблені в дуже малій кількості і в широкий доступ на ринку не потрапили. Тому в першому розділі були проаналізовані схемотехнічні рішення, методи та засоби, які можуть потенційно використовуватись в розробках з схожим призначенням.

Бажаним шляхом реалізації проекту є спільне підприємство – підприємство, що базується на спільному капіталі суб'єктів господарської діяльності України або іноземних суб'єктів господарської діяльності, на спільному управлінні та на спільному розподілі результатів та ризиків.

4.2 Прогнозування витрат на виконання науково-дослідної, (дослідно-конструкторської) та конструкторсько технологічної роботи

Прогнозування витрат на виконання даних робіт може складатись з таких етапів: розрахунок витрат, які безпосередньо стосуються виконавців даного розділу роботи.

розрахунок загальних витрат на виконання даної роботи.

прогнозування загальних витрат на виконання та впровадження результатів даної роботи.

1-й етап: розрахунок витрат, які безпосередньо стосуються виконавців даного розділу рботи, можна здійснити за такими статтями та формулами:

1. Основна заробітна плата кожного із розробників (дослідників) Z_o , якщо вони працюють в наукових установах бюджетної сфери:

$$Z_o = \frac{M}{T_p} \cdot t \text{ грн.}, \quad (4.1)$$

де M – місячний посадовий оклад конкретного розробника, грн.

T_p – число робочих днів в місяці; приблизно $T_p = (21 \dots 23)$ дні;

t – число робочих днів роботи розробника (дослідника).

Зроблені розрахунки бажано звести до таблиці:

Таблиця 4.4 – Прогнозування витрат

Найменування посади виконавця	Місячний посадовий оклад, грн.	Оплата за робочий день, грн.	Число днів роботи	Витрати на оплату праці, грн.	Примітка
1. Науковий керівник	7 000	304	3	912	
2. Інженер	12000	568	68	21 093	
Всього				22 005	

2. Додаткова заробітна плата Z_d всіх розробників та робітників, які брали участь у виконанні даного етапу роботи, розраховується як (10... 12)% від суми основної заробітної плати всіх розробників та робітників, тобто:

$$Z_d = (0,1 \dots 0,12) \cdot Z_o. \quad (4.2)$$

Для нашого випадку:

$$Z_d = 0.1 \times 22\,005 = 2200,5 \text{ (грн.)}$$

3.Нарахування на заробітну плату $H_{зп}$ розробників та робітників, які брали участь у виконанні даного етапу роботи, розраховуються за формулою:

$$H_{зп} = (Z_o + Z_d) \cdot \frac{\beta}{100}, \quad (4.3)$$

де Z_o – основна заробітна плата розробників, грн.;

Z_d – додаткова заробітна плата всіх розробників та робітників, грн.;

β – ставка єдиного внеску на загальнообов'язкове державне соціальне страхування, %.

ЄСВ запровадили єдину зменшену ставку 22% .

Тоді :

$$H_{зп} = (22\,005 + 2059,8) \times 0.22 = 5294,2 \text{ (грн.)}$$

4. Амортизація обладнання, комп'ютерів та приміщень А, які використовувались під час (чи для) виконання даного етапу роботи.

Дані відрахування розраховують по кожному виду обладнання, приміщенням тощо.

У спрощеному вигляді амортизаційні відрахування А в цілому бути розраховані за формулою:

$$A = \frac{Ц \cdot H_a}{100} \cdot \frac{T}{12} \text{ грн (4.4)}$$

де Ц – загальна балансова вартість всього обладнання, комп'ютерів, приміщень тощо, що використовувались для виконання даного етапу роботи, грн;

H_a – річна норма амортизаційних відрахувань. Для нашого випадку можна прийняти, що $H_a = (10...25)\%$;

T – термін, використання обладнання, приміщень тощо, місяці.

Зроблені розрахунки зведемо до таблиці:

Таблиця 4.5.1 – Амортизаційні відрахування

Найменування обладнання, приміщень тощо	Балансова вартість, грн.	Норма амортизації, %	Термін використання, міс.	Величина амортизаційних відрахувань, грн.	Примітка
Комп'ютери	50 000	10	3,5	1458	
Приміщення	100 000	10	3,5	2916	
Всього				4374	

Таблиця 4.5.2 – Оренда обладнання

Найменування обладнання, приміщень тощо	Балансова вартість, грн.	Норма амортизації, %	Термін використання, міс.	Величина амортизаційних відрахувань, грн.	Примітка
Паяльна станція	1288	10	3,5	37	
Осцилограф	235	25	3	14,6	
Вольтметр	154	25	3	9,6	
Всього				61	

5. Витрати на матеріали M , що були використані під час виконання даного етапу роботи, розраховуються по кожному виду матеріалів за формулою:

$$M = \sum_1^n N_i \cdot C_i \cdot K_i - \sum_1^n V_i \cdot C_v \text{ грн.}, \quad (4.5)$$

де N_i – витрати матеріалу i -го найменування, кг;

C_i – вартість матеріалу i -го найменування, грн./кг.;

K_i – коефіцієнт транспортних витрат, $K_i = (1, 1 \dots 1, 15)$;

V_i – маса відходів матеріалу i -го найменування, кг;

C_v – ціна відходів матеріалу i -го найменування, грн/кг;

n – кількість видів матеріалів.

Зроблені розрахунки зведемо до таблиці:

Таблиця 4.6 – Витрати на матеріали

Найменування матеріалу, марка, тип, сорт	Ціна за м2, грн.	Витрачено, м	Величина відходів, м2	Ціна відходів, грн/м2	Вартість витраченого матеріалу, грн.	Примітка
Припой	10,40	0,58	0,42	4,36	10,40	
Дріт монтажний	15	2			30	
Корпус металевий	85	1			85	
Болтики	1	3			3	
Флюс паяльний	20	0,5			10	
Всього					138,4	

6. Витрати на комплектуючі K , що були використані під час виконання НДДКР, розраховуються за формулою [5.8]:

$$K = \sum_{1}^{n} H_i \cdot C_i \cdot K_i \text{ [грн]} \quad (4.6)$$

де H_i – кількість комплектуючих i -го виду, шт.;

C_i – ціна комплектуючих i -го виду, грн.;

K_i – коефіцієнт транспортних витрат, $K_i = (1,1 \dots 1,15)$. Обираємо $K_i = 1,15$;

n – кількість видів комплектуючих.

Всі проведені розрахунки витрат на комплектуючі заносимо в таблицю 4.7.

Таблиця 4.7 – Витрати на комплектуючі

Найменування комплектуючих	Кількість	Ціна за штуку, грн.	Сума, грн.
Модуль HC-06	1	167	167
Резонатор HC 49SMD 16 МГц	1	54	54
Конденсатори 0805-X7R-0,1 uF+5% - 50В	1	11	11
Резонатор HC 49SMD 16 МГц	1	14	14
Конденсатори 0805-X7R-0,1 uF+5% - 50В	1	8	8
Конденсатори 0805-NPO-15 pF+5% - 50В	1	7	7
Конденсатори ECR-16В-10 uF	1	8	8

Таблиця 4.7 – Витрати на комплектуючі (продовження)

Мікросхеми			
OP275GSZ	1	12	12
ADG709BRUZ	1	14	14
AD5666ARUZ-2	1	15	15
OP275GSZ	1	15	15
AD8251ARMZ	1	17	17
DAC8043AFSZ	1	28	28
AD1871YRSZ	1	25	25
ADR03ARZ	1	11	11
MC34063	1	21	21
Мікроконтролер STM32F427	1	330	330
Кнопка TACT 6x6-8.0 SMD	1	11,5	11,5
Дросель CD32-330MT	1	54,8	54,8
Резистори	1	2	2
RC11-0805-10 Ом+1%-0,125W			
RC11-0805-1 кОм+1%-0,125W	1	2	2
RC11-0805-10 кОм+1%-0,125W	1	4,5	4,5
RC11-0805-49,9 Ом+1%-0,125W	1	3	3
RC11-0805-0Ом+1%-0,125W	1	3	3
RC11-0805-0,2 Ом+1%-0,125W	1	2	2
RC11-0805-3 кОм+1%-0,125W	1	2	2
RC11-0805-1 кОм+5%-0,125W	1	2	2
RC11-0805-10 кОм+5%-0,125W	1	1	1
RC11-0805-1 кОм+5%-0,125W	1	1,4	1,4
Діоди SS14	1	1	1
Роз'єми	1	2,5	2,5
Вилка PLD-6 (DS1021-2x3S)	1	5,9	5,9
Всього			908,4

7. Витрати на силову електроенергію V_e :

$$V_e = V \cdot \Pi \cdot \Phi \cdot K_{\Pi} \text{ (грн)}, \quad (4.7)$$

де V – вартість 1 кВт-год. електроенергії, в 2019 р. $V \approx 2,50$ грн./кВт;

Π – установлена потужність обладнання, кВт;

Φ – фактична кількість годин роботи обладнання, годин,

K_{Π} – коефіцієнт використання потужності; $K_{\Pi} < 1$.

$$V_e = 2.50 \times 1.413 \times 306 \times 0.85 = 72.1 \text{ (грн)}.$$

8. Інші витрати $V_{\text{ін}}$ охоплюють: витрати на управління організацією, оплата службових відряджень, витрати на утримання, ремонт та експлуатацію основних засобів, витрати на опалення, освітлення, водопостачання, охорону праці тощо.

Інші витрати I_v можна прийняти як (100... 300)% від суми основної заробітної плати розробників та робітників, які були виконували дану роботу, тобто:

$$V_{\text{ін}} = (1.3) \cdot (3_o + 3_p). \quad (4.8)$$

$$V_{\text{ін}} = 2 \times 12065.1 = 24\,130,2 \text{ (грн)}.$$

9. Сума всіх попередніх статей витрат дає витрати на виконання даної частини (розділу, етапу) роботи – V .

$$V = 24\,130.2 + 72.1 + 4435,2 + 138,4 + 908,4 + 21051,2 + 20598 + 2059,8 = 73\,403,7 \text{ (грн)}$$

2-й етап: розрахунок загальних витрат на виконання даної роботи

Загальна вартість всієї наукової роботи визначається за $V_{\text{заг}}$ формулою:

$$B_{\text{заг}} = \frac{B}{\alpha}, \quad (4.9)$$

де α – частка витрат, які безпосередньо здійснює виконавець даного етапу роботи, у відн. одиницях, $\alpha = 0,9$.

$$B_{\text{заг}} = \frac{73\,403,7}{0,9} = 81\,559,6 \text{ (грн)}.$$

3-й етап: прогнозування загальних витрат на виконання та впровадження результатів виконаної наукової роботи. Прогнозування загальних витрат ЗВ на виконання та впровадження результатів виконаної наукової роботи здійснюється за формулою:

$$ЗВ = \frac{B_{\text{заг}}}{\beta}, \quad (4.10)$$

де β – коефіцієнт, який характеризує етап (стадію) виконання даної роботи.

Так, якщо розробка знаходиться:

- на стадії науково-дослідних робіт, то $\beta \approx 0,1$;
- на стадії технічного проектування, то $\beta \approx 0,2$;
- на стадії розробки конструкторської документації, то $\beta \approx 0,3$;
- на стадії розробки технологій, то $\beta \approx 0,4$;
- на стадії розробки дослідного зразка, то $\beta \approx 0,5$;
- на стадії розробки промислового зразка, $\beta \approx 0,7$;
- на стадії впровадження, то $\beta \approx 0,9$.

Оскільки даний передавач знаходиться на стадії науково-дослідних робіт, то $\beta = 0,1$

$$ЗВ = \frac{81559,6}{0,5} = 163119 \text{ (грн)}.$$

4.3 Прогнозування комерційних ефектів від реалізації результатів розробки аналогово-цифрової системи багатоканального вводу сигналів для аудіолокації.

Прогнозування комерційних ефектів здійснюється у двох основних випадках:

- коли можна прямо оцінити зростання чистого прибутку підприємства від впровадження результатів наукової розробки;
- коли не можливо прямо оцінити зростання чистого прибутку підприємства від впровадження результатів наукової розробки.

Дана розробка підпадає під другий випадок, оскільки вона знаходиться на стадії науково-дослідних робіт, тому для розрахунків будемо використовувати дані підприємства з аналогічною системою передачі. Розрахунки здійснюватимемо за формулою 3.14:

$$\Delta\Pi_1 = \sum_1^n (\Delta\Pi_o \cdot N + \Pi_o \cdot \Delta N)_i \cdot \lambda \cdot \rho \cdot \left(1 - \frac{\nu}{100}\right), \quad (4.11)$$

де $\Delta\Pi_o$ – покращення основного оціночного показника від впровадження результатів розробки у даному році, $\Delta\Pi_o=80$ грн ;

N – основний кількісний показник, який визначає діяльність підприємства у даному році до впровадження результатів наукової розробки, $N=271\ 550$ шт.;

ΔN – покращення основного кількісного показника діяльності підприємства від впровадження результатів розробки, $\Delta N=17\ 275$ шт. ;

Π_o – основний оціночний показник, який визначає діяльність підприємства у даному році після впровадження результатів наукової розробки, $\Pi_o=340$ грн;

n – кількість років, протягом яких очікується отримання позитивних результатів від впровадження розробки, $n=3$;

λ – коефіцієнт, який враховує сплату податку на додану вартість $\lambda = 0,8547$;

ρ – коефіцієнт, який враховує рентабельність продукту, $\rho = 0,25$;

ν – ставка податку на прибуток, $\nu = 18\%$.

$$\Delta\Pi_1 = [80 \cdot 1 + (340 + 80) \cdot 17275] \cdot 0,8547 \cdot 0,25 \cdot \left(1 - \frac{16}{100}\right) = 1532866$$

$$\Delta\Pi_2 = [80 \cdot 1 + (340 + 80) \cdot (17275 + 18254)] \cdot 0,8547 \cdot 0,25 \cdot \left(1 - \frac{16}{100}\right) = 3456782$$

$$\Delta\Pi_3 = [80 \cdot 1 + (340 + 80) \cdot (17275 + 18254 + 16900)] \cdot 0,8547 \cdot 0,25 \cdot \left(1 - \frac{16}{100}\right) = 5807877$$

4.4 Розрахунок ефективності вкладених інвестицій та періоду їх окупності



Рисунок 4.1 – Вісь часу з фіксацією платежів, що мають місце під час розробки та впровадження результатів НДДКР

Розрахуємо абсолютну ефективність вкладених інвестицій $E_{абс}$.

Для цього використаємо формулю:

$$E_{абс} = (\text{ПП} - PV), \quad (4.12)$$

де ПП – приведена вартість всіх чистих прибутків, що їх отримає підприємство (організація) від реалізації результатів наукової розробки, грн.; PV – теперішня вартість інвестицій $PV = 3B$, грн.

У свою чергу, приведена вартість всіх чистих прибутків ПП розраховується за формулою:

$$ПП = \sum_1^m \frac{\Delta\Pi_t}{(1+\tau)^t}, \quad (4.13)$$

де $\Delta\Pi_t$ – збільшення чистого прибутку у кожному із років, протягом яких виявляються результати виконаної та впровадженої НДДКР, грн;

t – період часу, протягом якого виявляються результати впровадженої НДДКР, t=3;

τ – ставка дисконтування, за яку можна взяти щорічний прогнозований рівень інфляції в країні; $\tau=0,1$;

t – період часу (в роках) від моменту отримання чистого прибутку до точки „0”.

$$ПП = \frac{1532866}{(1+0,1)^1} + \frac{3456782}{(1+0,1)^2} + \frac{5807877}{(1+0,1)^3} = 1532866$$

$$E_{abc} = ПП - 3B$$

Тобто:

$$E_{abc} = 1532866 - 163119 = 1369747$$

5-й крок. Розраховують відносну (щорічну) ефективність вкладених в наукову розробку інвестицій E_B . Для цього користуються формулою:

$$E_B = \sqrt[t_{\infty}]{\left(1 + \frac{E_{abc}}{PV}\right)} - 1, \quad (4.14)$$

де $E_{абс}$ – абсолютна ефективність вкладених інвестицій, грн; PV –теперішня вартість інвестицій $PV = 3B$, грн; $T_{ж}$ – життєвий цикл наукової розробки, роки.

$$E_s = \sqrt[4]{1 + \frac{15152700}{815596}} - 1 = 110\%$$

У загальному вигляді мінімальна (бар'єрна) ставка дисконтування $\tau_{мін}$ визначається за формулою:

$$\tau = d + f, \quad (4.15)$$

де d – середньозважена ставка за депозитними операціями в комерційних банках;
 $d = 0,15$;

f – показник, що характеризує ризикованість вкладень; зазвичай, $f = 0,09$.

$$\tau = 0,15 + 0,09 = 24\%$$

Оскільки $E_s > \tau$, то інвестор може бути зацікавлений у фінансуванні даної наукової розробки.

Термін окупності вкладених у реалізацію наукового проекту інвестицій $T_{ок}$ можна розрахувати за формулою:

$$T_{ок} = \frac{1}{1,1035} = 90\%$$

Оскільки $T_{ок} < 3$ років, то це свідчить про доцільність фінансування такої розробки.

Основна заробітна плата розробників(дослідників) склала 22 005 грн. Додаткова заробітна плата всіх розробників складає 2059,8 грн. Нарахування на заробітну плату розробників - 21 051,2 грн. В третьому етапі було

спрогнозовано загальні витрати на виконання та впровадження результатів наукової роботи, що склали 163119 грн.

У четвертому розділі було проведено розрахунок ефективності вкладених інвестицій та періоду їх окупності. Приведена вартість всіх чистих прибутків склала 1532866 грн. Абсолютна ефективність вкладених інвестицій – 1 369747 грн. Було обраховано відносну ефективність вкладених коштів в наукову розробку інвестицій. Вона складає 110%. Оскільки вона менша за мінімальну ставку дисконтування, що складає 24%, інвестор буде більше чим зацікавлений у фінансуванні даної наукової розробки. Також, оскільки термін окупності складає 90%, що є меншим за три роки, фінансування такої розробки є доцільним.

ВИСНОВКИ

В магістерській кваліфікаційній роботі проведено аналітичний огляд рішень для створення точних і швидкодіючих аналогово-цифрових підсистем багатоканального вводу сигналів для аудіолокації, які забезпечують покращені статичні та динамічні параметри аналого-цифрового перетворення. Проведено класифікацію складових похибок АЦП та методів їх зменшення, для їх максимального усунення в подальшій розробці. А також проведено аналіз вимог до статичних та динамічних параметрів аналого - цифрових систем, що дало можливість виділити основні вимоги до розробки. Здійснено дослідження підсилювачів напруги і струмів та схем комутації сигнальних перетворювачів акустичних сигналів, що дало можливість сформулювати основні схемні рішення для експериментального зразка АЦ-системи. Проведено моделювання і макетування аналогових схем.

Проведено аналіз складових статичних та динамічних похибок та здійснено класифікацію складових похибок АЦП та методів їх зменшення, для їх максимального усунення в подальшій розробці.

Здійснено дослідження підсилювачів напруги і струмів та схем комутації сигнальних перетворювачів акустичних сигналів

Вдосконалено засоби та методи аналого-цифрового перетворення та основних параметрів АЦП.

Отже, всі поставлені задачі необхідні для отримання мети проекту виконані.

ПЕРЕЛІК СКОРОЧЕНЬ

- 1) АЦ – Аналогово цифрова система.
- 2) ЦАП – цифрово-аналоговий перетворювач.
- 3) АЦП – аналого-цифровий перетворювач.
- 4) МК – мікроконтролер.
- 5) САЦП – самокалібрована аналого-цифрова система.
- 6) САПР – система автоматизованого проектування.
- 7) ОП – операційний підсилювач.
- 8) MSPS – мільйонів перетворень за секунду.

ПЕРЕЛІК ВИКОРИСТАНИХ ДЖЕРЕЛ

- 1) Азаров О.Д., Крупельницький Л.В., Куш Я.Ю. Структура багатоканальної аналого-цифрової системи, що самокоригується, для синхронного перетворення і опрацювання аудіо сигналів / О.Д. Азаров, Л.В. Крупельницький., Куш Я.Ю. // Тези доповідей НТКП ВНТУ. Факультет інформаційних технологій та комп'ютерної інженерії (2018), Україна, Вінниця, 22-23 березня 2018 р.: збірник наукових праць.- Вінниця: ВНТУ, 2018.
- 2) Крупельницький Л.В., Азаров О.Д. Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів: Монографія / Під заг. ред. О.Д. Азарова.- УНІВЕРСУМ-Вінниця, 2005.- 167 с.
- 3) Ball, Stuart R. Analog interfacing to embedded microprocessor systems / Ball, Stuart R.- Amsterdam; Boston: Newnes, 2004.
- 4) Stakhov A.P. The Mathematics of Harmony. From Euclid to Contemporary Mathematics and Computer Science / International Publisher «World Scientific» (New Jersey, London, Singapore, Beijing, Shanghai, Hong Kong, Taipei, Chennai), 2009.- P. 748.
- 5) A to D and D to A Converter ICs [Електронний ресурс] /edited by Laroy Davis. – 2010. – Режим доступу: http://www.interfacebus.com/Analog_DAC.html.
- 6) Walt Kester Which ADC architecture is right for your application / Walt Kester // Analog dialogue. – 2005. – Vol. 39, № 2. – P. 11–18.
- 7) Кестер У. Как правильно выбрать АЦП / Кестер У. //ЭКИС. – 2005. – № 12. – С. 12–19.
- 8) Analog-digital conversion / [Edited by Walt Kester]. – Analog Devices Inc., 2004. – 1230 p.
- 9) Технічна документація: Analog Devices [Електронний ресурс] / Norwood: Analog Devices, Inc. – 2010. – Режим доступу: <http://www.analog.com/en/technical-documentation/resources/index.html>.
- 10) Digital Signal Processing: World Class Designs / [David Katz, Kenton Williston, Walt Kester and other]. – Newnes, 2009. – 460 p.

- 11) Test and Measurement / [Stuart Ball, G. M. S. De Silva, Jon Wilson and other]. – Newnes, 2008. – 891 p.
- 12) Walt Kester Data Conversion Handbook / Walt Kester. – Newnes, 2004. – 953p.
- 13) US Patent 6681332, G06F 1/32, H04M 1/72, H04M 1/73, H03M 1/00. System and method to place a device in power downmodes/states and restore back to first mode/state within user-controlled time window / Byrne Michael, O'Byrne Nicola, Price Colin, Hummerston Derek.- No. 09/523610, filed on 03/13/2000.
- 14) AD7641: 18-Bit, 2 MSPS SAR ADC [Электронный ресурс] /Analog Devices, Inc., 2006. – Режим доступа: <http://www.analog.com/en/analog-to-digital-converters/ad-converters/ad7641/products/product.html>.
- 15) AD7626: 16Bit, 10 MSPS SAR ADC [Электронный ресурс] /Analog Devices, Inc., 2010. – Режим доступа: <http://www.analog.com/en/analog-to-digital-converters/adconverters/ad7626/products/product.html>.
- 16) AD7357: Differential Input, Dual, Simultaneous Sampling, 4.25 MSPS, 14-Bit, SAR ADC [Электронный ресурс] / Analog Devices, Inc., 2009. – Режим доступа: <http://www.analog.com/en/analog-to-digital-converters/adconverters/ad7357/products/product.html>.
- 17) AD7356: Differential Input, Dual, Simultaneous Sampling, 5MSPS, 12-Bit, SAR ADC [Электронный ресурс] / Analog Devices, Inc., 2008. – Режим доступа: <http://www.analog.com/en/analog-to-digitalconverters/adconverters/ad7356/products/product.html>.
- 18) Технічна документація: Texas Instruments [Электронный ресурс] / Dallas: Texas Instruments, Inc., 2010. – Режим доступа: http://focus.ti.com/general/docs/prod.tsp?DCMP=TIHeaderTracking&HQS=Other+OT+hdr_p_products.
- 19) Amplifier and data converters guide / Dallas: Texas Instruments, Inc., 2009. – Режим доступа: <http://focus.ti.com/lit/sg/slyb115c/slyb115c.pdf>.
- 20) HI-574A data sheet [Электронный ресурс] / Milpitas, Intersil, 2010. – Режим доступа: <http://www.intersil.com/data/fn/fn3096.pdf>.

ДОДАТКИ

Додаток А

Міністерство освіти і науки України
Вінницький національний технічний університет
Факультет інформаційних технологій та комп'ютерної інженерії
Кафедра обчислювальної техніки

ЗАТВЕРДЖУЮ

Завідувач кафедри ОТд.т.н., проф. Мартинюк Т.Б.

(наук. ст., вч. зв., ініц. та прізви.)

(підпис)

“ ” жовтня 2019 р.**ТЕХНІЧНЕ ЗАВДАННЯ**

на виконання магістерської кваліфікаційної роботи

Аналогово-цифрова підсистема багатоканального вводу сигналів для аудіолокації
08-23.МКР.008.00.000 ПЗ

Науковий керівник: _____ Крупельницький Л.В.

(підпис)

Виконавець: _____ Куш Я.Ю.

(підпис)

Вінниця 2019 р.

1. Підстава для виконання дипломного проекту (МКР)

а) актуальність досліджень ;

б) наказ по ВНТУ № 254 від 2 жовтня 2019 р. про затвердження теми магістерської кваліфікаційної роботи.

2. Мета і призначення МКР

а) мета – кваліфікаційної роботи є вдосконалення методів калібрування та засобів самокоригованої мікропроцесорної підсистеми синхронного аналогово-цифрового перетворення і введення багатоканальних аудіосигналів.

б) призначення розробки – для вдосконалення методів калібрування та засобів самокоригованої мікропроцесорної підсистеми.

3. Вихідні дані для виконання МКР

3.1 Число незалежних вхідних вимірювальних каналів з одночасною комутацією, підсиленням та АЦ-перетворенням сигналів – 4.

3.2 Діапазонів вхідної напруги в кожному каналі: ± 0.25 В; ± 0.5 В; ± 1.0 В; ± 2.0 В.

3.3 Діапазон робочих частот сигналів сенсорів – від 1 Гц до 10 кГц.

3.4 Напруга живлення: 5 В ... 12 В.

3.5 Нелінійні спотворення вимірювальних каналів – не більше 0.005%.

3.6 Нерівномірність і неідентичність АЧХ/ФЧХ каналів – не більше 0.03 дБ/0.1°.

3.7 Роздільна здатність АЦ-перетворення – не менше 20 двійкових розрядів.

3.8 Можливість самокалібрування схеми.

3.9 Передача даних по USB інтерфейсу.

4. Джерела розробки

4.1 Азаров О.Д., Крупельницький Л.В., Куш Я.Ю. «Структура багатоканальної аналого-цифрової системи, що самокоригується, для синхронного перетворення і опрацювання аудіо сигналів» НТКП ВНТУ. Факультет інформаційних технологій та комп'ютерної інженерії (2018), Україна, Вінниця, 22-23 березня 2018 р.

4.2 Крупельницький Л.В., Азаров О.Д. Аналого-цифрові пристрої систем, що самокалібруються, для вимірювань і оброблення низькочастотних сигналів : монографія / під заг. ред О. Д. Азарова. – Вінниця : УНІВЕРСУМ-Вінниця, 2005.– 167с.

5. Етапи МКР та очікувані результати

№ етапу	Назва етапу	Термін виконання		Очікувані результати
		початок	кінець	
1	Аналіз сучасного стану досліджень			Аналітичний огляд літературних джерел, задачі досліджень
2	Побудова математичних моделей			Математичні моделі, розділ
3	Практичне застосування та оцінка ефективності розроблених моделей			розділ
4	Підготовка економічної частини			розділ
5	Апробація та/або впровадження результатів дослідження			тези доповідей /акт впровадження
6	Опублікування результатів досліджень			стаття
7	Оформлення пояснювальної записки, графічного матеріалу і/або презентації			пояснювальна записка, графічний матеріал і/або презентація

6. Матеріали, що подаються до захисту МКР

Пояснювальна записка МКР, графічні і ілюстративні матеріали, протокол попереднього захисту МКР на кафедрі, відзив наукового керівника, відзив опонента, протоколи складання державних екзаменів, анотації до МКР українською та іноземною мовами, нормоконтроль про відповідність оформлення МКР діючим вимогам.

7. Порядок контролю виконання та захисту МКР

Виконання етапів графічної та розрахункової документації МКР контролюється науковим керівником згідно зі встановленими термінами. Захист МКР відбувається на засіданні Державної екзаменаційної комісії, затвердженою наказом ректора.

8. Вимоги до оформлення МКР

Вимоги викладені в МЕТОДИЧНИХ ВКАЗІВКАХ до дипломного проектування, ДСТУ_ 3008-95, ДСТУ 3974-2000 «Правила виконання дослідно-конструкторських робіт. Загальні положення» та діючого ГОСТ 2.114-95 ЕСКД.

9. Вимоги щодо технічного захисту інформації в МКР з обмеженим доступом Відсутні.

Додаток Б

Додаток В

Перелік елементів

Додаток Г

Структурна схема

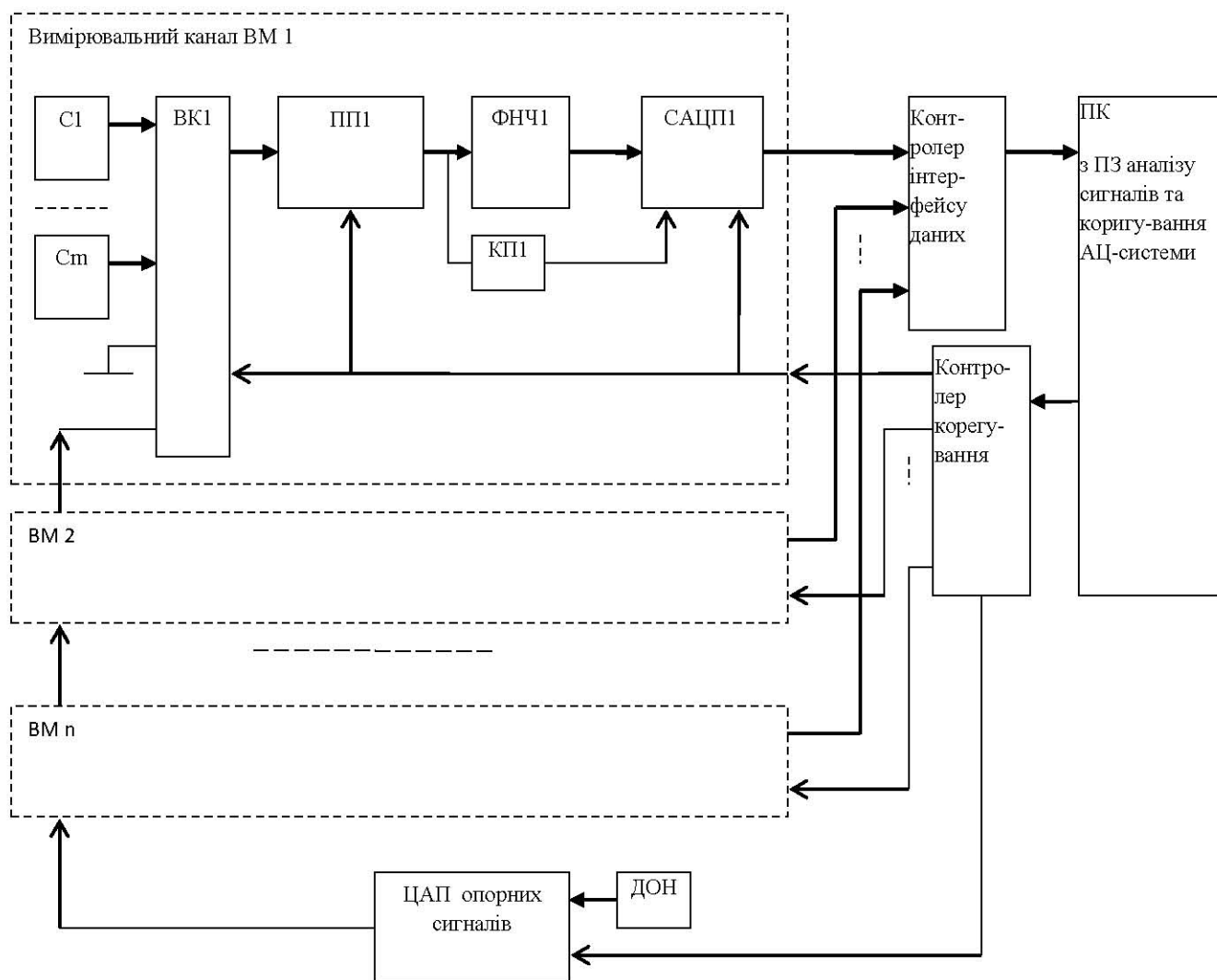


Рисунок Г – Структурна схема системи

Додаток Д

Лістинг програми

```

#include "stm32f4xx_hal.h"

#ifdef HAL_I2C_MODULE_ENABLED

#define I2C_TIMEOUT_FLAG      35U      /*!< Timeout 35 ms      */
#define I2C_TIMEOUT_BUSY_FLAG  25U      /*!< Timeout 25 ms

*/

#define I2C_NO_OPTION_FRAME    0xFFFF0000U /*!< XferOptions default
value */

/* Private define for @ref PreviousState usage */
#define I2C_STATE_MSK          ((uint32_t)((HAL_I2C_STATE_BUSY_TX |
HAL_I2C_STATE_BUSY_RX) & ~(uint32_t)HAL_I2C_STATE_READY)) /*!<
Mask State define, keep only RX and TX bits      */

#define I2C_STATE_NONE          ((uint32_t)(HAL_I2C_MODE_NONE))
/*!< Default Value      */

#define I2C_STATE_MASTER_BUSY_TX ((uint32_t)((HAL_I2C_STATE_BUSY_TX & I2C_STATE_MSK) |
HAL_I2C_MODE_MASTER)) /*!< Master Busy TX, combinaison of State LSB
and Mode enum */

#define I2C_STATE_MASTER_BUSY_RX ((uint32_t)((HAL_I2C_STATE_BUSY_RX & I2C_STATE_MSK) |
HAL_I2C_MODE_MASTER)) /*!< Master Busy RX, combinaison of State LSB
and Mode enum */

#define I2C_STATE_SLAVE_BUSY_TX ((uint32_t)((HAL_I2C_STATE_BUSY_TX & I2C_STATE_MSK) |
HAL_I2C_MODE_SLAVE)) /*!< Slave Busy TX, combinaison of State LSB
and Mode enum */

#define I2C_STATE_SLAVE_BUSY_RX ((uint32_t)((HAL_I2C_STATE_BUSY_RX & I2C_STATE_MSK) |

```

```

HAL_I2C_MODE_SLAVE))          /*!< Slave Busy RX, combinaison of State LSB
and Mode enum */

    static void I2C_DMAXferCplt(DMA_HandleTypeDef *hdma);
    static void I2C_DMAError(DMA_HandleTypeDef *hdma);
    static void I2C_DMAAbort(DMA_HandleTypeDef *hdma);
    static void I2C_ITError(I2C_HandleTypeDef *hi2c);
    static HAL_StatusTypeDef I2C_MasterRequestWrite(I2C_HandleTypeDef
*hi2c, uint16_t DevAddress, uint32_t Timeout, uint32_t Tickstart);
    static HAL_StatusTypeDef I2C_MasterRequestRead(I2C_HandleTypeDef *hi2c,
uint16_t DevAddress, uint32_t Timeout, uint32_t Tickstart);
    static HAL_StatusTypeDef I2C_RequestMemoryWrite(I2C_HandleTypeDef
*hi2c, uint16_t DevAddress, uint16_t MemAddress, uint16_t MemAddSize, uint32_t
Timeout, uint32_t Tickstart);
    static HAL_StatusTypeDef I2C_RequestMemoryRead(I2C_HandleTypeDef
*hi2c, uint16_t DevAddress, uint16_t MemAddress, uint16_t MemAddSize, uint32_t
Timeout, uint32_t Tickstart);
    static HAL_StatusTypeDef I2C_WaitOnFlagUntilTimeout(I2C_HandleTypeDef
*hi2c, uint32_t Flag, FlagStatus Status, uint32_t Timeout, uint32_t Tickstart);
    static HAL_StatusTypeDef I2C_WaitOnMasterAddressFlagUntilTimeout(I2C_HandleTypeDef
*hi2c, uint32_t Flag, uint32_t Timeout, uint32_t Tickstart);
    static HAL_StatusTypeDef I2C_WaitOnTXEFlagUntilTimeout(I2C_HandleTypeDef
*hi2c, uint32_t Timeout,
uint32_t Tickstart);
    static HAL_StatusTypeDef I2C_WaitOnBTFFlagUntilTimeout(I2C_HandleTypeDef
*hi2c, uint32_t Timeout,
uint32_t Tickstart);
    static HAL_StatusTypeDef I2C_WaitOnRXNEFlagUntilTimeout(I2C_HandleTypeDef
*hi2c, uint32_t Timeout,
uint32_t Tickstart);

```

```

static HAL_StatusTypeDef I2C_WaitOnSTOPFlagUntilTimeout(I2C_HandleTypeDef *hi2c, uint32_t Timeout,
uint32_t Tickstart);
static HAL_StatusTypeDef I2C_IsAcknowledgeFailed(I2C_HandleTypeDef
*hi2c);
/* Private functions for I2C transfer IRQ handler */
static HAL_StatusTypeDef I2C_MasterTransmit_TXE(I2C_HandleTypeDef
*hi2c);
static HAL_StatusTypeDef I2C_MasterTransmit_BTTF(I2C_HandleTypeDef
*hi2c);
static HAL_StatusTypeDef I2C_MasterReceive_RXNE(I2C_HandleTypeDef
*hi2c);
static HAL_StatusTypeDef I2C_MasterReceive_BTTF(I2C_HandleTypeDef
*hi2c);
static HAL_StatusTypeDef I2C_Master_SB(I2C_HandleTypeDef *hi2c);
static HAL_StatusTypeDef I2C_Master_ADD10(I2C_HandleTypeDef *hi2c);
static HAL_StatusTypeDef I2C_Master_ADDR(I2C_HandleTypeDef *hi2c);
static HAL_StatusTypeDef I2C_SlaveTransmit_TXE(I2C_HandleTypeDef
*hi2c);
static HAL_StatusTypeDef I2C_SlaveTransmit_BTTF(I2C_HandleTypeDef
*hi2c);
static HAL_StatusTypeDef I2C_SlaveReceive_RXNE(I2C_HandleTypeDef
*hi2c);
static HAL_StatusTypeDef I2C_SlaveReceive_BTTF(I2C_HandleTypeDef *hi2c);
static HAL_StatusTypeDef I2C_Slave_ADDR(I2C_HandleTypeDef *hi2c);
static HAL_StatusTypeDef I2C_Slave_STOPF(I2C_HandleTypeDef *hi2c);
static HAL_StatusTypeDef I2C_Slave_AF(I2C_HandleTypeDef *hi2c);
* @brief Initialization and Configuration functions
@verbatim

```

[..] This subsection provides a set of functions allowing to initialize and

de-initialize the I2Cx peripheral:

(+) User must Implement HAL_I2C_MspInit() function in which he configures

all related peripherals resources (CLOCK, GPIO, DMA, IT and NVIC).

(+) Call the function HAL_I2C_Init() to configure the selected device with the selected configuration:

(++) Communication Speed

(++) Duty cycle

(++) Addressing mode

(++) Own Address 1

(++) Dual Addressing mode

(++) Own Address 2

(++) General call mode

(++) Nostretch mode

(+) Call the function HAL_I2C_DeInit() to restore the default configuration of the selected I2Cx peripheral.

@endverbatim

* @{

*/

```
HAL_StatusTypeDef HAL_I2C_Init(I2C_HandleTypeDef *hi2c)
```

```
{
```

```
uint32_t freqrange = 0U;
```

```
uint32_t pclk1 = 0U;
```

```
/* Check the I2C handle allocation */
```

```
if(hi2c == NULL)
```

```
{
```

```
return HAL_ERROR;
```

```
}
```

```
/* Check the parameters */
```

```
assert_param(IS_I2C_ALL_INSTANCE(hi2c->Instance));
```

```

assert_param(IS_I2C_CLOCK_SPEED(hi2c->Init.ClockSpeed));
assert_param(IS_I2C_DUTY_CYCLE(hi2c->Init.DutyCycle));
assert_param(IS_I2C_OWN_ADDRESS1(hi2c->Init.OwnAddress1));
assert_param(IS_I2C_ADDRESSING_MODE(hi2c->Init.AddressingMode));
assert_param(IS_I2C_DUAL_ADDRESS(hi2c->Init.DualAddressMode));
assert_param(IS_I2C_OWN_ADDRESS2(hi2c->Init.OwnAddress2));
assert_param(IS_I2C_GENERAL_CALL(hi2c->Init.GeneralCallMode));
assert_param(IS_I2C_NO_STRETCH(hi2c->Init.NoStretchMode));
if(hi2c->State == HAL_I2C_STATE_RESET)
{
    /* Allocate lock resource and initialize it */
    hi2c->Lock = HAL_UNLOCKED;

    /* Init the low level hardware : GPIO, CLOCK, NVIC */
    HAL_I2C_MspInit(hi2c);
}
hi2c->State = HAL_I2C_STATE_BUSY;
/* Disable the selected I2C peripheral */
__HAL_I2C_DISABLE(hi2c);
/* Get PCLK1 frequency */
pclk1 = HAL_RCC_GetPCLK1Freq();
/* Calculate frequency range */
freqrange = I2C_FREQRANGE(pclk1);
/*----- I2Cx CR2 Configuration -----*/
/* Configure I2Cx: Frequency range */
hi2c->Instance->CR2 = freqrange;

/*----- I2Cx TRISE Configuration -----*/
/* Configure I2Cx: Rise Time */
hi2c->Instance->TRISE = I2C_RISE_TIME(freqrange, hi2c->Init.ClockSpeed);
/*----- I2Cx CCR Configuration -----*/

```

```

/* Configure I2Cx: Speed */
hi2c->Instance->CCR = I2C_SPEED(pclk1, hi2c->Init.ClockSpeed, hi2c-
>Init.DutyCycle);

/*----- I2Cx CR1 Configuration -----*/
/* Configure I2Cx: Generalcall and NoStretch mode */
hi2c->Instance->CR1 = (hi2c->Init.GeneralCallMode | hi2c-
>Init.NoStretchMode);

/*----- I2Cx OAR1 Configuration -----*/
/* Configure I2Cx: Own Address1 and addressing mode */
hi2c->Instance->OAR1 = (hi2c->Init.AddressingMode | hi2c-
>Init.OwnAddress1);

/*----- I2Cx OAR2 Configuration -----*/
/* Configure I2Cx: Dual mode and Own Address2 */
hi2c->Instance->OAR2 = (hi2c->Init.DualAddressMode | hi2c-
>Init.OwnAddress2);

/* Enable the selected I2C peripheral */
__HAL_I2C_ENABLE(hi2c);

hi2c->ErrorCode = HAL_I2C_ERROR_NONE;
hi2c->State = HAL_I2C_STATE_READY;
hi2c->PreviousState = I2C_STATE_NONE;
hi2c->Mode = HAL_I2C_MODE_NONE;
return HAL_OK;
}

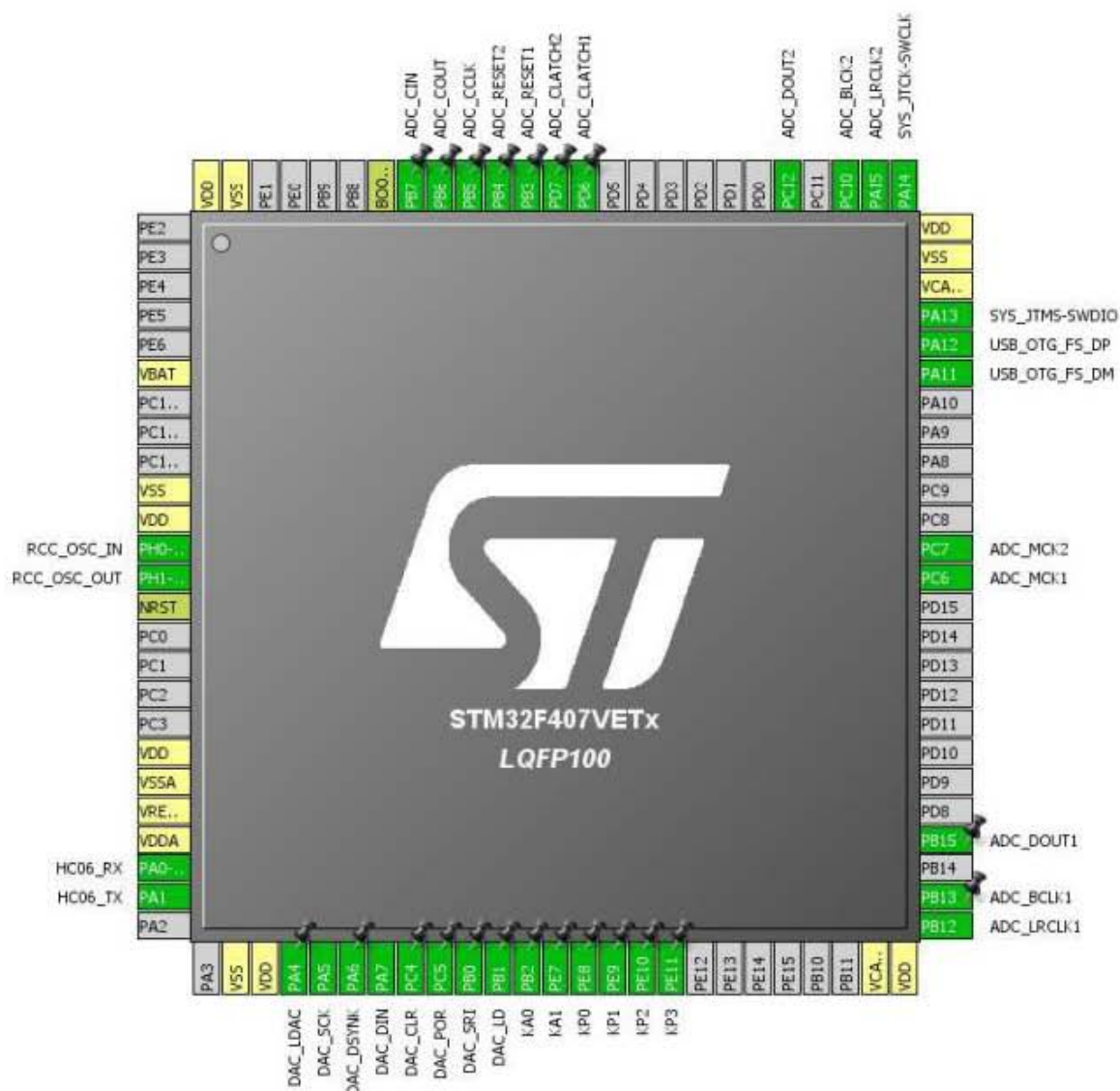
HAL_StatusTypeDef HAL_I2C_DeInit(I2C_HandleTypeDef *hi2c)
{
/* Check the I2C handle allocation */
if(hi2c == NULL)
{

```

```
    return HAL_ERROR;
}
/* Check the parameters */
assert_param(IS_I2C_ALL_INSTANCE(hi2c->Instance));
hi2c->State = HAL_I2C_STATE_BUSY;
/* Disable the I2C Peripheral Clock */
__HAL_I2C_DISABLE(hi2c);
/* DeInit the low level hardware: GPIO, CLOCK, NVIC */
HAL_I2C_MspDeInit(hi2c);
hi2c->ErrorCode = HAL_I2C_ERROR_NONE;
hi2c->State = HAL_I2C_STATE_RESET;
hi2c->PreviousState = I2C_STATE_NONE;
hi2c->Mode = HAL_I2C_MODE_NONE;
/* Release Lock */
__HAL_UNLOCK(hi2c);
return HAL_OK;
}
```

Додаток Е

Розташування ніжок контролера STM32F407



ДодатокЕ–Рисунок розташування ніжок контролера STM32F407

Додаток Ж



Додаток Ж - Рисунок

ПЕРЕЛІК ВИКОРИСТАНИХ ДЖЕРЕЛ

21) Азаров О.Д., Крупельницький Л.В., Куш Я.Ю. Структура багатоканальної аналого-цифрової системи, що самокоригується, для синхронного перетворення і опрацювання аудіо сигналів / О.Д. Азаров, Л.В. Крупельницький., Куш Я.Ю. // Тези доповідей НТКП ВНТУ. Факультет інформаційних технологій та

комп'ютерної інженерії (2018), Україна, Вінниця, 22-23 березня 2018 р.: збірник наукових праць.- Вінниця: ВНТУ, 2018.

22) Крупельницький Л.В., Азаров О.Д. Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів: Монографія / Під заг. ред. О.Д. Азарова.- УНІВЕРСУМ-Вінниця, 2005.- 167 с.

23) Ball, Stuart R. Analog interfacing to embedded microprocessor systems / Ball, Stuart R.- Amsterdam; Boston: Newnes, 2004.

24) Stakhov A.P. The Mathematics of Harmony. From Euclid to Contemporary Mathematics and Computer Science / International Publisher «World Scientific» (New Jersey, London, Singapore, Beijing, Shanghai, Hong Kong, Taipei, Chennai), 2009.- P. 748.

25) A to D and D to A Converter ICs [Електронний ресурс] /edited by Laroy Davis. – 2010. – Режим доступу: http://www.interfacebus.com/Analog_DAC.html.

26) Walt Kester Which ADC architecture is right for your application / Walt Kester // Analog dialogue. – 2005. – Vol. 39, № 2. – P. 11–18.

27) Кестер У. Как правильно выбрать АЦП / Кестер У. //ЭКИС. – 2005. – № 12. – С. 12–19.

28) Analog-digital conversion / [Edited by Walt Kester]. – Analog Devices Inc., 2004. – 1230 p.

29) Технічна документація: Analog Devices [Електронний ресурс] / Norwood: Analog Devices, Inc. – 2010. – Режим доступу: <http://www.analog.com/en/technical-documentation/resources/index.html>.

30) Digital Signal Processing: World Class Designs / [David Katz, Kenton Williston, Walt Kester and other]. – Newnes, 2009. – 460 p.

31) Test and Measurement / [Stuart Ball, G. M. S. De Silva, Jon Wilson and other]. – Newnes, 2008. – 891 p.

32) Walt Kester Data Conversion Handbook / Walt Kester. – Newnes, 2004. – 953p.

33) US Patent 6681332, G06F 1/32, H04M 1/72, H04M 1/73, H03M 1/00. System and method to place a device in power downmodes/states and restore back to first

mode/state within user-controlled time window / Byrne Michael, O'Byrne Nicola, Price Colin, Hummerston Derek.- No. 09/523610, filed on 03/13/2000.

34) AD7641: 18-Bit, 2 MSPS SAR ADC [Электронный ресурс] / Analog Devices, Inc., 2006. – Режим доступа: <http://www.analog.com/en/analog-to-digital-converters/ad-converters/ad7641/products/product.html>.

35) AD7626: 16Bit, 10 MSPS SAR ADC [Электронный ресурс] / Analog Devices, Inc., 2010. – Режим доступа: <http://www.analog.com/en/analog-to-digital-converters/adconverters/ad7626/products/product.html>.

36) AD7357: Differential Input, Dual, Simultaneous Sampling, 4.25 MSPS, 14-Bit, SAR ADC [Электронный ресурс] / Analog Devices, Inc., 2009. – Режим доступа: <http://www.analog.com/en/analog-to-digital-converters/adconverters/ad7357/products/product.html>.

37) AD7356: Differential Input, Dual, Simultaneous Sampling, 5MSPS, 12-Bit, SAR ADC [Электронный ресурс] / Analog Devices, Inc., 2008. – Режим доступа: <http://www.analog.com/en/analog-to-digitalconverters/adconverters/ad7356/products/product.html>.

38) Технічна документація: Texas Instruments [Электронный ресурс] / Dallas: Texas Instruments, Inc., 2010. – Режим доступа: http://focus.ti.com/general/docs/prod.tsp?DCMP=TIHeaderTracking&HQS=Other+OT+hdr_p_products.

39) Amplifier and data converters guide / Dallas: Texas Instruments, Inc., 2009. – Режим доступа: <http://focus.ti.com/lit/sg/slyb115c/slyb115c.pdf>.

40) HI-574A data sheet [Электронный ресурс] / Milpitas, Intersil, 2010. – Режим доступа: <http://www.intersil.com/data/fn/fn3096.pdf>.